



**CENTRO DE INVESTIGACIÓN Y DE ESTUDIOS AVANZADOS
DEL INSTITUTO POLITÉCNICO NACIONAL**

UNIDAD ZACATENCO
DEPARTAMENTO DE INGENIERÍA ELÉCTRICA
SECCIÓN DE BIOELECTRÓNICA

Prototipo de un Monitor Ambulatorio de ECG de Larga Duración de 3
Derivaciones con Detección en Tiempo Real del Complejo QRS
Mediante la Transformada Wavelet Implementada en un FPGA

Tesis que presenta

Frank Martínez Suárez

para obtener el Grado de

Maestro en Ciencias

en la Especialidad de

Ingeniería Eléctrica

Director de la Tesis: Dr. Carlos Alvarado Serrano

Agradecimientos

A mis padres, Guillermo Martínez Robaina y Ana Victoria Suárez Pestana, por estar siempre pendientes de mí, ser mis pilares y apoyarme en mis aventuras.

A mi hermana, Taycel Martínez Suárez, por su apoyo incondicional.

Al Dr. Carlos Alvarado Serrano, por darme esta oportunidad, por su tiempo, conocimientos compartidos y su valiosa asesoría.

A mis compañeros de generación por todos los momentos compartidos durante mi estancia en el CINVESTAV, en especial a Claudia Jocelyn Reyes y a Erick Nandayapa, por su amistad, apoyo incondicional y aceptarme como si fuera uno más de su familia.

A M. en C. Luis Martín Flores Nava, por su apoyo en el desarrollo de la programación en VHD.

A Yoanlys Hernández, por su apoyo y amistad.

A los doctores de la sección, por su paciencia y apoyo durante mi formación.

A mi sinodales, Dr. Pablo Rogelio Hernández y Dr. Lorenzo Leija Salas, por su apoyo en la finalización de Tesis.

A las secretarías, en especial Paty, por su apoyo en el transcurso de la Maestría en los trámites de la sección.

Al personal del taller y fotograbado, por su gran apoyo en la construcción del prototipo y su amistad.

Al Centro de Investigación y de Estudios Avanzados, CINVESTAV, por la oportunidad de realizar mis estudios de Maestría en Ciencias, en especial a todo el personal de la sección de Bioelectrónica.

Al CONACYT, por haberme otorgado la beca, la cuál fue el sustento económico y sin la cual no hubiera podido realizar mis estudios de maestría.

Contenido

Índice de figuras	v
Índice de tablas	ix
Resumen.....	x
Abstract.....	xi
Capítulo 1. Introducción	1
1.1 Planteamiento del Problema	1
1.2 Estado del Arte	2
1.3 Objetivo General	4
1.3.1 Objetivos específicos	5
1.4 Estructura de la tesis	5
Capítulo 2. Antecedentes	7
2.1 Electrocardiograma.....	7
2.1.1 Localización y funcionamiento del corazón.	7
2.1.2 Origen de la actividad eléctrica del corazón	8
2.1.3 Sistema cardiaco de conducción.....	11
2.1.4 Sistema nervioso autónomo	13
2.1.5 Componentes del ECG	14
2.1.6 Derivaciones electrocardiográficas.....	16
2.1.7 Derivaciones de extremidades	17
2.1.8 Derivaciones de extremidades aumentadas	18
2.1.9 Derivaciones precordiales	19
2.1.10 Colocación de los electrodos	20

2.2 Electrocardiografía.....	22
2.2.1 Reseña histórica de la electrocardiografía	22
2.2.2 Requerimientos de un monitor ambulatorio de ECG	24
2.2.4 Cambios en el ECG debido a enfermedades cardiacas.....	25
2.2.3 Variabilidad de la frecuencia cardíaca.....	27
Capítulo 3. Desarrollo.....	29
3.1 Solución propuesta	29
3.1.1 ADS1294.....	30
3.1.2 Memoria micro SD.....	45
3.1.3 Arreglos de compuertas programables en campo (FPGAs).....	53
3.2 Software implementado en el FPGA.....	55
3.2.1 Módulo para el almacenamiento de datos en la tarjeta de memoria micro SD	58
3.2.2 Módulo de recepción de los datos enviados por el ADS1294	61
3.2.3 Módulo para la visualización de la frecuencia cardíaca	63
3.2.4 Módulo para la obtención de la frecuencia cardíaca	64
3.3 Protocolo para la extracción y el procesamiento de los datos de la memoria micro SD	75
3.3.1 Copia de datos almacenados con el software <i>Winhex</i>	76
3.3.2 Programa implementado en el editor de diseño de <i>GUIDE</i> de MATLAB ..	78
Capítulo 4. Pruebas y Resultados	81
4.1 Metodología	82
4.1.1 Ancho de banda	82
4.1.2 CMRR	83

4.1.3 Resolución	85
4.1.4 Consumo de energía, duración de las baterías y registro de 24 h en prototipo implementado	86
4.1.5 Validación del algoritmo de detección del pico de la onda R	86
4.2 Resultados	87
3.4.2.1 Ancho de banda	87
4.2.1 CMRR	88
4.2.3 Resolución	90
4.2.4 Consumo de energía y registro de larga duración	91
4.2.5 Validación del algoritmo de detección del pico de la onda R	95
Capítulo 5. Conclusiones	100
Referencias.	102
Anexo A. Gráficas de la Transformada Wavelet de la derivación DI	111
Anexo B. Fotos del Prototipo.....	113
Anexo C. Diagramas eléctricos	117
Anexo D. Reporte de recursos utilizados en el FPGA.....	119

Índice de figuras

Fig. 2. 1	Corte transversal por el medio del corazón [28].	8
Fig. 2. 2	Representación del potencial de acción de una célula miocárdica ventricular y de las corrientes iónicas asociadas más importantes [29].	9
Fig. 2. 3	Relación del potencial de acción de las diversas regiones cardiacas al ECG superficial [30].	11
Fig. 2. 4	División del sistema nervioso autónomo [26].	14
Fig. 2. 5	Características de amplitud y tiempo de las ondas, intervalos y segmentos del ECG en sujetos humanos [26].	15
Fig. 2. 6	Ejes que describen cada una de las derivaciones de un ECG estándar de 12 derivaciones [34].	17
Fig. 2. 7	Triángulo de Einthoven [35].	17
Fig. 2. 8	Derivaciones de extremidades [36].	18
Fig. 2. 9	Derivaciones de extremidades aumentadas [36].	19
Fig. 2. 10	Derivaciones precordiales [36].	20
Fig. 2. 11	Sistema de derivaciones de 5 electrodos comúnmente utilizado para monitoreo ambulatorio [39].	21
Fig. 2. 12	Galvanómetro de Einthoven [41].	22
Fig. 2. 13	Norman J. Holter con su radio-electrocardiógrafo de registro original de 38 kg en 1947 [43].	23
Fig. 3. 1	Componentes principales del sistema ambulatorio de ECG de 3 canales.	30
Fig. 3. 2	Modos de fuente de alimentación recomendados por el fabricante [18]. a). Modo fuente sencilla. b). Modo fuente bipolar.	32
Fig. 3. 3	Acoplamiento de alimentación digital y analógica.	33
Fig. 3. 4	Diagrama de tiempos para interfaz SPI [18].	34
Fig. 3. 5	Conexión de pines dedicados a comandos de sistema [18].	35

Fig. 3. 6	Palabra de estado [18].	38
Fig. 3. 7	Trama de datos entregada la familia del ADS129x [18].	38
Fig. 3. 8	Módulos que componen el ADS1294/6/8 [18].	40
Fig. 3. 9	Configuración de los módulos internos del ADS1294 empleada en el proyecto.....	41
Fig. 3. 10	Módulo del ADS1294 para la obtención del terminal central de Wilson y la red de Goldberger [18].....	43
Fig. 3. 11	Diagrama del módulo de pierna derecha [18].....	44
Fig. 3. 12	Asignación de pines de la tarjeta micro SD [50].	46
Fig. 3. 13	Formato de la respuesta R1 [51].	49
Fig. 3. 14	Formato de la respuesta R3 [51].	49
Fig. 3. 15	Formato de la respuesta R7 [51].	49
Fig. 3. 16	Formato de <i>Data Response Token</i> [51].....	50
Fig. 3. 17	Formato de <i>Start Block Token</i> [51].	50
Fig. 3. 18	Formato de los bloques de datos [51].	50
Fig. 3. 19	Esquema de escritura de un bloque de datos [51].	53
Fig. 3. 20	Partes de un FPGA [52].	54
Fig. 3. 21	Diagrama a bloques del sistema ambulatorio de ECG de 3 canales.....	56
Fig. 3. 22	Máquina de estado general (Nota: Cuando la señal Rst=0 el siguiente estado siempre es S0, no se incluyó para comprender mejor el diagrama).	58
Fig. 3. 23	Máquina del módulo para el envío de datos a la tarjeta de memoria micro SD (Nota: Cuando la señal Rst=0 el siguiente estado siempre es S0, no se incluyó para comprender mejor el diagrama).	60
Fig. 3. 24	Máquina de estado del módulo de recepción de los datos (Nota: Cuando la señal Rst=0 el siguiente estado siempre es S0, no se incluyó para comprender mejor el diagrama).	62

Fig. 3. 25	Rango de frecuencias de dos escalas de la transformada wavelet a una frecuencia de muestreo de 1000 Hz. a). escala 3. b). escala 8.....	66
Fig. 3. 26	Máquina del módulo para la obtención de la frecuencia cardíaca (Nota: Cuando la señal Rst=0 el siguiente estado siempre es S0, no se incluyó para comprender mejor el diagrama).	68
Fig. 3. 27	ECG y Transformada Wavelet en escala 3 a). ECG. b). Transformada Wavelet.	72
Fig. 3. 28	Máquina de estado para la detección y cálculo de la duración del intervalo RR.....	73
Fig. 3. 29	Selección de disco en el software <i>Winhex</i>	76
Fig. 3. 30	Despliegue de la ventana Definir Bloque en el software <i>Winhex</i>	77
Fig. 3. 31	Guardar Archivo en el software <i>Winhex</i>	78
Fig. 3. 32	Archivos de datos obtenidos del FPGA a). Archivo guardado en el software <i>Winhex</i> . b). Archivo procesado en el software implementado en MATLAB.	79
Fig. 3. 33	Interfaz gráfica en el <i>GUIDE</i> de MATLAB.	79
Fig. 4. 1	Segmento de la señal de estímulo con las frecuencias 0 Hz, 5 Hz y 10 Hz.	82
Fig. 4. 2	Efecto de tomar los bits del 19 al 5 en los datos recibidos del ADS1294.	84
Fig. 4. 3	Configuración en modo diferencial.	84
Fig. 4. 4	Configuración en modo común.....	85
Fig. 4. 5	Voltaje de salida normalizado del prototipo en el rango de frecuencias de 0 Hz a 500 Hz para el cálculo del ancho de banda.	87
Fig. 4. 6	Voltaje de salida normalizado del prototipo en el rango de frecuencias de 0 Hz a 200 Hz para el cálculo del ancho de banda.	88
Fig. 4. 7	Ganancia diferencial del prototipo en el rango de frecuencias de 0 Hz a 500 Hz.	89
Fig. 4. 8	Voltaje de salida del prototipo para el cálculo de la ganancia en modo común en el rango de frecuencias de 0 Hz a 500 Hz.	89

Fig. 4. 9	CMRR obtenido en el dispositivo.....	90
Fig. 4. 10	Señal sinusoidal de 5 Hz. a). Margen mínimo de 47 mVpp y 47.1 mVpp. b). Margen máximo de amplitud de 52.8 mVpp y 52.9 mVpp.....	91
Fig. 4. 11	Registros obtenidos en la prueba de 24 h. a). Derivación DI. b). Frecuencia cardíaca en la derivación DI. c). Derivación aVF. d). Frecuencia cardíaca en la derivación aVF. e). Derivación V2.	93
Fig. 4. 12	Fragmentos del registro obtenido del sujeto 4 (FC: frecuencia cardíaca). a). Derivacion DI. b). Deteccion del complejo QRS y FC en la Derivacion DI. c). Derivacion aVF. d). Deteccion del complejo QRS y FC en la Derivacion aVF. e). Derivacion V2.....	96
Fig. 4. 13	Comparación de las derivaciones DI y aVF de los sujetos 1 y 4. a). Derivacion DI Sujeto 1 b). Derivacion aVF Sujeto 1 c). Derivacion DI Sujeto 2. b). Derivacion aVF Sujeto 2.....	98
Fig. 4. 14	Variabilidad del intervalo RR en la derivación aVF. a). Sujeto 1. b). Sujeto 2. c). Sujeto 3. d). Sujeto 4. e). Sujeto 5.....	99

Índice de tablas

Tabla 2. 1 Ubicación de los electrodos en un ECG estándar de 12 derivaciones [39].	20
Tabla 3. 1 Clasificación de comandos SPI para el ADS1298 [18].	35
Tabla 3. 2 Tabla de registros del ADS1294 [18].	37
Tabla 3. 3 Formato ideal de datos entregados por el ADS1298 [18].	39
Tabla 3. 4 Asignación de pines de la tarjeta micro SD [50].	46
Tabla 3. 5 Estructura de los comandos del estándar SPI [51].	47
Tabla 3. 6 Comandos indispensables para configurar y escribir en la tarjeta SD.	48
Tabla 3. 7 Frecuencias de corte del filtro pasa banda creado por la Transformada Wavelet.	66
Tabla 3. 8 Parámetros del filtro para el algoritmo de la transformada wavelet rápida [57].	70
Tabla 3. 9 Coeficientes del filtro implementado antes y después de modificar.	70
Tabla 3. 10 Ubicación de los datos en la memoria micro SD.	77
Tabla 4. 1 Reporte del registro de 24 h de la detección del complejo QRS para el cálculo de la frecuencia cardiaca en la derivación aVF.	94
Tabla 4. 2 Reporte del registro de 24 h de la detección del complejo QRS para el cálculo de la frecuencia cardiaca en la derivación DI.	95
Tabla 4. 3 Sujetos de prueba.	96
Tabla 4. 4 Evaluación de la exactitud del algoritmo de detección del pico de la onda R en la derivación aVF.	97
Tabla 4. 5 Evaluación de la exactitud del algoritmo de detección del pico de la onda R en la derivación DI.	97

Resumen

En este proyecto se implementó un prototipo de monitor Holter, el cual consta de 3 canales de adquisición (correspondiente a las derivaciones D1, aVF y V2), un detector del complejo QRS basado en la transformada wavelet para la medición de la frecuencia cardíaca y un módulo de almacenamiento de la información obtenida.

El prototipo que se desarrolló tiene como núcleo un ADS1294, un FPGA de Xilinx XC7A35T-ICPG236C de la familia Artix-7 y una memoria micro SD de 16 GB. El ADS1294 tiene como funciones realizar la digitalización de los 3 canales del monitor Holter de forma simultánea y enviar los datos digitalizados al FPGA mediante el estándar de comunicación SPI. El FPGA XC7A35T-ICPG236C se empleó en la recepción de los datos enviados por el componente ADS1294, el procesamiento de estos datos para el cálculo de la frecuencia cardíaca (filtrado y ejecución del algoritmo de detección del complejo QRS) así como su envío a la memoria micro SD para su almacenamiento mediante el estándar de comunicación SPI.

La señal de entrada para cada uno de los canales del prototipo desarrollado se amplifica 12 veces de forma analógica, posee un ancho de banda 0 a 200 Hz, CMRR mayor de 80 dB en 60 Hz y un convertidor analógico digital de 24 bits, de los cuales se emplean como información útil 16 bits. Las señales de cada una de las derivaciones son muestreadas a una frecuencia de 1 kHz y una resolución de 762 nV. El consumo del prototipo es menor a 700 mW lo que permite una duración máxima de la batería de 30 horas.

Abstract

In this project a Holter monitor prototype was implemented, which consists of 3 acquisition channels (corresponding to leads D1, aVF and V2), a QRS complex detector based on wavelet transform for heart rate measurement and a storage module of the information obtained.

The prototype developed has as its core an ADS1294, an FPGA of Xilinx XC7A35T-ICPG236C of the Artix-7 family and an SD memory of 16 GB. The functions of the ADS1294 are to digitize the 3 channels of the Holter monitor simultaneously and send the digitized data to the FPGA using the SPI communication standard. The FPGA XC7A35T-ICPG236C was used in the reception of the data sent by the ADS1294 component, the processing of these data for the calculus of the heart rate (filtering and execution of the QRS complex detection algorithm) as well as its sending to the SD memory for storage using the standard SPI communication.

The input signal for each of the channels of the developed prototype is amplified 12 times in analog form, has a bandwidth of 0 to 200 Hz, CMRR greater than 80 dB in 60 Hz and a digital analog converter of 24 bits, of which are used as useful information 16 bits. The signals from each of the derivations are sampled at a frequency of 1 kHz and a resolution of 762 nV. The consumption of the prototype is less than 700 mW, which allows a maximum battery life of 30 hours.

Capítulo 1. Introducción

1.1 Planteamiento del Problema

Las enfermedades cardiovasculares (ECV) son la principal causa de muerte en todo el mundo. De acuerdo a datos de la Organización Mundial de la Salud (OMS), en 2015 murieron por esta causa 17.7 millones de personas, lo cual representa un 31% de todas las muertes registradas en el mundo. De estas muertes, 7,4 millones se debieron a la cardiopatía coronaria [1]. En México, datos del Instituto Nacional de Estadística y Geografía (INEGI) mostraron que en 2015, las ECV son la principal causa de muerte y la más frecuente es la cardiopatía isquémica [2].

Particularmente esta enfermedad se manifiesta como isquemia e infarto de miocardio los cuales producen una lesión ventricular que puede originar arritmias ventriculares graves o una probable muerte súbita, debido principalmente a una taquicardia ventricular que puede derivar en una fibrilación ventricular [3].

Como respuesta a este problema de salud pública desde principios del siglo pasado se han desarrollado técnicas no invasivas como la electrocardiografía, la cual es una herramienta útil para el diagnóstico y tratamiento de pacientes que padecen estas enfermedades. Por medio del registro no invasivo de la actividad eléctrica del corazón llamada electrocardiograma (ECG) se pueden diagnosticar diversas cardiopatías, por ejemplo: trastornos en el ritmo cardíaco, isquemias e infartos de miocardio recientes o antiguos, anomalías en la conducción y dilatación de cavidades [4].

En estas condiciones, uno de los cambios que ocurren en el ECG es la variación anormal de las duraciones del intervalo RR entre latidos consecutivos o entre frecuencias cardíacas instantáneas conocida como variabilidad de la frecuencia cardíaca (HRV). La HRV es un método no invasivo para evaluar la actividad del sistema nervioso autónomo, el cual está relacionado con la mortalidad

cardiovascular, incluyendo la muerte cardíaca súbita, por lo que es utilizada para el diagnóstico y pronóstico de cardiopatías y neuropatías. Las principales aplicaciones clínicas de la HRV son: el diagnóstico de neuropatía diabética y la predicción de muerte cardíaca súbita en pacientes post-infarto [5].

Debido a que en ocasiones hay cardiopatías que presentan síntomas aleatorios que no siempre se presentan en registros del ECG de corta duración, es necesario un registro del ECG continuo de larga duración. Como solución a esta problemática desde los años 50 del siglo XX a la actualidad se desarrollan sistemas de monitoreo ambulatorio de registro continuo llamados Holter, los cuales adquieren el ECG por períodos de 24 o 48 horas mientras el paciente realiza sus actividades diarias [6].

Inicialmente estos sistemas sólo incluían el almacenamiento de la información, pero con el avance de la tecnología es posible el análisis en tiempo real de la información obtenida, permitiendo la detección de irregularidades en el ECG de forma inmediata. Este factor puede ser determinante en la supervivencia de un paciente o ser una base para la determinación de los factores externos que podrían provocar alteraciones en el ECG. Por lo tanto, en este trabajo se presenta el desarrollo de un sistema de monitoreo ambulatorio, de larga duración del ECG de 3 derivaciones, que calcula en tiempo real la frecuencia cardíaca latido a latido del sujeto de estudio y almacena los datos obtenidos para posteriores análisis clínicos.

1.2 Estado del Arte

El registro del ECG ambulatorio durante períodos prolongados de la vida diaria fue introducido en cardiología por Norman J. Holter en 1961. Inicialmente esta técnica se utilizaba sólo en el diagnóstico y en la caracterización de las arritmias cardíacas. Sus principales indicaciones eran correlacionar de forma objetiva los síntomas y las arritmias, conocer la gravedad, los mecanismos y las circunstancias que las determinaban y evaluar la eficacia del tratamiento con fármacos antiarrítmicos. Posteriormente, los avances tecnológicos de los equipos permitieron obtener un

registro adecuado y fiable del segmento ST, lo cual ha convertido al Holter en una importante herramienta para el estudio de la isquemia miocárdica, en particular de la que no se acompaña de síntomas llamada isquemia silente [7].

La técnica de Holter ha mantenido sus principios casi intactos, solamente presentando modificación en algunos aspectos conforme ha venido avanzando la tecnología como la resolución de los conversores análogo-digitales, el formato de almacenamiento, la duración de los registros o el peso del equipo [6]. Actualmente se tienen dos modelos básicos, los cuales se han implementado en una gran variedad de diseños [8-12]. Los registradores continuos, generalmente utilizados durante 24 a 48 horas, investigan los síntomas o eventos de ECG que pueden ocurrir dentro de ese marco de tiempo. Los registradores intermitentes se pueden usar por largos períodos (semanas a meses) para proporcionar grabaciones más breves e intermitentes para investigar eventos que ocurren con poca frecuencia [13]. La cantidad de canales que puede tener un monitor Holter puede variar de 1 a 12, pero por lo general poseen 3 para lograr un equilibrio entre consumo, portabilidad y robustez del dispositivo.

El avance de la tecnología ha permitido reducir tanto el tamaño como el consumo de los dispositivos empleados para la adquisición de señales biológicas, desde los tubos al vacío a los circuitos dedicados como es el caso de la familia ADAS1000-X [14,15] de *Analog Devices* o las familias ADS119x [16,17] y ADS129x [18,19] de *Texas Instruments*.

Para el prototipo desarrollado en este proyecto se empleó el ADS1294 de *Texas Instruments* (Estados Unidos) ya que ofrece una CMRR de 115 dB, un factor de amplificación programable de hasta 12 en amplitud, una frecuencia máxima de muestreo en el modo de bajo consumo de 16 ksps, una resolución de 24 bits, cuatro canales de adquisición simultánea y un módulo especial para el circuito de pierna

derecha [18]. Estas características lo hacen el componente idóneo para el dispositivo desarrollado.

Si bien es cierto que los algoritmos para detección del complejo QRS y los métodos empleados en el procesamiento en general de la información obtenida en las lecturas del ECG empleados en los equipos comerciales son mantenidos como secreto industrial, en la esfera académica existe un gran cúmulo de publicaciones donde se pueden encontrar algoritmos de alta fidelidad con suficiente información para su reproducción. Entre las publicaciones se pueden encontrar algoritmos con una exactitud en la detección del complejo QRS superior a un 98% [20, 21]. Otras donde se realizan comparaciones del comportamiento de diferentes algoritmos ante una variedad de fuentes de ruido, obteniéndose resultados en la detección del complejo QRS en casos críticos superiores al 97% [22]. Algunos de los métodos se han implementado en Microcontroladores [23,9] y arreglos de compuertas programables en campo (FPGAs) [12,24] obteniéndose resultados satisfactorios.

Para el prototipo desarrollado en este proyecto se empleó el FPGA XC7A35t-ICP236C que pertenece a la familia Artix-7, la más reciente del fabricante Xilinx (Estados Unidos). El FPGA XC7A35t-ICP236C ofrece una frecuencia de reloj interna que excede los 450 MHz, posee 1800 kbits de memoria RAM, es un componente de bajo consumo, el software que utiliza para el desarrollo del código en VHD es el Vivado del fabricante Xilinx que permite el diseño y programación de módulos que funcionan de forma paralela, características que lo hacen el componente idóneo para el dispositivo desarrollado.

1.3 Objetivo General

Desarrollar un prototipo de monitor ambulatorio de registro continuo del ECG para la adquisición y almacenamiento de 3 derivaciones quasiortogonales simultáneas con una duración mínima de 24 h, y un sistema de detección del complejo QRS para obtener la frecuencia cardíaca en tiempo real.

1.3.1 Objetivos específicos

- Revisión bibliográfica de los principales elementos que componen el prototipo desarrollado (ADS1294, FPGA y memoria micro SD).
- Programación del módulo de comunicación entre el ADS1294 y el FPGA.
- Programación del módulo de comunicación entre la memoria micro SD y el FPGA.
- Programación del módulo para la detección del complejo QRS y la obtención de la frecuencia cardíaca en tiempo real.
- Implementar el hardware necesario para el desarrollo del prototipo de monitor ambulatorio de ECG para la adquisición de 3 derivaciones quasiortogonales simultáneas (DI, aVF, V2).
- Validar el funcionamiento del prototipo mediante la realización de un registro de 24 h.

1.4 Estructura de la tesis

En el capítulo 1 se realiza el planteamiento del problema, se analiza el estado del arte del proyecto y se plantean los objetivos particular y general a cumplir.

El capítulo 2 se divide en cinco secciones. En la primera sección, presenta una descripción del corazón. La segunda y tercera, presenta las nociones de electrocardiografía así como los principios de instrumentación para la amplificación de la señal ECG. En la cuarta sección, se realiza una introducción a los arreglos de compuertas programables en campo o FPGA. En la quinta sección, se presenta la técnica de procesamiento digital para la señal ECG propuesta, en particular el algoritmo de detección del pico de la onda R utilizando la transformada Wavelet.

En el capítulo 3 se presentan de manera detallada el proceso de diseño del prototipo, los elementos de hardware y software que lo componen, así como una descripción de como extraer y procesar los datos almacenados en la memoria micro SD.

En el capítulo 4 se presentan las pruebas y resultados obtenidos: ancho de banda, relación de rechazo de modo común (CMRR), resolución, consumo de energía, duración de la batería y validación del algoritmo propuesto.

En el capítulo 5 se presentan las conclusiones y perspectivas de esta tesis.

El anexo A contiene gráficas de la derivada DI y sus respectivas transformadas wavelet en las escalas 3 y 8. El anexo B presenta fotos del prototipo desarrollado. El anexo C presenta diagramas eléctricos empleados. El anexo D presenta fotos de los reportes de consumo de recursos en el FPGA entregados por el software Vivado.

Capítulo 2. Antecedentes

2.1 Electrocardiograma

2.1.1 Localización y funcionamiento del corazón.

El corazón es el órgano principal del aparato circulatorio. En los animales vertebrados, incluyendo el hombre, es un músculo hueco que funciona como una bomba aspirante e impelente que impulsa la sangre a través de las arterias para distribuirla por todo el cuerpo. El corazón humano tiene el tamaño de un puño y un peso de 300 gramos que equivale al 0.40% del peso corporal, está situado en el centro de la cavidad torácica flanqueado a ambos lados por los pulmones [25].

El corazón está situado en el tórax por detrás del esternón y delante del esófago, la aorta y la columna vertebral. A ambos lados de él están los pulmones. El corazón descansa sobre el diafragma, músculo que separa las cavidades torácica y abdominal [25].

Se encuentra dentro de una bolsa denominada pericardio. La bolsa pericárdica tiene dos capas: una interna sobre la superficie cardíaca y otra externa que está fijada a los grandes vasos que salen del corazón. Entre ambas capas existe una escasa cantidad de líquido para evitar su roce cuando late. La superficie más externa del pericardio está fijada a las estructuras próximas mediante ligamentos. Así, está unido por éstos al diafragma, la columna vertebral y la pleura de ambos pulmones

El corazón tiene cuatro cámaras: dos aurículas y dos ventrículos, izquierdos y derechos. La aurícula derecha recibe la sangre venosa del cuerpo y la envía al ventrículo derecho. El ventrículo derecho la bombea a los pulmones, lugar en el que la sangre se oxigena y libera dióxido de carbono (CO_2) y del que pasa a la aurícula izquierda. De aquí la sangre se deriva al ventrículo izquierdo, de donde se distribuye, al contraerse éste, a todo el cuerpo y regresa a la aurícula derecha cerrando el ciclo cardíaco [26,27], (figura 2.1).

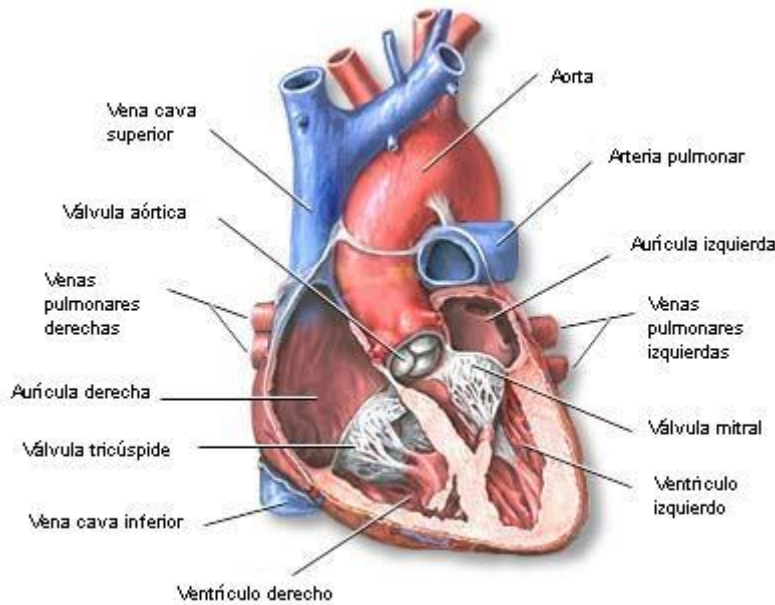


Fig. 2. 1 Corte transversal por el medio del corazón [28].

Para que la contracción cíclica del corazón se realice en forma sincrónica y ordenada, existe un sistema de estimulación y conducción eléctrica compuesto por fibras de músculo cardíaco especializadas en la generación y transmisión de impulsos eléctricos. Aunque el corazón tiene inervación por parte del sistema nervioso simpático, late aún sin estímulo de éste, ya que el sistema de conducción es autoexcitable (automatismo). Es por ello que el corazón sigue latiendo aún cuando lo desnervamos o extirpamos para un trasplante de corazón.

2.1.2 Origen de la actividad eléctrica del corazón

El potencial de acción es el mecanismo básico que utiliza el músculo cardíaco para transmitir un impulso eléctrico. Es el primer responsable del movimiento, por lo tanto el corazón puede generar un latido, a partir de un fenómeno muy breve (en ms) en el cual la membrana de la célula se “despolariza”, es decir el interior de la membrana se hace menos negativo que en reposo, haciéndose incluso positivo. El PA tiene 5 fases, numeradas del 0 al 4. La fase 4 es el potencial de reposo de la membrana, y describe el PA cuando la célula no está estimulada [26], (figura 2.2).

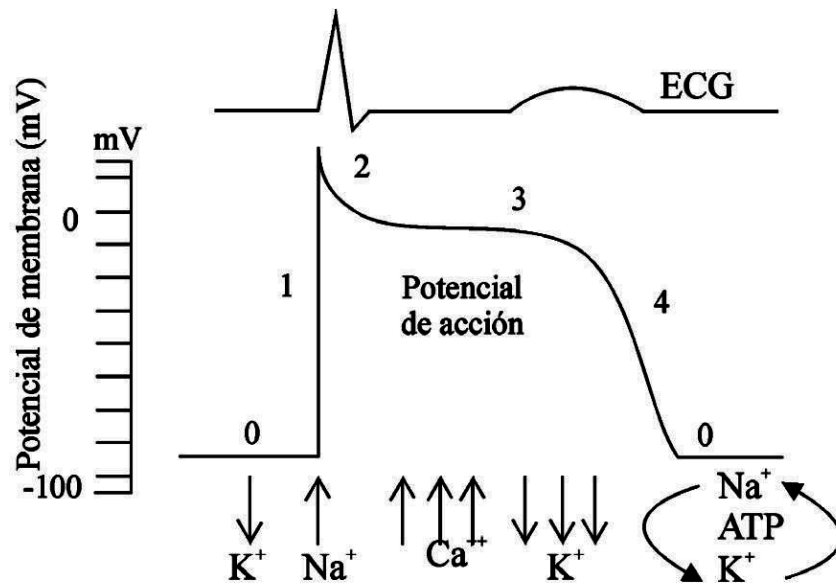


Fig. 2. 2 Representación del potencial de acción de una célula miocárdica ventricular y de las corrientes iónicas asociadas más importantes [29].

Cuando la célula es estimulada eléctricamente (normalmente por una corriente eléctrica procedente de una célula adyacente), empieza una secuencia de acciones, que incluyen la entrada y salida de múltiples cationes y aniones (átomos cargados eléctricamente ion calcio Ca^{2+} , ion potasio K^+ , ion sodio Na^+) como se muestra en la figura 2.2, que conjuntamente producen el potencial de acción celular, propagando la estimulación eléctrica a las células adyacentes. De esta manera, la estimulación eléctrica pasa de una célula a todas las células que la rodean, alcanzando a todas las células del corazón [29,25].

Fase 0 o reposo: En esta fase la célula no está mandando señales eléctricas y mantiene una diferencia de potencial estable entre el interior y el exterior de la membrana. La célula permanece en este período hasta que es activada por un estímulo eléctrico, que proviene normalmente de una célula adyacente.

Fase 1 o fase de despolarización rápida: Cuando una célula es llevada al potencial umbral por medio de los potenciales de acción de las células vecinas, sus canales de Na^+ rápidos regulados por voltaje se abren. Estos canales de Na^+ se denominan

rápidos debido a que se abren muy velozmente, en respuesta a la despolarización que llega al potencial umbral. La apertura de estos canales permite el influjo de Na^+ porque el interior de las células del corazón es eléctricamente más negativo que en el exterior, y la concentración de Na^+ es mayor en el exterior. La entrada de Na^+ a favor del gradiente electroquímico produce una despolarización rápida. En pocos ms, los canales de Na^+ rápidos se inactivan automáticamente y disminuyen el influjo de Na^+ al interior de las células.

Fase 2 o repolarización rápida: La fase 2 del PA tiene lugar con la inactivación de los canales rápidos de Na^+ y una corriente transitoria hacia el exterior de la célula debida al movimiento de los iones K^+ , que causa la pequeña repolarización del PA.

Fase 3 o meseta: El PA cardíaco se mantiene por un equilibrio entre el movimiento hacia el interior del ion Ca^{2+} a través de los canales iónicos para el calcio (que se abren cuando el potencial de membrana alcanza -40 mV) y el movimiento hacia el exterior del ion K^+ a través de los canales lentos de potasio.

Fase 4 o repolarización rápida: Durante la fase 4 del PA, los canales voltaje-dependientes para el Ca^{2+} se cierran, mientras que los canales lentos del K^+ permanecen abiertos. Esto asegura una corriente hacia el exterior de la célula, que corresponde al cambio negativo en el potencial de membrana, que permite que más tipos de canales para el K^+ se abran, éstos son principalmente los canales rápidos para el K^+ . Esta corriente neta positiva hacia fuera causa la repolarización celular.

Durante las fases 1, 2, 3 y parte de la 4, la célula es refractaria a la iniciación de un nuevo PA, por lo que es incapaz de despolarizarse. Este es el denominado período refractario efectivo. Durante este período, la célula no puede iniciar un nuevo PA porque los canales están inactivos. Este es un mecanismo de protección, que limita la frecuencia de los potenciales de acción que puede generar el corazón. Esto permite al corazón tener el tiempo necesario para llenarse y expulsar la sangre. El largo período refractario también evita que el corazón realice contracciones

sostenidas, de tipo tetánico, como ocurre en el músculo esquelético. Al final del período refractario efectivo, hay un período refractario relativo, en el cual es necesaria una despolarización por encima del umbral para desencadenar un PA. En este caso, como no todos los canales para el sodio están en condición de reposo, los PA generados durante el período refractario relativo tienen una pendiente menor y una amplitud menor. Cuando todos los canales para el sodio están en condición de reposo, la célula deviene completamente activable, y puede generar un PA normal.

2.1.3 Sistema cardiaco de conducción

El sistema de conducción cardiaco se encarga de originar y transmitir el impulso eléctrico por medio de fibras cardíacas especializadas como se muestran en la figura 2.3, entre las que se incluyen: el nódulo sinusal (SA), el nódulo auriculoventricular (AV), el fascículo de His, las ramas derecha e izquierda, y las ramificaciones periféricas de estas ramas fasciculares que dan lugar a la red subendocárdica, e intramiocárdica de Purkinje.

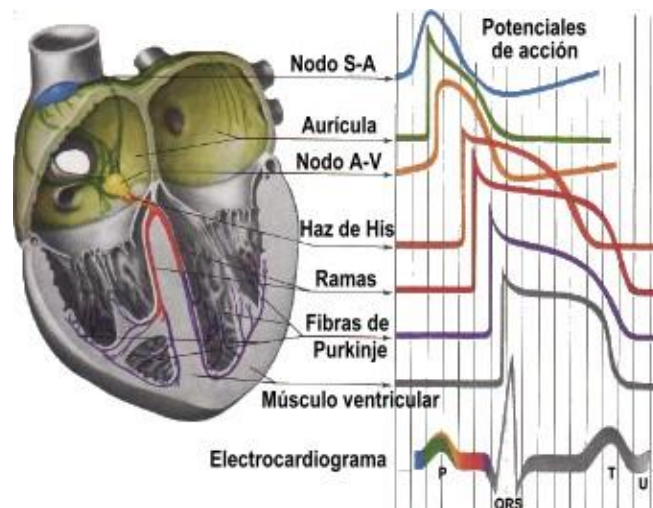


Fig. 2.3 Relación del potencial de acción de las diversas regiones cardíacas al ECG superficial [30].

El nódulo sinusal está en la pared de la aurícula derecha, en la unión entre la propia aurícula y la vena cava superior. Tiene forma de semicírculo y mide unos 15 mm de

largo y 5 mm de ancho. El nódulo sinusal genera potenciales de acción a una frecuencia aproximada de 70 impulsos por minuto, y pese a que existen otros tejidos cardíacos dotados de automatismo, es el nódulo sinusal el que marca el ritmo cardíaco dado que presenta la frecuencia más rápida.

Desde aquí la excitación se transmite a las células auriculares vecinas, por las zonas de menor resistencia eléctrica intercelular a una velocidad de 0.3 m/s. Esta propagación de la despolarización se canaliza especialmente a través de las vías específicas de conducción denominadas vías internodales anterior, media y posterior, que conducen el impulso desde el nódulo sinusal al nódulo auriculoventricular [26,27].

El nódulo auriculoventricular (AV) está situado en la parte posterior del septum interauricular y constituye la única vía de comunicación entre la cavidad auricular y la ventricular. Tiene una frecuencia intrínseca aproximada de 50 impulsos por minuto pero, bajo condiciones normales, sigue la frecuencia impuesta por el nódulo sinusal. La velocidad de propagación en el nódulo AV es muy lenta (0.05 m/s) y da lugar a un retraso en el progreso de la activación que permite un llenado ventricular óptimo durante la contracción auricular.

A continuación del nódulo AV se encuentra el haz de His que se divide a nivel subendocárdico en dos ramas que se propagan una a cada lado del tabique interventricular. Estas ramas del haz de His se arborizan en una compleja red de fibras de conducción denominada Fibras de Purkinje. La velocidad del sistema de conducción ventricular es de 1 a 4 m/s de manera que la activación de la región subendocardiaca es casi inmediata en toda la superficie.

Todas las células cardíacas tienen la propiedad de generar dipolos eléctricos cuando reciben la señal de activación (despolarización) y también cuando, tras su contracción, regresan al estado de reposo (repolarización) [26].

2.1.4 Sistema nervioso autónomo

El sistema nervioso autónomo (SNA) o vegetativo es la parte del sistema nervioso central y periférico que se encarga de la regulación de las funciones involuntarias del organismo, mantenimiento de la homeostasis interna y de las respuestas de adaptación ante las variaciones del medio externo e interno.

Así pues, ayuda a controlar, entre otras funciones, la frecuencia cardíaca, la presión arterial, la motilidad y secreciones digestivas, la emisión urinaria, la sudoración y la temperatura corporal. Algunas de estas funciones están controladas totalmente por el sistema nervioso autónomo, mientras que otras lo están parcialmente [26].

Es un sistema activo que mantiene a los tejidos y órganos con los que se relaciona en un estado de función intermedia. Una de sus principales características es la rapidez y la intensidad con la que puede cambiar las funciones viscerales. Así por ejemplo, en cuestión de 3-5 segundos puede duplicar la frecuencia cardíaca y en 10-15 segundos la presión arterial.

Teniendo en cuenta la anatomía, la fisiología y la farmacología, el sistema nervioso autónomo periférico clásicamente se ha dividido en dos partes denominadas sistema nervioso simpático o adrenérgico y sistema nervioso parasimpático o colinérgico; los efectos sobre un mismo órgano son generalmente antagónicos de tal manera que el resultado final dependerá del balance entre los dos [26], (figura 2.4).

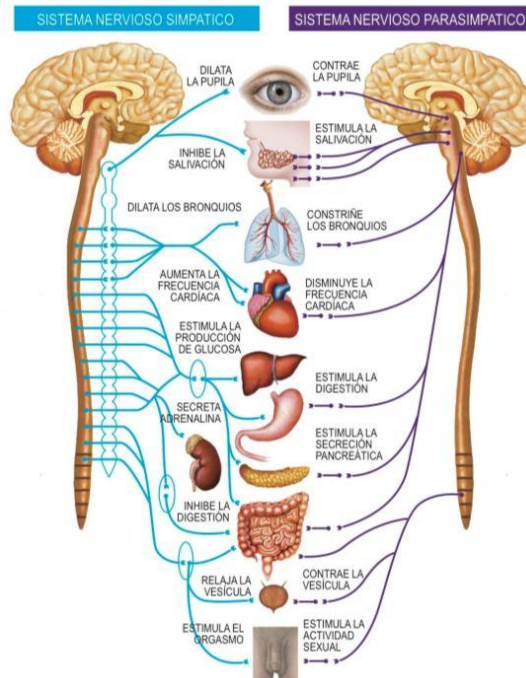


Fig. 2. 4 División del sistema nervioso autónomo [26].

Como el sistema cardiovascular se halla bajo la influencia del SNA, una regla generalmente aceptada en el estudio del ritmo cardíaco es la siguiente: La excitación proveniente del sistema simpático acelera el ritmo cardíaco mientras que la excitación proveniente del sistema parasimpático desacelera el ritmo cardíaco.

Como ambos sistemas actúan simultáneamente se producen oscilaciones alrededor del ritmo cardíaco medio. Por lo tanto, el origen de la variabilidad del ritmo cardíaco es la interacción entre los sistemas simpático y parasimpático [31].

2.1.5 Componentes del ECG

El ECG es una prueba que registra la actividad eléctrica del corazón medida entre dos puntos de la superficie del cuerpo. Gracias a los avances de la ciencia es una prueba sencilla, disponible, rápida, no invasiva y no tiene ningún riesgo para el paciente (solo detecta la actividad eléctrica que se genera en el propio corazón). Esta actividad eléctrica se registra fijando al cuerpo varios electrodos en distintas

localizaciones conocidas como derivaciones, y se dibuja en un papel mediante una representación gráfica o trazado, donde se observan diferentes ondas que representan los estímulos eléctricos de las aurículas y los ventrículos. El aparato con el que se obtiene el ECG se llama electrocardiógrafo [32].

En la figura 2.5 se muestran las ondas, intervalos y segmentos característicos de un ECG normal. Como se muestra en la figura 2.3, las ondas del ECG representan eventos relacionados con la forma de propagación del potencial de acción que reflejan el ciclo de despolarización y repolarización del corazón. Los intervalos de tiempo entre las diferentes ondas del ECG son importantes en el diagnóstico electrocardiográfico, ya que reflejan procesos electrofisiológicos y tienen implicaciones clínicas cuando están fuera del rango de variación normal [33,3].

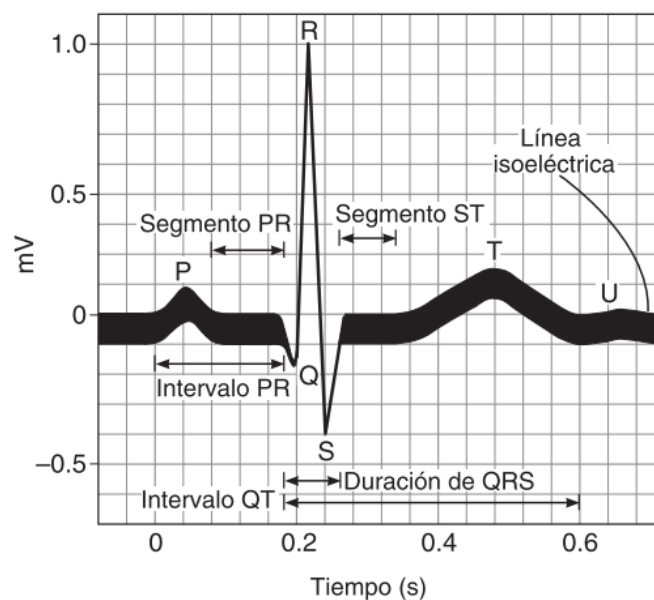


Fig. 2. 5 Características de amplitud y tiempo de las ondas, intervalos y segmentos del ECG en sujetos humanos [26].

- **Onda P:** En condiciones normales es la primera marca reconocible en el ECG. Representa la despolarización auricular.
- **Intervalo PR:** Muestra el período de inactividad eléctrica correspondiente al retraso fisiológico que sufre el estímulo en el nodo auriculoventricular, incluye

el tiempo necesario para la despolarización auricular, el retardo normal de la conducción en el nodo AV y el paso del impulso a través del haz de His. Su duración debe estar comprendida entre los 120 y 200 ms.

- **Complejo QRS:** Es la marca más característica de la señal electrocardiográfica. Representa la despolarización de los ventrículos, su duración depende de la frecuencia cardíaca; si es mayor de 0.2 s puede indicar un bloqueo del nodo AV.
- **Segmento ST:** Es el intervalo entre el final del complejo QRS y el inicio de la onda T. Representa el tiempo durante el que los ventrículos permanecen en estado activado y puede iniciarse la repolarización ventricular.
- **Onda T:** Corresponde a la repolarización ventricular, aparece al final del segmento ST.
- **Intervalo QT:** Comprende desde el inicio del complejo QRS hasta el final de la onda T y representa la despolarización y repolarización ventricular.

Intervalo RR: Corresponde al intervalo de tiempo entre la onda R de un complejo QRS y la onda R del siguiente complejo QRS (duración de un latido). Al dividir 60 s entre el intervalo RR se obtiene la frecuencia cardíaca por minuto con un ritmo ventricular regular.

2.1.6 Derivaciones electrocardiográficas

En electrocardiografía, la palabra "derivaciones" se refiere a la medida del voltaje entre dos electrodos. Los electrodos se colocan sobre el cuerpo del paciente, sujetándolos por ejemplo con cintas de velcro, y conectados al aparato mediante cables. Las derivaciones de un ECG utilizan diferentes combinaciones de electrodos para medir señales de diferentes regiones del corazón: en forma figurada, cada derivación es como una "fotografía" de la actividad eléctrica del corazón, tomada desde un ángulo diferente como se muestra en la figura 2.6.

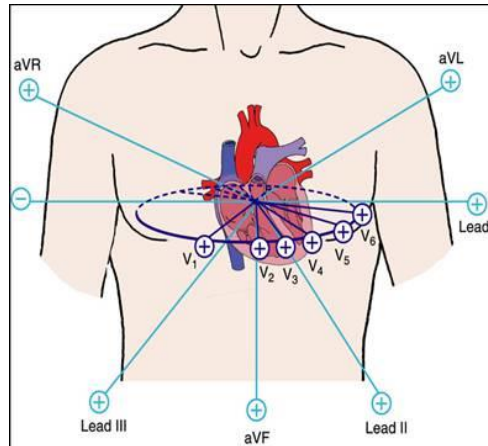


Fig. 2. 6 Ejes que describen cada una de las derivaciones de un ECG estándar de 12 derivaciones [34].

2.1.7 Derivaciones de extremidades

Estas derivaciones fueron creadas por Willem Einthoven, y registran la diferencia de potencial eléctrico que se produce entre dos puntos (son bipolares), (figura 2.7).

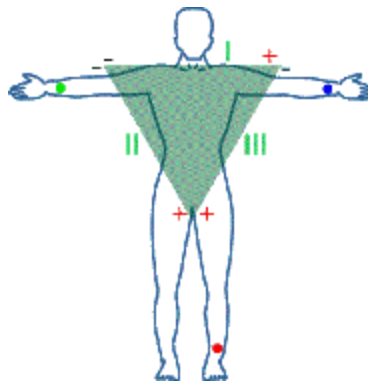


Fig. 2. 7 Triángulo de Einthoven [35].

La derivación DI es una conexión entre electrodos situados en el brazo izquierdo y en el brazo derecho (LA-RA). DII es la conexión entre los electrodos situados en la pierna izquierda y el brazo derecho (LL-RA). DIII es una conexión entre la pierna izquierda y el brazo izquierdo (LL-LA) [32] , (figura 2.8).

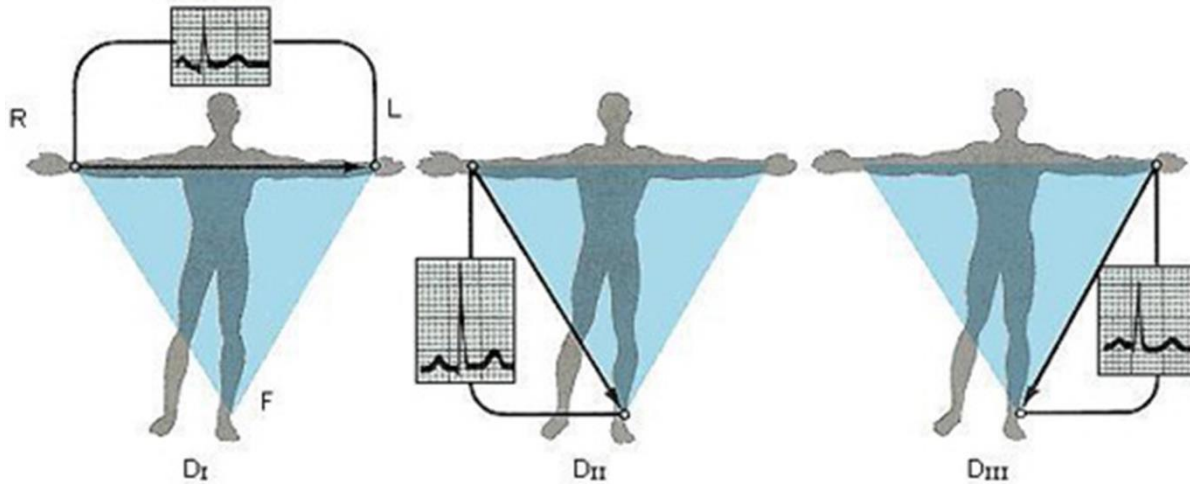


Fig. 2. 8 Derivaciones de extremidades [36].

2.1.8 Derivaciones de extremidades aumentadas

Wilson et al. [37] propusieron en 1934 las derivaciones unipolares de extremidades las cuales representan la variación de potencial en un punto. Para obtener este tipo de derivación, ellos proponen una terminal central donde los potenciales de las extremidades (brazos derecho e izquierdo y pierna izquierda) son sumados para formar un potencial, el cual en la práctica es relativamente constante en todo el ciclo cardiaco y se define como:

$$WCT=(RA+LA+LL)/3.$$

En otras palabras registran las variaciones eléctricas de potencial en un punto (brazo derecho, brazo izquierdo o pierna izquierda) respecto a otro punto en que la actividad eléctrica durante la contracción cardiaca no varía significativamente. En 1942, Goldberger [38] modificó la terminal central de Wilson para incrementar en un 50% los voltajes medidos por las derivaciones unipolares de extremidades y de aquí que estas derivaciones se llamen aVR, aVL, aVF, donde la “a” significa ampliada o aumentada. La derivación está aumentada en virtud del tipo de conexión eléctrica, que da como resultado un trazo de amplitud aumentada. La derivación aVR registra

los potenciales eléctricos del brazo derecho respecto a un punto nulo, que se hace uniendo los cables del brazo izquierdo y de la pierna izquierda ($RA-[LA+LL]/2$). La derivación aVL registra los potenciales del brazo izquierdo en relación a una conexión hecha mediante la unión de los cables del brazo derecho y del pie izquierdo ($LA-[RA+LL]/2$). La derivación aVF revela los potenciales que hay en el pie izquierdo respecto a la conexión hecha con la unión de los cables de los brazos derecho e izquierdo ($LL-[LA+RA]/2$) [32] , (figura 2.9).

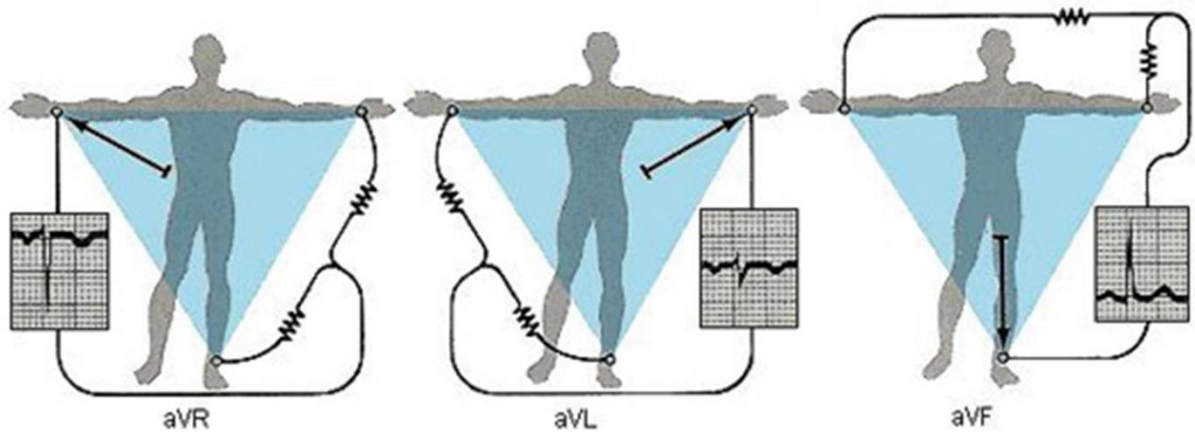


Fig. 2. 9 Derivaciones de extremidades aumentadas [36].

2.1.9 Derivaciones precordiales

Estas derivaciones son unipolares y se registran en el tórax desde la posición V1 a V6 como se muestra en la figura 2.10. Los electrodos móviles registran el potencial eléctrico que hay bajo ellos mismos respecto a la conexión terminal central de Wilson, que se hace conectando los cables del brazo derecho, el brazo izquierdo, y la pierna izquierda ($Vn=Vn-[RA+LA+LL]/3$). . La posición de V1 está en el IV espacio intercostal a la derecha del esternón; V2 está en el IV espacio intercostal a la izquierda del esternón; V4 está a la izquierda de la línea medioclavicular en el V espacio intercostal; V3 está a medio camino entre V2 y V4; V5 está en el V espacio intercostal en la línea axilar anterior, y V6 está en el V espacio intercostal en la línea medioaxilar izquierda [39] .

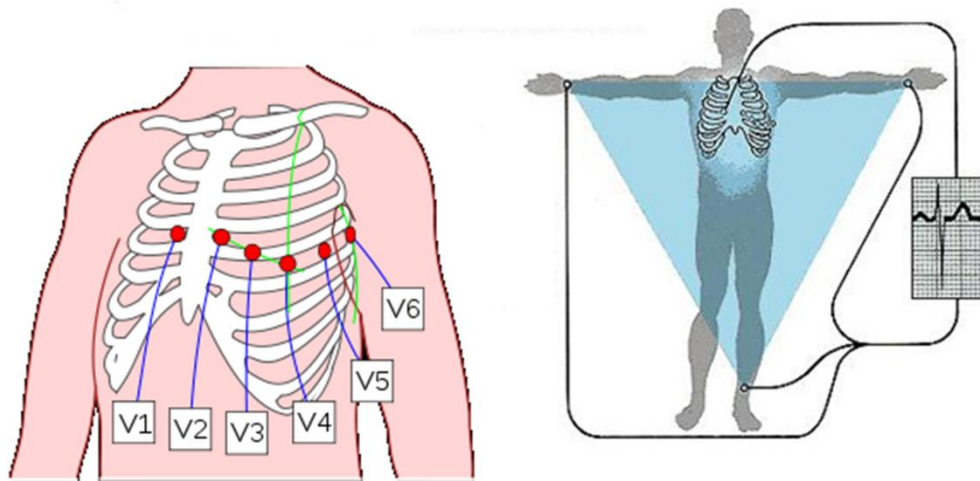


Fig. 2. 10 Derivaciones precordiales [36].

2.1.10 Colocación de los electrodos

Para realizar un ECG estándar de 12 derivaciones, se utilizan 10 electrodos. Ya que cada uno de ellos se numera y se coloca sobre el paciente de la forma descrita en la tabla 2.1 [32]:

Tabla 2. 1 Ubicación de los electrodos en un ECG estándar de 12 derivaciones [39].

Nombre del electrodo	Localización del electrodo
RA	Cara interna de la muñeca derecha
LA	Cara interna de la muñeca izquierdo
RL	Cara interna de la pierna derecha (encima del tobillo)
LL	Cara interna de la pierna izquierda (encima del tobillo)
V1	En el cuarto espacio intercostal, en el borde derecho del esternón.
V2	En el cuarto espacio intercostal, en el borde izquierdo del esternón
V3	A la mitad de distancia entre los electrodos V2 y V4.
V4	En el quinto espacio intercostal en la línea medio-clavicular (línea que baja perpendicularmente desde el punto medio de la clavícula).
V5	En la misma línea horizontal que el electrodo V4, pero en la línea axilar anterior (línea que baja perpendicularmente desde el punto medio entre el centro de la clavícula y su extremo lateral).
V6	En la misma línea horizontal que los electrodos V4 y V5, pero en la línea medioaxilar (línea que baja perpendicularmente desde el centro de la axila).

Hay que destacar que a diferencia del ECG de 12 derivaciones estándar en el que los electrodos de las extremidades se colocan en muñecas y tobillos, cuando se

realiza un registro con un monitor ambulatorio los electrodos de las extremidades del monitor cardíaco se colocan en el torso para reducir la interferencia muscular durante el movimiento de las extremidades y facilitar la movilidad del paciente como se puede apreciar en la figura 2.11. Por lo tanto, el electrodo del brazo derecho (AR) se coloca en la fosa infraclavicular cerca del hombro derecho, el electrodo del brazo izquierdo (AI) se coloca en la fosa infraclavicular cerca del hombro izquierdo y el electrodo de la pierna izquierda (LL) se coloca debajo de la caja torácica en el lado izquierdo del abdomen. El electrodo de tierra o de referencia (RL) se puede colocar en cualquier lugar, pero generalmente se coloca en el lado derecho del abdomen [39].

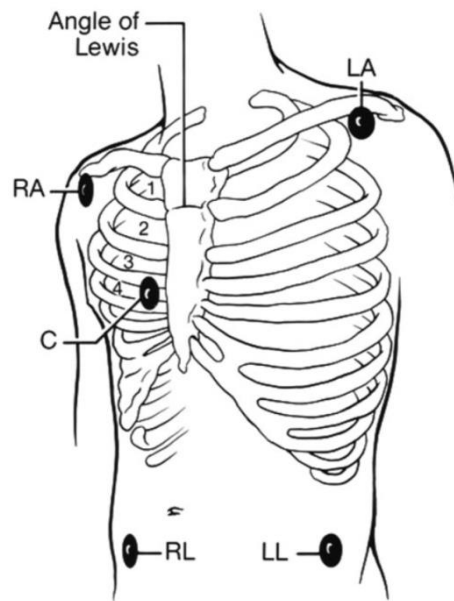


Fig. 2. 11 Sistema de derivaciones de 5 electrodos comúnmente utilizado para monitoreo ambulatorio [39].

Debido a que el ECG de 12 derivaciones es redundante, el vector cardíaco que es el campo eléctrico generado por el corazón, se puede representar con tres derivaciones ortogonales, por lo que en esta tesis se utilizaron las derivaciones cuasiortogonales D1, aVF y V2 que representan el eje X, Y y Z respectivamente, como se muestra en la figura 2.6.

2.2 Electrocardiografía

2.2.1 Reseña histórica de la electrocardiografía

El estudio del comportamiento eléctrico del músculo cardíaco se ha estudiado desde el siglo XIX, iniciando con el descubrimiento fortuito de la actividad eléctrica en el corazón en 1856 por Kolliker y Muller cuando trabajaban en el músculo gastrocnemio de una rana [40]. Posteriormente en 1887 Augustus Waller informó las deflexiones eléctricas de un corazón humano, utilizando un electrómetro capilar de Lippman [40]. Hacia 1901 el holandés Willem Einthoven construyó el primer aparato de registro electrocardiográfico de aplicación clínica, el galvanómetro de cuerda. Este dispositivo cayó en desuso a pesar de su sensibilidad, debido a sus dificultades técnicas (pesaba más de 250 Kg, ocupaba dos estancias, y requería la participación de 4 a 5 personas para operarlo) [41]. El desarrollo del galvanómetro de cuerda unido a los aportes realizados en sus investigaciones contribuyó a que se le reconociera como el "padre de la electrocardiografía moderna" [42], (figura 2.12).

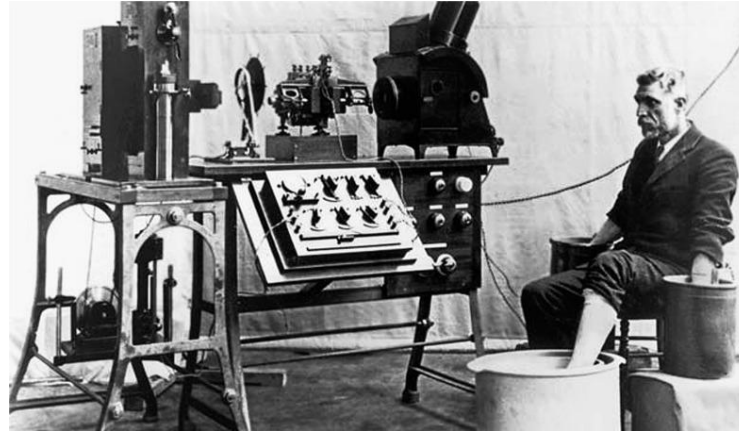


Fig. 2. 12 Galvanómetro de Einthoven [41].

Para 1947 el biofísico norteamericano Norman Jefferis Holter desarrolló un sistema portátil que permitía registrar los datos electrocardiográficos de quien lo portaba y transmitir la señal a distancia, pero presentaba la dificultad de su gran tamaño y un elevado peso de aproximadamente 38 kg [43] , (figura 2.13).



Fig. 2. 13 Norman J. Holter con su radio-electrocardiógrafo de registro original de 38 kg en 1947 [43].

Después de los años 60 del siglo XX los principios del monitor Holter se mantuvieron casi inalterables, pero gracias a los continuos avances tecnológicos y la investigación han permitido mejorar la calidad del registro, prolongar la duración de la grabación y agilizar su análisis.

Los registros de larga duración o la técnica de Holter son empleados principalmente para la detección de alteraciones rítmicas o los problemas asociados a las mismas, ya que sólo se manifiestan de forma ocasional o en circunstancias específicas (por ejemplo, por la noche, cuando el paciente está durmiendo, o durante el ejercicio físico), lo que implica una muy baja probabilidad de que puedan ser detectados en un ECG relativamente breve. Por ello resulta más probable detectar estos problemas realizando monitorización de la actividad eléctrica del corazón durante un período de tiempo prolongado. Para realizar esta prueba el personal calificado adhiere al tórax del paciente entre tres y ocho electrodos (por lo general 5), que a su vez se conectan a un pequeño dispositivo portátil que el paciente podrá transportar a lo largo de la prueba. La citada prueba, dependiendo de su duración, puede ser de dos tipos [13]:

- **De duración continua**, en la que se guardan los datos de 24 horas, aunque también puede prolongarse durante varios días, en función del caso en concreto y del problema que se esté evaluando.
- **De duración intermitente**, que pueden usarse por largos períodos (semanas a meses) para proporcionar grabaciones más breves e intermitentes para investigar eventos que ocurren con poca frecuencia.

Durante este tiempo, el paciente debe escribir un diario en el que haga constar el tipo de actividades que realiza y su duración así como los síntomas que experimenta. De este modo, el médico podrá comparar los resultados del ECG con las anotaciones del paciente, asociando las anomalías presentes en el registro con actividades específicas [13].

2.2.2 Requerimientos de un monitor ambulatorio de ECG

Las señales biológicas se caracterizan por un bajo nivel de amplitud, característica que hace que los amplificadores sean elementos muy importantes en los sistemas de bioinstrumentación. Para lograr una correcta adquisición de las señales sin la presencia de grandes distorsiones es necesario que estos cumplan ciertas características, que según la *American Heart Association* [44] para un sistema de electrocardiografía son las siguientes:

- Razón de Rechazo en Modo Común (CMRR) > 80 dB.
- Respuesta en frecuencia de 0.05 - 100 Hz (-3 dB).
- Impedancia de entrada: diferencial > 10 M Ω y modo común > 100 M Ω
- Rango de entrada: ± 5 mV
- DC *offset*: ± 300 mV
- Resolución: 10 μ V

2.2.4 Cambios en el ECG debido a enfermedades cardiacas

La interpretación del ECG puede reflejar patrones específicos de diversas enfermedades las cuales pueden ser identificadas al analizar las ondas, los segmentos y los intervalos de la señal. Un ejemplo de los cambios en el ECG que provocan algunas enfermedades son los siguientes:

Taquicardia sinusal: Es un trastorno del ritmo cardiaco que se manifiesta por una aceleración de los latidos del corazón, más de 100 lat/min. Se denomina sinusal porque aunque la frecuencia cardíaca es más rápida, el corazón sigue funcionando normalmente. El intervalo entre latidos es generalmente regular y el propio latido del corazón se sucede de forma organizada. Este aumento de la frecuencia cardíaca origina el acortamiento del intervalo QT.

Bradicardia sinusal: Es un trastorno del ritmo cardiaco que se manifiesta por una disminución del ritmo sinusal a menos de 60 lat/min. Es normal en los niños, en atletas bien acondicionados y otras personas sanas. También se produce naturalmente durante el sueño. Se caracteriza por una onda P, un complejo QRS y el intervalo PR normal.

Complejo ventricular prematuro: La activación eléctrica tiende a extenderse hacia fuera del sitio de activación ectópica ventricular principalmente por conducción de célula a célula. En consecuencia, la duración del QRS es anormalmente larga (más de 0.12 s), el contorno del QRS es anormal y puede no estar presente la onda P.

Taquicardia ventricular Es un trastorno del ritmo cardiaco que se manifiesta por una aceleración de los latidos del corazón normalmente de entre 130 y 180 lat/min. El ECG mostrará tres o más latidos irregulares del corazón en una fila. La taquicardia ventricular requiere atención médica inmediata al ser asociada con oclusión de la arteria coronaria y alteración electrolítica.

Fibrilación ventricular: es un ritmo cardíaco irregular anormal con actividad eléctrica sin coordinación y contracciones. Debido a que los ventrículos no se contraen la sangre no circula en el cuerpo. Se puede identificar en el ECG por una actividad caótica en la línea de base, no existen ondas P ni complejos QRS.

Taquicardia supraventricular paroxística: es un estado en el cual, las personas que lo padecen, tienen de repente, un pulso muy rápido y rítmico, con latidos fuertes y enérgicos. La frecuencia cardíaca puede ir de 170 a más de 220 lat/min. Estos impulsos eléctricos del corazón pueden aparecer y desaparecer súbitamente y pueden durar desde unos pocos minutos a varias horas. Se caracteriza por un complejo QRS normal y una onda P invertida en las derivaciones DII, DIII y aVF.

Cardiopatía isquémica: Se debe en general a lesiones obstructivas de las arterias coronarias que reducen el riego sanguíneo normal de alguna zona del miocardio produciendo una isquemia progresiva que conduce a lesión y finalmente a infarto si esta reducción es muy importante. Clínicamente se expresa en forma de: angina de pecho, infarto de miocardio, insuficiencia cardíaca, arritmias y muerte súbita [3]. En el caso típico de infarto de miocardio, la etapa muy temprana se relaciona con isquemia y lesión. Los cambios isquémicos se caracterizan por ondas T altas y picudas; posteriormente se presenta la lesión caracterizada por una elevación muy notable del segmento ST que sumerge la onda T. Estos cambios ocurren en los primeros minutos u horas. La etapa temprana se relaciona con isquemia, lesión y necrosis, y se caracteriza por una elevación notable del segmento ST y por la aparición de onda Q patológica en un tiempo de varias horas a uno o tres días [3].

Extrasístoles: Una extrasístole es una contracción o activación de una sección del corazón antes del momento en que se debería haber producido en una contracción normal. Este tipo de situaciones se pueden producir en las aurículas reflejándose en la onda P, donde dicha onda se produce demasiado temprano en el ciclo cardíaco acortando el intervalo PR. También puede ocurrir en el nodo auriculoventricular y haz

de His, provocando la no existencia de la onda P en el registro electrocardiográfico de la extrasístole, ya que la onda P está superpuesta al complejo QRS-T. Otro caso sería en los ventrículos provocando complejo QRS muy prolongado o con un voltaje elevado [27].

2.2.3 Variabilidad de la frecuencia cardíaca

La variabilidad del ritmo cardíaco (HRV) se debe a la conexión del corazón con el sistema nervioso autónomo (SNA), el cual se encarga de modular la respuesta cardiovascular de acuerdo a las necesidades del sujeto. El SNA se divide funcionalmente en dos subsistemas: el sistema simpático y el sistema parasimpático o vagal, en donde el sistema simpático aumenta la frecuencia cardíaca y el sistema vagal la disminuye. Debido a que ambos sistemas actúan simultáneamente se producen variaciones en la frecuencia cardíaca que son el origen de la HRV [31]. Por ello, la HRV es un método no invasivo para evaluar la actividad del SNA, ya que refleja las variaciones tanto de la frecuencia cardíaca instantánea como de las duraciones de los intervalos RR entre latidos consecutivos sinusales del ECG [5]. La caracterización de la HRV se realiza por medio del análisis de esta serie temporal RR por diferentes métodos, por ejemplo: los estadísticos, los espectrales y los no lineales [31,5].

El análisis de HRV es un método se ha aplicado desde 1965 en obstetricia, ya que ciertos patrones en las variaciones de la frecuencia cardíaca fetal durante las contracciones uterinas del trabajo de parto o durante la prueba de ejercicio predicen sufrimiento fetal agudo; posteriormente se describió como signo diagnóstico para la detección precoz de neuropatía diabética. En los últimos años, ha devenido como marcador diagnóstico o pronóstico en los pacientes con cardiopatía isquémica, diabetes mellitus, insuficiencia cardíaca, miocarditis Chagásica, síncope o en los que han sido sometidos a trasplante cardíaco [45,7].

La evaluación de la HRV en reposo se ha empleado en la medicina deportiva como herramienta útil para reflejar el estado de recuperación, las mejoras del consumo máximo de oxígeno tras un programa de entrenamiento de intervalos de alta intensidad, la adaptación a una sesión de entrenamiento precedente así como a un programa de entrenamiento de resistencia [46-48].

Capítulo 3. Desarrollo

3.1 Solución propuesta

Para el desarrollo del prototipo se establecieron los siguientes requisitos:

- 3 canales de adquisición simultáneos, para las derivaciones DI, aVF y V2.
- Medición de la frecuencia cardíaca latido a latido en tiempo real
- CMRR mayor de 80 dB en 60 Hz.
- Ancho de banda de 0 a 150 Hz.
- Frecuencia de muestreo de 1 kHz.
- Resolución inferior a 1 μ V.
- Alimentación del prototipo con baterías con una duración mínima de 24 h.
- Capacidad de almacenamiento mínima de 24 h de los datos obtenidos en una memoria micro SD.

Para cumplir el objetivo propuesto de desarrollar un prototipo para la adquisición de registros de ECG de larga duración y la medición de la frecuencia cardíaca latido a latido en tiempo real, se emplearon tres elementos que conforman su núcleo, (figura 3.1):

- Circuito integrado ADS1294 de *Texas Instruments* de bajo consumo, 4 canales, convertidores analógico digital de 24 bits y módulo para adquisición del ECG.
- Tarjeta de Desarrollo Basys 3 de Xilinx, que contiene el FPGA de la familia Artix-7 XC7A35T-ICPG236C.
- Memoria micro SDHC de 16 GB marca Kingston Clase 10.

Cada uno de los componentes mencionados tiene un papel fundamental en el diseño. El circuito integrado ADS1294 realiza la amplificación y digitalización de cada una de las derivaciones. La memoria Micro SD se utiliza para el almacenamiento de

los datos obtenidos. El FPGA implementa las interfaces de comunicación del circuito integrado ADS1294 y la memoria micro SD, e implementa los algoritmos necesarios para la detección del complejo QRS latido a latido del ECG.

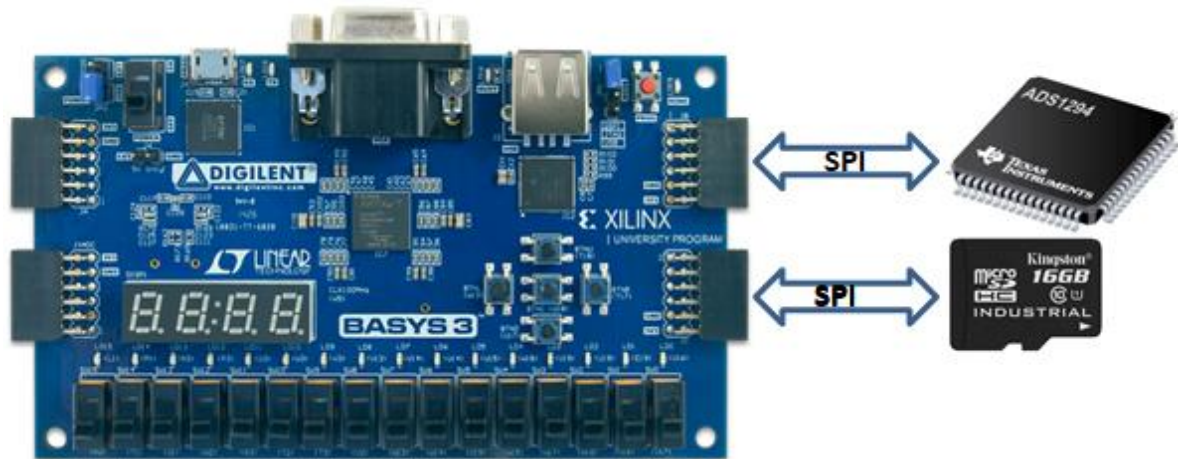


Fig. 3.1 Componentes principales del sistema ambulatorio de ECG de 3 canales.

Además de los elementos antes mencionados fue necesario la utilización del programa *Winhex.exe* para la extracción de los datos almacenados en la memoria micro SD y en el programa MATLAB se implementó un software para procesar la información almacenada en la memoria micro SD.

3.1.1 ADS1294

El ADS1294 de *Texas Instrument* pertenece a una familia de convertidores analógico-digitales (ADC) delta-sigma ($\Delta\Sigma$) multidireccional y de muestreo simultáneo con una resolución de 24 bits, amplificadores con factor de amplificación programable, referencia interna y un oscilador incorporado. El ADS1294 incorpora todas las características que comúnmente son requeridas en aplicaciones electrocardiográficas (ECG) con altos niveles de integración y un rendimiento excepcional [17].

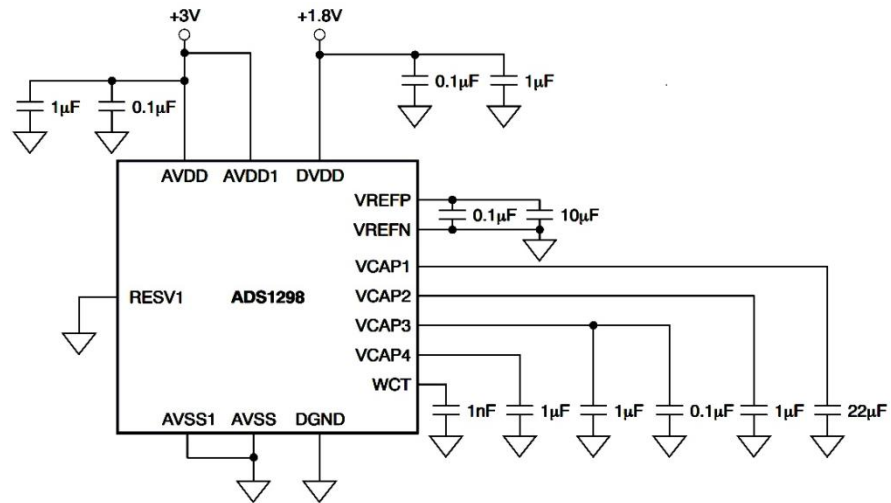
En el prototipo implementado, este elemento es el encargado de amplificar la señal, generar la terminal central de Wilson para la derivación precordial, la red de

Goldberger para la derivación aumentada y digitalizar dichas señales. Una vez digitalizadas las señales, se enviarán mediante el estándar de comunicación SPI al FPGA.

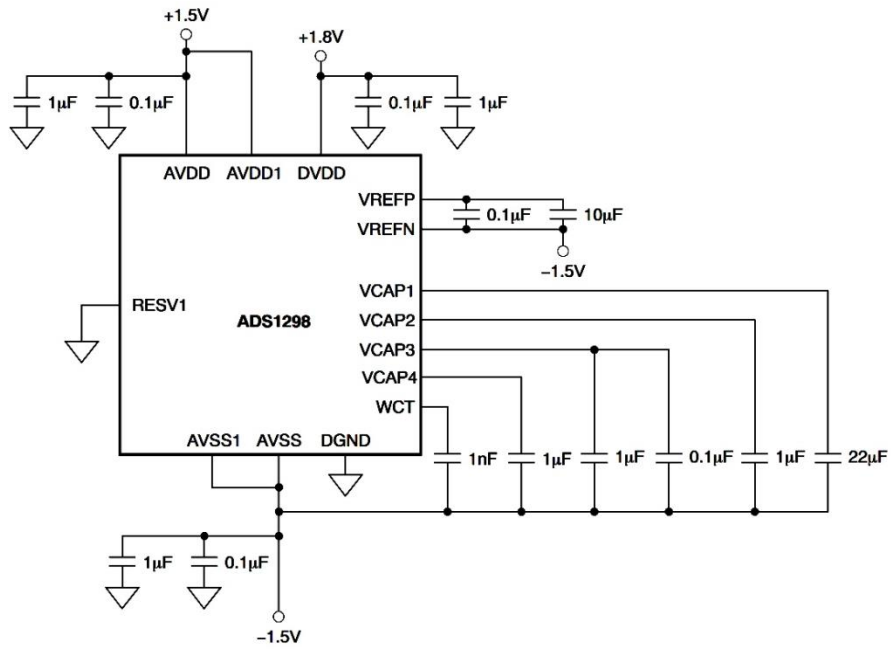
3.1.1.1 Alimentación del ADS1294

El ADS1294 puede operar de dos modos fuente sencilla o fuente bipolar, siempre que la diferencia entre las terminales de alimentación analógica se encuentre en el rango de 2.7 a 5.25 (AVDD – AVSS) y la diferencia entre la terminal de alimentación digital se encuentre en el rango de 1.65 a 3.6 (DVDD - DGND). Para cada uno de estos, modos el fabricante recomienda una configuración particular las cuales se muestran en la figura 3.2, donde se pueden apreciar las terminales de alimentación analógica y alimentación digital. Como recomendación adicional el fabricante aconseja que los capacitores de referencia (VREFP, VREFN), los destinados a la alimentación (VCAP1, VCAP2, VCAP3, VCAP4), los conectados a las terminales WCT, se coloquen lo más cercanos al ADS1294 que sea posible.

Para la alimentación del ADS1294 se seleccionó el modo fuente sencilla recomendado por el fabricante que se muestra en la figura 3.2 a), pero se le realizaron pequeñas modificaciones. Con el objetivo de disminuir la cantidad de componentes se fijó la alimentación analógica y digital en 3.3 V, valor que cumple los rangos de trabajo dados por el fabricante de ambas alimentaciones, con lo que se logra disminuir las fuentes de alimentación a una sola y los niveles lógicos del ADS1294 con dicha alimentación digital son compatibles con los empleados por el del FPGA.



a)



b)

Fig. 3. 2 Modos de fuente de alimentación recomendados por el fabricante [18].
a). Modo fuente sencilla. b). Modo fuente bipolar.

Para evitar las posibles interferencias ocasionadas por las transiciones que ocurren en la parte digital del prototipo, se incluyó un par de inductores en el circuito como se

muestra en la figura 3.3 [20], que se separan el plano de tierra digital del plano de tierra analógica.

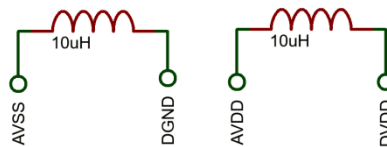


Fig. 3.3 Acoplamiento de alimentación digital y analógica.

3.1.1.2 Funcionamiento del reloj del ADS1294

Para el funcionamiento del ADS1294 es necesario que se le suministre una señal de reloj, dicha señal puede ser suministrada por el oscilador interno del propio componente o de forma externa mediante el pin 37(CLK). El fabricante recomienda el empleo del oscilador interno para sistemas de baja potencia alimentados por baterías. Esto se debe a que se reducen las interferencias en la señal analógica ocasionadas por las transiciones abruptas inherentes a una señal de temporización digital, se minimiza el número de componentes, la complejidad del circuito y el consumo de energía. Por lo antes mencionado se seleccionó el oscilador interno en el componente ADS1294. Para habilitar el oscilador interno se fija el pin 52 (CLKSEL) en estado alto (1 lógico) y se debe mantener el bit CLK_EN del registro CONFIG1 en cero.

3.1.1.3 Interfaz de comunicación SPI del ADS1294

Para comunicarse con otros dispositivos el ADS1294 utiliza el estándar serial de comunicación SPI el cual consta de cuatro señales:

- **CS:** Selecciona el dispositivo ADS1294 para la comunicación SPI. Mientras que la señal CS está en estado bajo (0 V), la interfaz en serie está activa.
- **SCLK (Clock):** Es el pulso que marca la sincronización. Con cada pulso de este reloj, se lee o se envía un bit.

- **MOSI:** Salida de datos del dispositivo maestro y entrada de datos al dispositivo esclavo.
- **MISO:** Salida de datos del dispositivo esclavo y entrada al dispositivo maestro.

En este estándar de comunicación serial el ADS1294 se comporta como un esclavo en la red, por lo cual el dispositivo maestro de la red es capaz de leer los datos obtenidos en la conversión analógica digital y controlar la operación del ADS1294 mediante la lectura y escritura de sus registros,(figura 3.4).

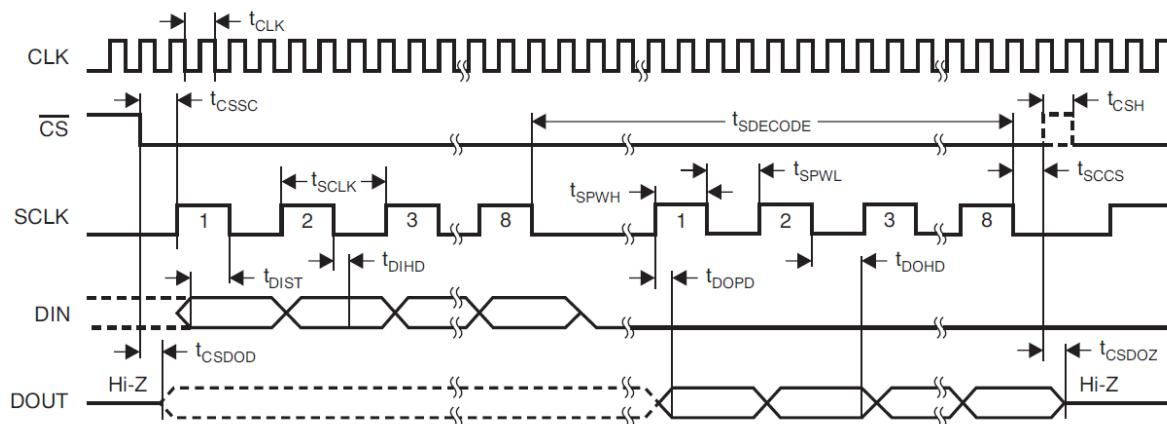


Fig. 3. 4 Diagrama de tiempos para interfaz SPI [18].

Para una correcta comunicación del ADS1294, el período mínimo de la señal de reloj (SCLK) según las especificaciones del fabricante, es de 50 ns y 66 ns dependiendo de la fuente de alimentación, en este proyecto el menor período posible es de 50 ns (20 MHz). La señal SCLK se estableció a una frecuencia de 240 kHz que equivale a 4.17 μ s, dejando holgura suficiente para reducir el riesgo de pérdida de información.

3.1.1.4 Comandos del ADS1298

El fabricante clasifica los comandos en tres tipos: sistema, lectura de datos y lectura de registros como se muestra en la tabla 3.1. Los comandos de sistema y de lectura de datos son de un solo byte, mientras los comandos de lectura de registros son de dos bytes.

Tabla 3. 1 Clasificación de comandos SPI para el ADS1298 [18].

Comando	Primer Byte	Segundo Byte
Comandos de Sistema		
WAKEUP	0000 0010 (02h)	---
STANDBY	0000 0100 (04h)	---
RESET	0000 0110 (06h)	---
START	0000 1000 (08h)	---
STOP	0000 1010 (0Ah)	---
Comandos de lectura de datos		
RDATAc	0001 0000 (10h)	---
SDATAc	0001 0001 (11h)	---
RDATA	0001 0010 (12h)	---
Comandos de lectura de registros		
RREG	001r rrrr (2xh)	000n nnnn
WREG	010r rrrr (4xh)	000n nnnn

r rrrr = dirección de registro de inicio para códigos de operación de lectura/escritura
n nnnn = número de registros a leer / escribir

Los comandos de sistema se emplean para: reiniciar los registros de ADS1294, entrar o salir del modo de ahorro de energía, inicializar y finalizar la conversión de las señales analógicas. Para algunos de estos comandos existen pines dedicados, lo que posibilita su envío sin la necesidad del empleo del protocolo SPI. En este proyecto no se utilizó esta funcionalidad, por lo que estos pines se fijaron al nivel lógico que los mantiene inactivos como se muestra en la figura 3.5:

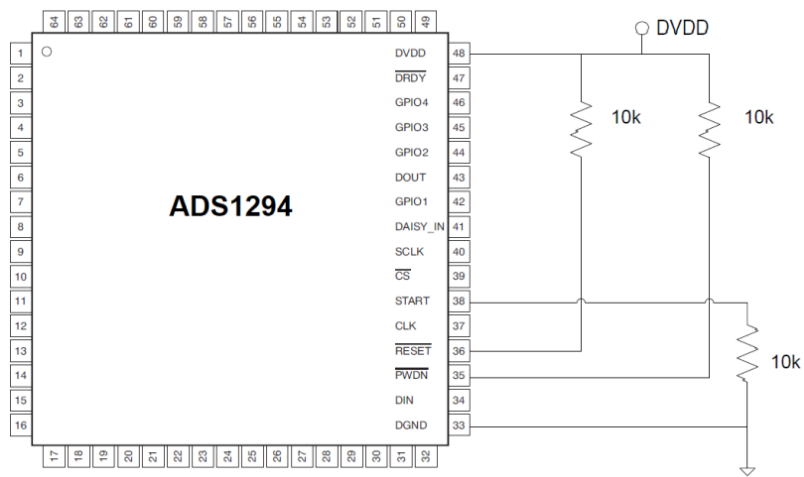


Fig. 3. 5 Conexión de pines dedicados a comandos de sistema [18].

El pin START inicia la conversión analógica-digital cuando cambia a estado alto, y cuando cambia a estado bajo detiene la conversión (comando STOP). El pin PWDN debe mantenerse en nivel alto para encender el ADS1294 y en nivel bajo para apagar el dispositivo por completo. El pin RESET en caso de operación normal debe mantenerse en nivel alto, de lo contrario reinicia los registros del ADS1294 a la configuración de fábrica.

Los comandos dedicados a la lectura de datos son empleados para obtener los resultados de la conversión de analógico a digital. Este proceso puede ser de forma continua (comando RDATA) en la cual se fija una frecuencia de conversión en el ADS1294 entre las diferentes opciones que permite (32 ksps, 16 ksps, 8 ksps, 4 ksps, 2 ksps, 1 ksps, 500 ksps, 250 ksps), o mediante el control de la frecuencia de lectura controlada por el dispositivo maestro (comando RDATA). La lectura en modo continuo puede ser detenida con el comando SDATA. Debido a que en este proyecto las señales muestreadas analizan el desempeño eléctrico del corazón se seleccionó el modo de conversión continua con una frecuencia de muestreo de 1 ksps, para obtener una señal digitalizada que pueda ser utilizada con fines de investigación.

Los comandos dedicados a la lectura y escritura de los registros del ADS1294 permiten configurar los módulos internos del dispositivo modificando directamente los registros. Además permiten el monitoreo de algunos parámetros del ADS1294. Estos comandos requieren de dos bytes para su ejecución, el primer bit se especifica la dirección de inicio de los registros a modificar y el segundo cuantos registros se modificaran, en la tabla 3.2 se muestran los registros que existen en la familia ADS129x.

Tabla 3. 2 Tabla de registros del ADS1294 [18].

ADDRESS	REGISTER	RESET VALUE (Hex)	BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
DEVICE SETTINGS (READ-ONLY REGISTERS)										
00h	ID	xx	DEV_ID7	DEV_ID6	DEV_ID5	1	0	DEV_ID2	DEV_ID1	DEV_ID0
GLOBAL SETTINGS ACROSS CHANNELS										
01h	CONFIG1	06	HR	DAISY_EN	CLK_EN	0	0	DR2	DR1	DR0
02h	CONFIG2	40	0	0	WCT_CHOP	INT_TEST	0	TEST_AMP	TEST_FREQ1	TEST_FREQ0
03h	CONFIG3	40	PD_REFBUF	1	VREF_4V	RLD_MEAS	RLDREF_INT	PD_RLD	RLD_LOFF_SENS	RLD_STAT
04h	LOFF	00	COMP_TH2	COMP_TH1	COMP_TH0	VLEAD_OFF_EN	ILEAD_OFF1	ILEAD_OFF0	FLEAD_OFF1	FLEAD_OFF0
CHANNEL-SPECIFIC SETTINGS										
05h	CH1SET	00	PD1	GAIN12	GAIN11	GAIN10	0	MUX12	MUX11	MUX10
06h	CH2SET	00	PD2	GAIN22	GAIN21	GAIN20	0	MUX22	MUX21	MUX20
07h	CH3SET	00	PD3	GAIN32	GAIN31	GAIN30	0	MUX32	MUX31	MUX30
08h	CH4SET	00	PD4	GAIN42	GAIN41	GAIN40	0	MUX42	MUX41	MUX40
09h	CH5SET ⁽¹⁾	00	PD5	GAIN52	GAIN51	GAIN50	0	MUX52	MUX51	MUX50
0Ah	CH6SET ⁽¹⁾	00	PD6	GAIN62	GAIN61	GAIN60	0	MUX62	MUX61	MUX60
0Bh	CH7SET ⁽¹⁾	00	PD7	GAIN72	GAIN71	GAIN70	0	MUX72	MUX71	MUX70
0Ch	CH8SET ⁽¹⁾	00	PD8	GAIN82	GAIN81	GAIN80	0	MUX82	MUX81	MUX80
0Dh	RLD_SENSP ⁽²⁾	00	RLD8P ⁽¹⁾	RLD7P ⁽¹⁾	RLD6P ⁽¹⁾	RLD5P ⁽¹⁾	RLD4P	RLD3P	RLD2P	RLD1P
0Eh	RLD_SENSN ⁽²⁾	00	RLD8N ⁽¹⁾	RLD7N ⁽¹⁾	RLD6N ⁽¹⁾	RLD5N ⁽¹⁾	RLD4N	RLD3N	RLD2N	RLD1N
0Fh	LOFF_SENSP ⁽²⁾	00	LOFF8P	LOFF7P	LOFF6P	LOFF5P	LOFF4P	LOFF3P	LOFF2P	LOFF1P
10h	LOFF_SENSN ⁽²⁾	00	LOFF8N	LOFF7N	LOFF6N	LOFF5N	LOFF4N	LOFF3N	LOFF2N	LOFF1N
11h	LOFF_FLIP	00	LOFF_FLIP8	LOFF_FLIP7	LOFF_FLIP6	LOFF_FLIP5	LOFF_FLIP4	LOFF_FLIP3	LOFF_FLIP2	LOFF_FLIP1
LEAD-OFF STATUS REGISTERS (READ-ONLY REGISTERS)										
12h	LOFF_STATP	00	IN8P_OFF	IN7P_OFF	IN6P_OFF	IN5P_OFF	IN4P_OFF	IN3P_OFF	IN2P_OFF	IN1P_OFF
13h	LOFF_STATN	00	IN8N_OFF	IN7N_OFF	IN6N_OFF	IN5N_OFF	IN4N_OFF	IN3N_OFF	IN2N_OFF	IN1N_OFF
GPIO AND OTHER REGISTERS										
14h	GPIO	0F	GPIOD4	GPIOD3	GPIOD2	GPIOD1	GPIOC4	GPIOC3	GPIOC2	GPIOC1
15h	PACE	00	0	0	0	PACEE1	PACEE0	PACEO1	PACEO0	PD_PACE
16h	RESP	00	RESP_DEMOD_EN1	RESP_MOD_EN1	1	RESP_PH2	RESP_PH1	RESP_PH0	RESP_CTRL1	RESP_CTRL0
17h	CONFIG4	00	RESP_FREQ2	RESP_FREQ1	RESP_FREQ0	0	SINGLE_SHOT	WCT_TO_RLD	PD_LOFF_COMP	0
18h	WCT1	00	avF_CH6	avL_CH5	avR_CH7	avR_CH4	PD_WCTA	WCTA2	WCTA1	WCTA0
19h	WCT2	00	PD_WCTC	PD_WCTB	WCTB2	WCTB1	WCTB0	WCTC2	WCTC1	WCTC0

(1)CH7SET, CH8SET, CH5SET y CH6SET no están disponibles para ADS1294

(2) Los bits [7,6,5,4] de los registros RLD_SENSP, PACE_SENSP, LOFF_SENSP, LOFF_SENSN y LOFF_FLIP no están disponibles para ADS1294.

3.1.1.5 Detección y formato de datos entregados por el ADS1294

Para facilitar la comunicación del ADS1294 con el dispositivo maestro en el protocolo SPI el fabricante (*Texas Instruments*) adicionó el pin 47 (DRDY). Dicho pin se mantiene la mayor parte del tiempo a nivel alto cambiando a nivel bajo solo cuando se ha finalizado una conversión analógica digital, manteniéndose en este estado hasta que se detecta que la señal CS está en nivel bajo y ocurre un frente de baja en la señal SCLK del estándar SPI. Una vez detectado que el pin DRDY está en nivel

bajo se procede a obtener la lectura de datos, esta lectura en la familia del ADS129x está precedida por una palabra de estado que tiene una longitud de 24 bits mostrada en la figura 3.6.

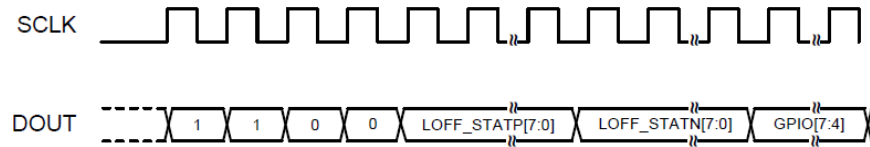


Fig. 3. 6 Palabra de estado [18].

Esta palabra de estado contiene los valores de los registros LOFF_STATP, LOFF_STATN y parte de los registros GPIO. Los registros LOFF_STATP y LOFF_STATN son de solo lectura y permiten conocer el estado los electrodos.

Una vez recibida la palabra de estado en la familia del ADS129x, a continuación se envían los datos digitalizados comenzando por el canal 1 y finalizando en el canal 8 como se puede ver en la figura 3.7, pero para el caso particular del ADS1294 solo se envía hasta el canal 4. Un elemento importante a destacar es que la frecuencia del reloj (SCLK) en el estándar SPI, tiene que permitir la obtención de la trama completa de datos antes de que esté listo un nuevo dato, para el caso del ADS1294 la frecuencia de la señal de reloj (SCLK) tiene que ser como mínimo 120 veces mayor que la frecuencia de muestreo implementada (24 bits * 5 datos).

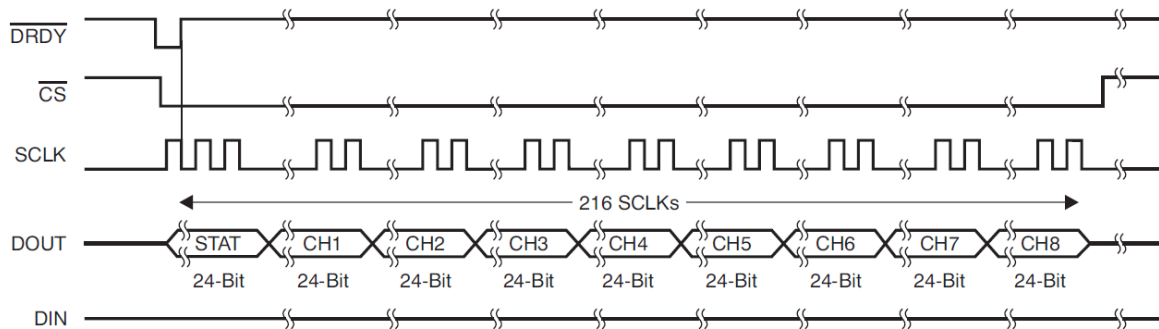


Fig. 3. 7 Trama de datos entregada la familia del ADS129x [18].

Los datos obtenidos de cada canal en la conversión analógica digital son entregados en complemento A2, tal como se muestra en la tabla 3.3.

Tabla 3.3 Formato ideal de datos entregados por el ADS1298 [18].

INPUT SIGNAL, V_{IN} ($IN_{xP} - IN_{xN}$)	IDEAL OUTPUT CODE ⁽²⁾
$\geq V_{REF}$	7FFFFFFh
$V_{REF} / (2^{23} - 1)$	000001h
0	000000h
$-V_{REF} / (2^{23} - 1)$	FFFFFFh
$\leq -V_{REF} (2^{23} / (2^{23} - 1))$	800000h

(1) Solo válido para resolución de 24 bits, con factor de amplificación = 1.

(2) Excluye efectos de ruido, linealidad, desplazamiento y error de factor de amplificación.

3.1.1.6 Acondicionamiento y amplificación del ECG en el ADS1294

A pesar que el dispositivo puede ser utilizado en electroencefalografía (EEG), electromiografía (EMG) o sistemas de adquisición de datos multicanal de alto rendimiento al incluir amplificadores programables, es un componente de bajo consumo de potencia, multicanal, con muestreo simultáneo y con un convertidor análogo digital delta-sigma ($\Delta\Sigma$) de 24 bits. Su máximo potencial es extraído cuando se utiliza para electrocardiografía al tener incluidos módulos especializados para obtener la terminal central de Wilson, la red de Goldberger y el circuito de pierna derecha permitiendo la obtención de un ECG con un mínimo de componentes, como se pueden apreciar en la figura 3.8.

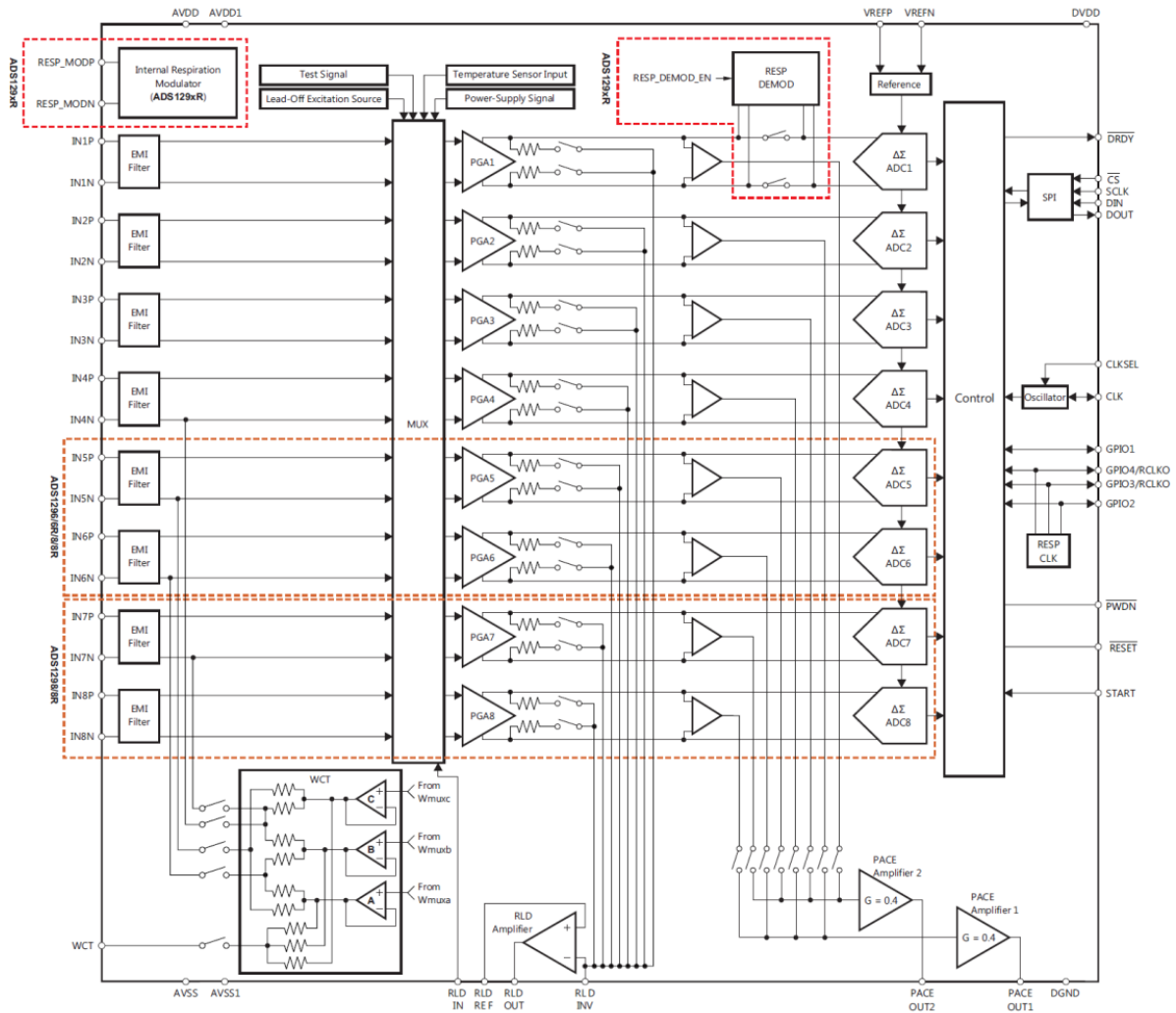


Fig. 3. 8 Módulos que componen el ADS1294/6/8 [18].

Cada uno de los diferentes módulos que componen el ADS1294 pueden ser configurados mediante la escritura en sus registros a través del módulo para comunicación SPI con lo que se pueden lograr diferentes configuraciones como la empleada en este proyecto que se muestra en la figura 3.9.

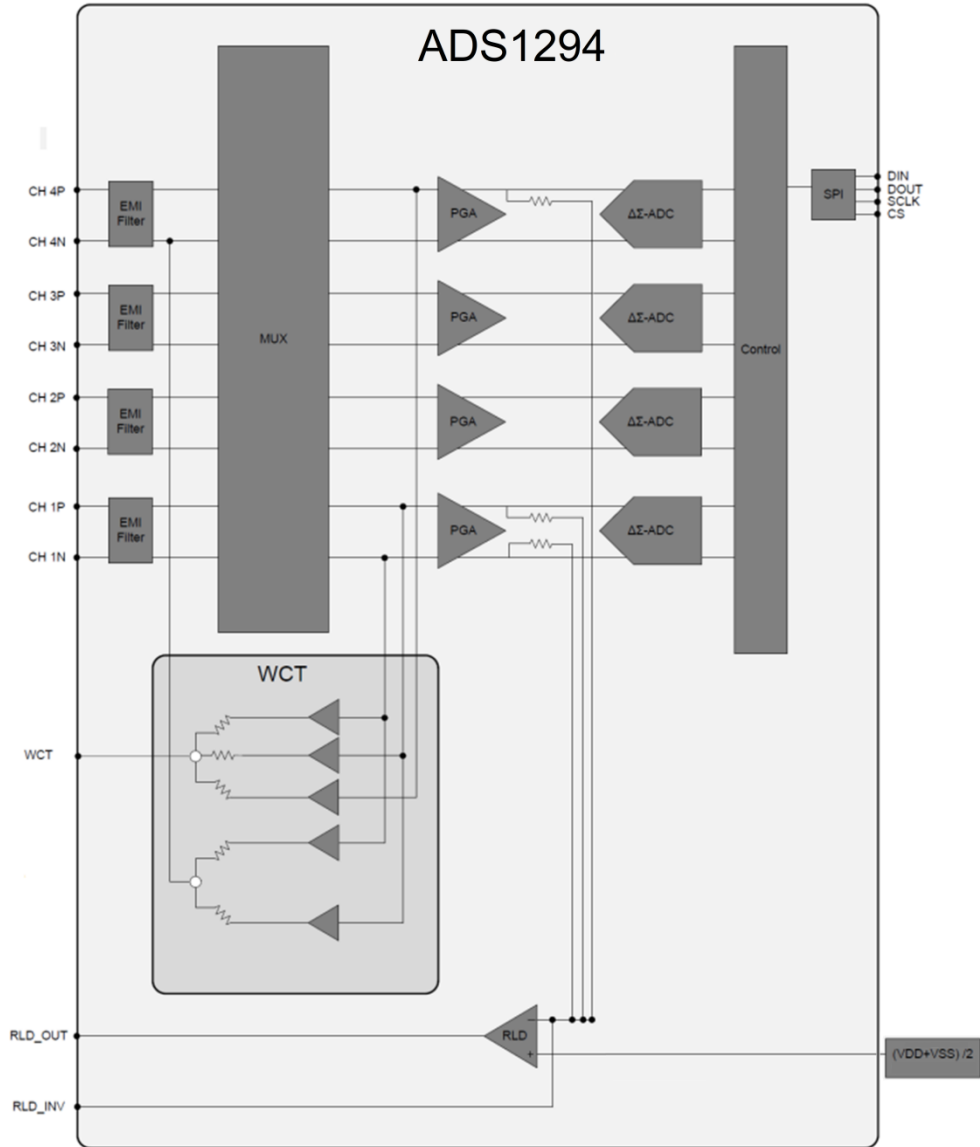


Fig. 3. 9 Configuración de los módulos internos del ADS1294 empleada en el proyecto.

Las señales provenientes de los electrodos pueden ser digitalizadas por cualquiera de los canales del ADS1294, pero en la obtención de las derivaciones aumentadas se recomienda la utilización del canal 4, si no se desea la utilización de elementos externos. La señal presente en un canal, pasa por un filtro de ondas electromagnéticas (EMI) con ancho de banda aproximado de 3 MHz. Después, la señal filtrada, pasa al bloque multiplexor (MUX) y posteriormente dirigida a un

amplificador de instrumentación con un factor de amplificación programable (factor de amplificación de 1, 2, 3, 4, 6, 8, 12). Posteriormente, la señal, puede ir a distintos bloques: entrada inversora del circuito de pierna derecha, terminal central de Wilson, la red de Goldberger y al convertidor analógico digital Delta-Sigma.

Después de la conversión analógica digital, el bloque de control se encargará de colocar los datos en el bloque dedicado a la comunicación SPI para transferirlos al dispositivo maestro.

3.1.1.7 Terminal central de Wilson y red de Goldberger

El ADS1294 tiene un bloque interno para el cálculo del voltaje de la terminal central de Wilson así como los componentes necesarios para armar la red de Goldberger, figura 3.10. El voltaje presente en la terminal de Wilson se utiliza generalmente como referencia para el registro de las derivaciones precordiales. Un canal dedicado a medir estas derivaciones debe tener una conexión al electrodo explorador y otra hacia la terminal central de Wilson. La red de Goldberger se utiliza para la medición de las derivaciones aumentadas. La red de Goldberger del ADS1294 tiene una conexión directa a la terminal negativa del canal 4 en el ADS1294. Los *buffers* A, B y C se utilizan tanto para la terminal de Wilson como para la red de Goldberger.

Para obtener el voltaje de la terminal central de Wilson el ADS1294 utiliza 3 multiplexores de 8 entradas y una salida, 3 *buffers* y la red de Wilson. Los 4 canales del componente tienen acceso a las entradas de los multiplexores y mediante la configuración de cada uno de los multiplexores se puede dejar pasar las diferentes señales hacia cada uno de los *buffers* Wcta, Wctb o Wctc. Los *buffers* que conforman la red de Wilson envían la señal obtenida al pin 64 (WCT), como dato adicional el fabricante recomienda la conexión de un capacitor a tierra de 100 pF.

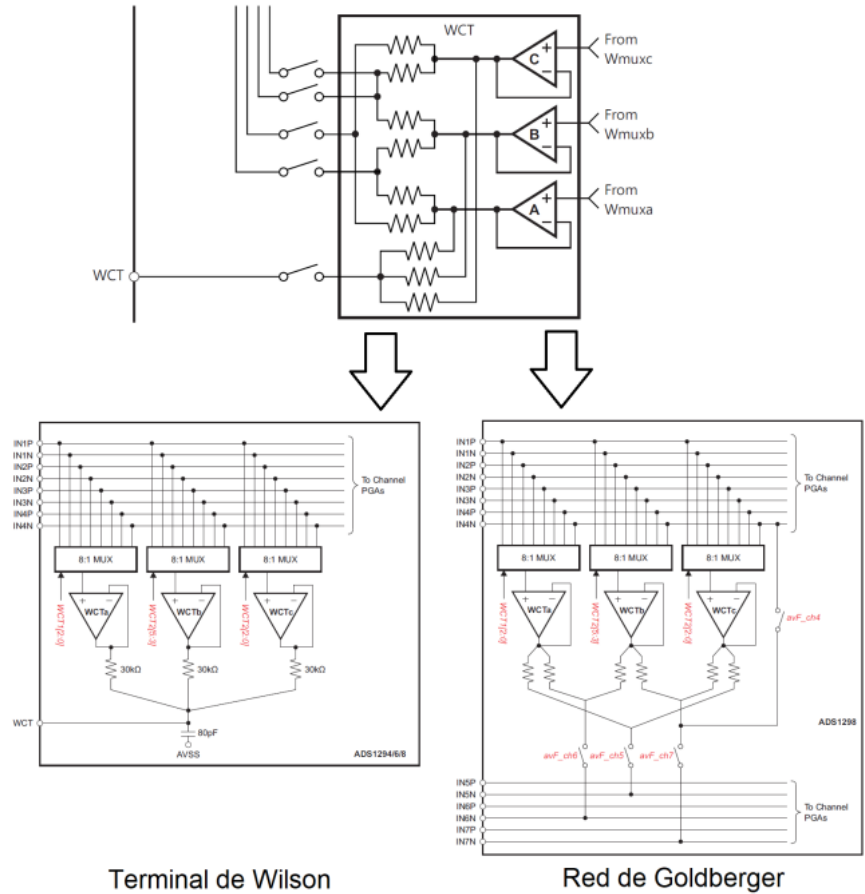


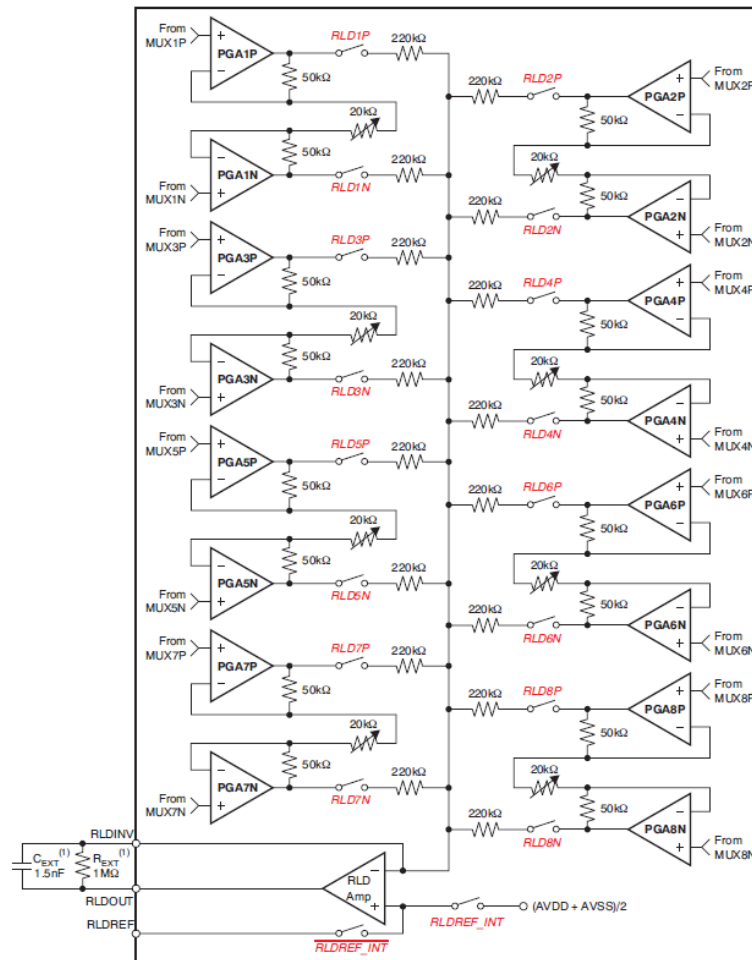
Fig. 3. 10 Módulo del ADS1294 para la obtención del terminal central de Wilson y la red de Goldberger [18].

Para el caso de las derivaciones aumentadas, los mismos tres amplificadores que se usan para generar la señal WCT también se utilizan para generar las señales del terminal central Goldberger (GCT) permitiendo su conexión de forma interna a la terminal negativa del canal 4; configuración utilizada para la obtención de la derivación aVF en este proyecto. Cada uno de estos parámetros se configura mediante los registros WCT1 y WCT2.

3.1.1.8 Circuito de pierna derecha

El módulo de pierna derecha (RLD) en el ADS1294 se emplea para contrarrestar la interferencia de modo común en un sistema de ECG como resultado de las líneas

eléctricas y otras fuentes, incluidas las luces fluorescentes. El circuito RLD detecta la tensión de modo común de un conjunto seleccionado de electrodos y crea un circuito de realimentación negativo que introduce en el cuerpo del paciente una señal de modo común invertida.



(1) Typical values.

Fig. 3. 11 Diagrama del módulo de pierna derecha [18].

Para seleccionar que canales son empleados para dicho fin el ADS1294 incorpora una serie de multiplexores como se muestra en la figura 3.11. El voltaje de referencia para el módulo de pierna derecha (RLD) se puede generar internamente ($[AVDD + AVSS] / 2$), o externamente con un divisor resistivo. La red de retroalimentación RC en conjunto con el amplificador, funcionan como filtro pasa bajos con una ganancia

en voltaje a frecuencias bajas. El electrodo de pierna derecha se conecta al pin RLD_OUT y los registros involucrados para el ruteo de las señales, habilitación del circuito, medición del potencial en modo común en RLD_IN, así como la selección de referencia interna o externa son: RLD_SENSP, RLD_SENSN, CONFIG_3 y CHnSET; para este proyecto se fijó la referencia de forma externa con un potenciómetro o trimpot, lo cual permite darle un ajuste fino.

3.1.2 Memoria micro SD

Una tarjeta micro SD es una memoria de pequeño tamaño que permite guardar información en dispositivos portátiles como teléfonos móviles, cámaras digitales o *tablets*. La tarjeta empleada en el diseño es una micro SDHC Clase 10 marca Kingston con una capacidad de 16 GB que alcanzan velocidades de lectura 45 MB/s y 10 MB/s de escritura. Las dimensiones de la tarjeta micro SD empleada son de 11 mm x 15 mm x 1 mm [49]. Sus especificaciones técnicas permiten una amplia flexibilidad al poder ser usadas en temperatura de trabajo y almacenamiento que oscila entre -40°C a +85°C, con una humedad relativa del 95% en condiciones de servicio a una temperatura de 25°C y en condiciones de almacenamiento a una temperatura de 40°C. La tarjeta de memoria micro SDHC de Kingston puede ser retirada y/o insertada sin apagar el sistema anfitrión, pero no cuenta con interruptor mecánico de protección contra escritura.

3.1.2.1 Protocolos de comunicación y pines de la memoria SD

La tarjeta de memoria micro SD admite dos protocolos de comunicaciones alternativos: modo de bus SD y SPI. El sistema *host* (en nuestro caso el FPGA) puede elegir cualquiera de estos modos. Ambos modos pueden leer y escribir los mismos datos en la tarjeta micro SD variando la cantidad de pines utilizados como se muestra en la tabla 3.4 y la figura 3.12.

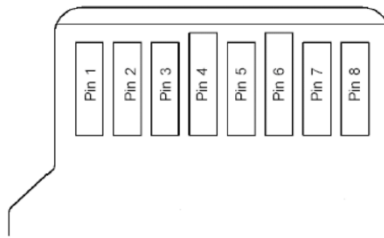


Fig. 3. 12 Asignación de pines de la tarjeta micro SD [50].

Tabla 3. 4 Asignación de pines de la tarjeta micro SD [50].

Pins	SD Mode			SPI Mode		
	Name	IO type ¹	Description	Name	IO Type	Description
1	DAT2	I/O /PP	Data Line[Bit2]	RSV		
2	CD/ DAT3	I/O/PP	Card Detect / Data Line[Bit3]	CS	I	Chip Select (neg true)
3	CMD	PP	Command/Response	DI	I	Data In
4	V _{dd}	S	Supply Voltage	V _{dd}	S	Supply Voltage
5	CLK	I	Clock	SCLK	I	Clock
6	V _{SS}	S	Supply voltage ground	V _{SS}	S	Supply voltage ground
7	DAT0	I/O /PP	Data Line[Bit0]	DO	O/PP	Data Out
8	DAT1	I/O /PP	Data Line[Bit1]	RSV	-	Reserved (*)

El modo SD posibilita la transferencia de datos de alto rendimiento de 4 bits mientras que el modo SPI posibilita una interfaz sencilla. La desventaja del modo SPI es su menor rendimiento, en relación con el modo SD. En este proyecto se empleó el estándar SPI por sus facilidades para su implementación, cuando se opera en dicho modo los pines de la tarjeta SD utilizados son:

- **CD:** permite al controlador seleccionar la tarjeta sobre la cual quiere operar, así cuando CD (equivalente a CS) vale 0 la tarjeta se encuentra seleccionada y lista para operar. Este pin puede ser controlado por cualquier pin de salida del maestro de la red, en este proyecto el FPGA.
- **DI:** es la entrada de datos serie a la tarjeta y debe estar conectada a la salida MOSI de la interfaz SPI del maestro de la red.
- **DO:** es la salida de datos serie de la tarjeta y debe estar conectada al pin MISO de la interfaz SPI del maestro de la red.

- **SLCK:** es la señal de reloj generada por el maestro de la red y es la que marca el ritmo de transferencia de la información serie entre ambos dispositivos, maestro de la red (FPGA) y esclavo (memoria micro SD).
- **VDD:** es el pin de alimentación
- **VSS:** es el pin de masa o tierra.

La alimentación y las señales deben encontrarse en el rango de los 2.6 y 3.7 V para la memoria micro SD seleccionada en el proyecto.

3.1.2.2 Estándar SPI en la memoria SD

El protocolo SPI es un protocolo síncrono que trabaja en modo full dúplex, que consiste en el intercambio de información entre el FPGA (maestro) y la tarjeta micro SD (esclavo). Este intercambio se lleva a cabo mediante el envío de comandos por parte del FPGA y de respuestas por parte de la tarjeta. En la lectura, el FPGA envía el comando de petición de lectura a la tarjeta y ésta le envía la respuesta de confirmación seguida del bloque de datos con la información contenida a partir de la dirección solicitada. En la escritura el proceso es parecido, el FPGA indica a la tarjeta mediante el comando de escritura que quiere escribir información en una determinada dirección, ésta le responde indicando que está lista y a continuación el FPGA envía el bloque de datos a escribir. Las operaciones que no requieren intercambio de datos funcionan de igual forma pero sin usar los bloques de datos.

Los comandos son bloques de bytes con un formato fijo como se muestran en la tabla 3.5 [51]:

Tabla 3. 5 Estructura de los comandos del estándar SPI [51].

Byte 1		Byte 2-5	Byte 6		
7	6	5-0	31-0	7	0
0	1	Comando	Argumento del Comando	CRC	1

La tarjeta identifica los comandos mediante el primer byte de éstos (byte 1) ya que siempre comienza por 01, el resto de bits del primer byte contiene el número del comando codificado en binario natural. Los siguientes 4 bytes (bytes 2–5) contienen los argumentos del comando, en los comandos que no requieren argumentos éstos valen 0. El último byte (byte 6) es el byte de CRC para la verificación de errores, que en realidad en el protocolo SPI no se utiliza, a no ser que en el registro de configuración se especifique que se desea utilizar CRC. Los comandos mostrados en la Tabla 3.6 son indispensables para configurar y escribir en la tarjeta SD:

Tabla 3. 6 Comandos indispensables para configurar y escribir en la tarjeta SD.

Comando:	Argumentos:	Respuesta:	Descripción:
CMD0	No	R1	Reinicia la tarjeta
CMD8	No	R7	Verifica el rango de voltaje.
CMD24	[31..0] Dirección de datos	R1 R1 R1	Escribe en un bloque de la memoria.
CMD55	No	R1	Informa que el siguiente comando es del tipo ACMD
ACMD41	Parámetros de configuración	R3	Inicialización de la Tarjeta

Las respuestas de la tarjeta son bloques de datos que varían la cantidad de bytes, dependiendo del tipo de comando enviado. Los comandos empleados en este proyecto emplean las respuestas R1, R3 y R7; pero además existen las respuestas R1b, R2, R6 mientras que R4 y R5 son reservas. A continuación se muestran en las figuras 3.13, 3.14 y 3.15 la estructura de las respuestas empleadas en el proyecto [51]:

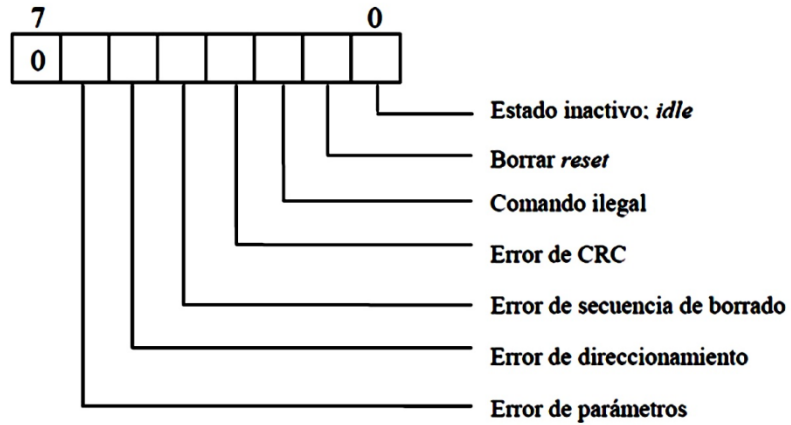


Fig. 3. 13 Formato de la respuesta R1 [51].

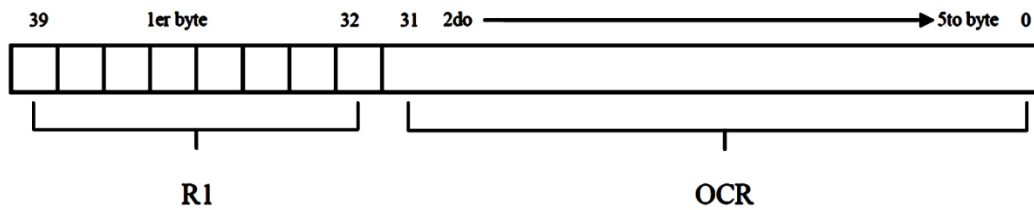


Fig. 3. 14 Formato de la respuesta R3 [51].

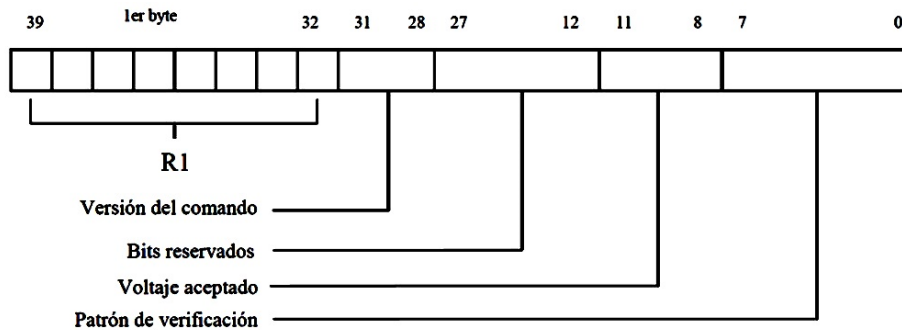


Fig. 3. 15 Formato de la respuesta R7 [51].

Además de las respuestas de comandos existen las respuestas de control que son enviadas por la tarjeta para parar dar inicio o fin a una escritura o lectura en bloques, para indicar que la escritura fue exitosa, la existencia de algún error entre otras variantes, las usadas en el proyecto son:

Data Response Token: Cada bloque escrito en la tarjeta enviará, a manera de acuse de recibo, la señal *Data Response Token*, la cual consta de 1 byte, cuyo formato es presentado en la figura 3.16.

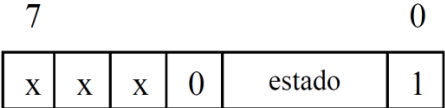


Fig. 3. 16 Formato de *Data Response Token* [51].

Donde el significado de los bits de estado está definido de la siguiente manera:

- “010” – los datos fueron aceptados.
- “101” – los datos fueron rechazados debido a un error de CRC.
- “110” – los datos fueron rechazados debido a un error de escritura.

Start Block Token: Es el primer byte en la escritura de un solo bloque de datos y tiene el formato mostrado en la figura 3.17

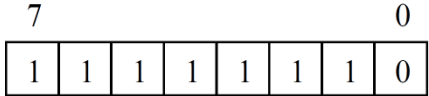


Fig. 3. 17 Formato de *Start Block Token* [51].

La trama de escritura está compuesta por conjunto de 515 bytes como se muestran en la figura 3.18; 1 byte *Start Block Token*, 512 bytes de información y los dos últimos bytes son los bits de CRC, que en el estándar SPI por lo general se ignoran pero es necesario enviarlos.

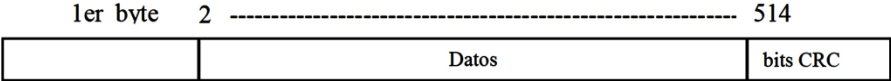


Fig. 3. 18 Formato de los bloques de datos [51].

3.1.2.3 Reiniciar e inicializar la tarjeta en modo SPI

Es necesario resetear la tarjeta micro SD cuando se comienza a alimentar, ya que despierta en modo SD, por lo es necesario cambiarla al modo SPI. Para lograr ésto, el primer paso es realizar una demora de algunos ms para que se establezca la fuente de alimentación. Posteriormente se envían un mínimo de 74 pulsos de reloj con la señal CS en uno, la señal de reloj debe tener una frecuencia constante en un rango de 100 kHz a 400 kHz mientras dure el reseteo e inicialización de la tarjeta. Una vez enviados los pulsos de reloj se fija la señal CS a cero y se envía comando 0 (CMD0), es importante fijar correctamente el CRC ya que la tarjeta todavía no está en modo SPI, por lo que sí se considera el CRC, quedando la secuencia del comando 0 como 0x40,0x00,0x00,0x00,0x00,0x95 ya que siempre es la misma. Para finalizar el reseteo se espera el byte de respuesta R1 que envía la tarjeta micro SD al dispositivo maestro que debe ser 00000001 (tarjeta en modo *idle* o de espera), lo que significa que la tarjeta ya está trabajando en el modo SPI. Es importante mencionar que puede ser necesario enviar varias veces el comando 0 antes de recibir la respuesta R1 de la tarjeta.

Una vez que la tarjeta envió la respuesta R1 con el valor 00000001, se comienza el proceso de la inicialización. La inicialización comienza enviando el comando 8 (CMD8) con la secuencia x48,0x00,0x00,0x01,0xAA,0x87, con el cual se comprobará que la tarjeta puede trabajar dentro del margen de voltaje con el que es alimentado el sistema, en nuestro caso 3.3 V. Cuando la recepción del comando CMD8 es correcta y el voltaje suministrado es soportado por la tarjeta, ésta envía la respuesta R7. Si el comando no es soportado, la tarjeta sólo enviará el primer byte de la respuesta R7, indicando error por comando ilegal. Esto significa que la tarjeta no cumple con la versión 2.00 de las especificaciones técnicas o que es otro tipo de tarjeta de memoria. Así mismo, si el patrón de verificación no corresponde al que fue enviado en el argumento, la comunicación no será válida y habrá que repetir el envío de este comando.

El próximo comando a enviar es el comando 55 (CMD55) y posteriormente el comando de aplicación 41(ACMD41), es necesario mencionar que es imprescindible enviar el comando 55 antes del comando de aplicación 41. El comando 55 tiene la estructura 0x7A,0x00,0x00,0x00,0x00,0xFF y la tarjeta envía como respuesta R1, que tendrá el valor en hexadecimal 0x01 si el comando ha sido correctamente aceptado.

Una vez aceptado el comando 55, se procede a enviar el comando ACMD41, que permitirá conocer si la tarjeta ha completado satisfactoriamente el proceso de inicialización. Este comando, servirá para indicar si el maestro soporta a las tarjetas de alta capacidad (*SDHC*). Para lo anterior, se utiliza el bit HCS en el argumento de este comando 0x69, **0x40**, 0x00, 0x00, 0x00 ,0xFF (si lo soporta), 0x69, **0x00**, 0x00, 0x00, 0x00 ,0xFF (no lo soporta).

El maestro repetirá el envío de los comandos 55 y 41 si la respuesta al comando 41, del tipo R1, indica estado *idle*(00000001), equivalente a que el proceso de inicialización aún no se ha completado. El maestro dará por terminado este proceso cuando reciba en la respuesta R1 00000000, con lo cual la tarjeta estará lista para recibir comandos de lectura o escritura.

3.1.2.4 Escritura de un bloque en la tarjeta micro SD en modo SPI

Una vez inicializada la tarjeta micro SD, para escribir en un bloque de ésta, se comienza por enviar el pin CS a cero y enviar el comando 24 con la dirección de inicio a partir de la cual se desean guardar los datos, 0x58, 0xXX, 0xXX, 0xXX, 0xXX, 0xYY. Los 4 bytes XX corresponden a la dirección a partir de la cual se quieren guardar los datos y YY corresponde al byte de CRC, como la tarjeta está en modo SPI el CRC pueden tomar cualquier valor ya que no se considera, pero hay que enviarlos. Si todo va bien la tarjeta enviará tres respuestas R1 repetidas informando al controlador que ya puede enviar el bloque de datos. A continuación se envía primero el byte de inicio de bloque de datos 0xFE, posteriormente los 512 bytes con

los datos a guardar y 2 bytes de CRC, que como se comentó anteriormente no se tiene en cuenta. Mientras se están enviando los datos a la tarjeta la señal **DO** se mantendrá enviando 0xFF y una vez finalizado el envío responderá con el byte *Data Response Token*, si se recibió de forma correcta los 512 bytes tendrá valor XXX00101. Una vez finalizada la recepción del byte *Data Response Token* la tarjeta fijará a cero la señal **DO** hasta que finalice el guardado del bloque de datos como se muestra en la figura 3.19.

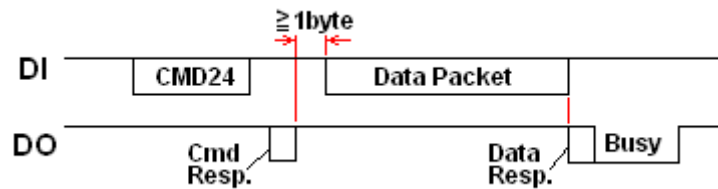


Fig. 3. 19 Esquema de escritura de un bloque de datos [51].

3.1.3 Arreglos de compuertas programables en campo (FPGAs)

El FPGA son arreglos de compuertas programables en campo o en otras palabras son chips de silicio reprogramables. Ross Freeman, el cofundador de Xilinx, inventó el primer FPGA en 1985. La adopción del chip FPGA en las industrias es guiada por el hecho que los FPGAs combinan lo mejor de los circuitos integrados de aplicación específica (ASICs) y sistemas basados en procesador. Los FPGAs ofrecen velocidades temporizadas por hardware y fiabilidad, pero sin requerir altos volúmenes de recursos para compensar el gran gasto que genera un diseño personalizado de ASIC.

El silicio reprogramable también tiene la misma flexibilidad que un software que se ejecuta en un sistema basado en procesador, pero no está limitado por el número de núcleos de procesamiento disponibles. A diferencia de los procesadores, los FPGAs son verdaderamente paralelos por naturaleza, así las diferentes operaciones de procesamiento no tienen que competir por los mismos recursos. Cada tarea de

procesamiento independiente es asignada a una sección del chip y puede ejecutarse de manera autónoma sin ser afectada por otros bloques de lógica. Como resultado, el rendimiento de una parte de la aplicación no se ve afectado cuando se agregan otros procesos, (figura 3.20).

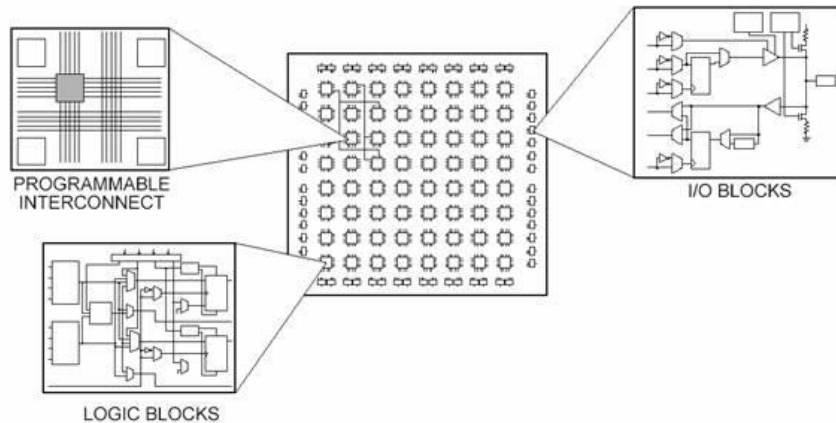


Fig. 3. 20 Partes de un FPGA [52].

Cada chip de FPGA está hecho de un número limitado de recursos predefinidos con interconexiones programables para implementar un circuito digital reconfigurable y bloques de E/S para permitir que los circuitos tengan acceso al mundo exterior [52].

Los bloques de lógica configurable (CLBs) son la unidad de lógica básica de un FPGA. Algunas veces referido como segmentos o células de lógica, los CLBs están hechos de dos componentes básicos: *flip-flops* y tablas de consulta (LUTs). Es importante tomar ésto en cuenta porque distintas familias de FPGAs se diferencian en la manera en que los flip-flops y las LUTs están empacados.

3.1.3.1 Plataforma de desarrollo digital

La placa Basys3 es una plataforma de desarrollo de circuito digital, que gracias a su FPGA de alta capacidad (XC7A35T-1CPG236C de Xilinx) y colección de periféricos como USB, VGA, leds, interruptores y otros, admite diseños que van de circuitos combinatorios simples a complejos circuitos secuenciales, como microcontroladores

y procesadores integrados. Esto permite la realización de un gran número de diseños sin necesidad de ningún hardware adicional. La placa Basys3 también incluye suficientes pines de entrada/salida FPGA no dedicados para permitir la expansión de los diseños. La placa Basys3 emplea como herramienta de desarrollo exclusivamente el entorno de diseño Vivado, el cual se encuentra de manera gratuita en la página oficial de Xilinx [53].

En el diseño del monitor Holter el FPGA realizara con función fundamental el procesamiento de la información obtenida del ADS1294. Entre las diferentes tareas que incluyen el procesamiento de la señal se encuentra la obtención de la Transformada Wavelet continua, implementar la detección del complejo QRS y enviar los resultados obtenidos mediante el estándar de comunicación SPI a la memoria micro SD para su almacenamiento.

Entre las características que destacan en el FPGA de alta capacidad XC7A35T-1CPG236C de la tarjeta Basys 3 empleado para el desarrollo del prototipo destacan:

- 33,280 celdas lógicas en 5200 segmentos o *slices* (cada *slice* contiene cuatro LUTs de 6 entradas y 8 *flip-flops*).
- 1,800 Kbits de RAM de bloque rápido.
- Cinco fichas de gestión de reloj, cada una con un bucle de enganche de fase (PLL).
- 90 DSP.
- Velocidades de reloj interno superiores a 450 MHz.

3.2 Software implementado en el FPGA

Con el objetivo aprovechar a las ventajas que ofrecen los FPGA en la programación en paralelo se establecieron cuatro módulos como núcleo del proyecto:

- **Módulo de recepción de los datos enviados por el ADS1294:** Este módulo tiene como finalidad atender todas las peticiones del ADS1294. Entre ellas

configurar el modo de funcionamiento, recibir e informar de la llegada de los nuevos datos para su posterior almacenamiento en los *buffer* de datos, y controlar cuando está activo el ADS1294 entre otras opciones.

- **Módulo para la obtención de la frecuencia cardíaca:** Este módulo tiene como finalidad el procesamiento de la información recibida por el “Módulo de recepción de los datos”, destacando la obtención de la frecuencia cardíaca.
- **Módulo para el almacenamiento de datos en la tarjeta de memoria micro SD:** Este módulo realiza la configuración de la memoria así como el envío de los datos para su almacenamiento en la memoria SDHC.
- **Módulo para la visualización de la frecuencia cardíaca:** Este módulo se apoya de tres lámparas 7 segmentos para mostrar los resultados obtenidos en el “Módulo para la obtención de la frecuencia cardíaca”.

Cada uno de estos módulos interactúa entre sí como se muestra en la figura 3.21

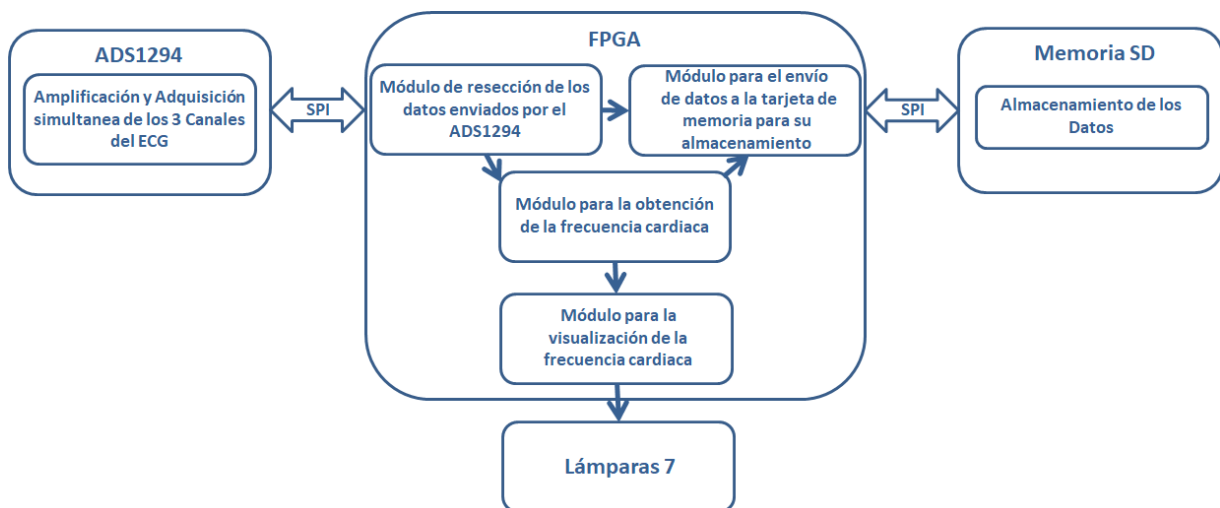


Fig. 3. 21 Diagrama a bloques del sistema ambulatorio de ECG de 3 canales.

Para interconectar estos módulos se creó una máquina de estado con la estructura mostrada en la figura 3.22. Para el funcionamiento de dicha máquina de estados el primer paso consiste en esperar la orden de inicio al sistema mediante la señal de entrada “Inic”, posteriormente comienza la inicialización de la memoria micro SD

encuestando el proceso mediante la señal “Estado_Modulo_Escritura”. Si en el proceso de inicialización ocurre un error el sistema se bloquea hasta que se reinicie nuevamente el sistema mediante la señal “Rst”. De no existir ningún problema con la memoria micro SD, el siguiente paso es la inicialización del ADS1294. Una vez finalizado este proceso el sistema está listo para comenzar la recepción, procesamiento y escritura de datos.

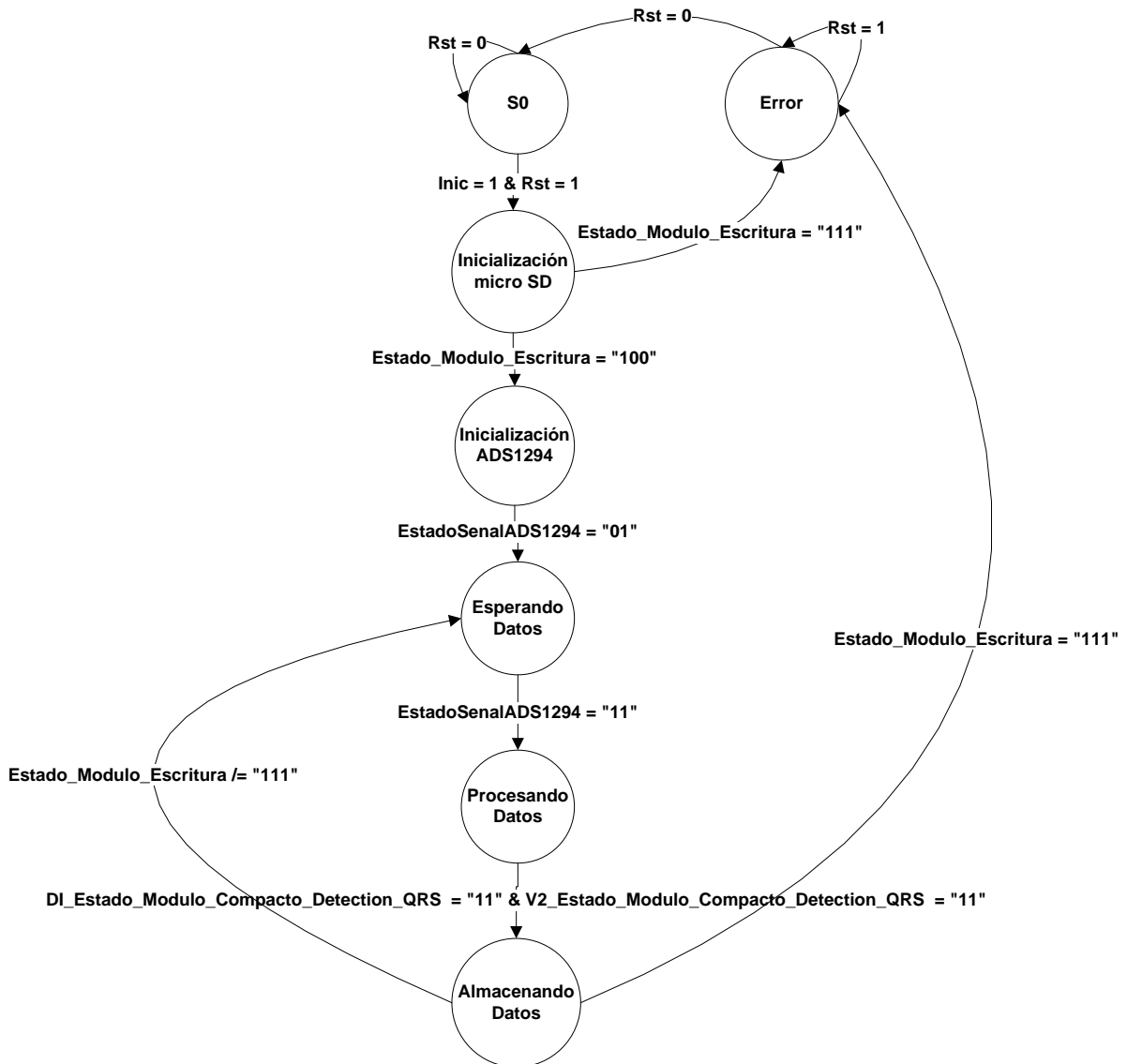


Fig. 3. 22 Máquina de estado general (Nota: Cuando la señal Rst=0 el siguiente estado siempre es S0, no se incluyó para comprender mejor el diagrama).

Para conocer cuando se tiene un nuevo dato disponible se encuesta la señal “EstadoSenalADS1294”, una vez confirmada la existencia de un nuevo dato el siguiente paso es mandar a procesar la información en el módulo para la obtención de la frecuencia cardíaca. Cuando se obtienen los resultados se envía al módulo para el almacenamiento de datos en la tarjeta de memoria los resultados obtenidos y la información obtenida del ADS1294. Para finalizar el ciclo se encuesta si existe algún problema en la escritura o si la memoria está llena. De no existir ningún error el sistema queda a la espera de un nuevo dato para repetir el proceso. Si ocurre un error del sistema o si la memoria está llena se bloquea hasta que se reinicie nuevamente el sistema mediante la señal “Rst”.

3.2.1 Módulo para el almacenamiento de datos en la tarjeta de memoria micro SD

El módulo para el almacenamiento de datos en la tarjeta de memoria micro SD tiene cuatro funciones; almacenar los datos en diferentes *buffers* hasta acumular paquetes de 512 bytes, inicializar la memoria micro SD, escribir en la memoria micro SD y avisar cuando la memoria micro SD está llena. Para atender estas cuatro funciones se crearon tres módulos:

- Módulo para el conteo de direcciones
- Módulo de escritura, encargado de escribir e inicializar la memoria micro SD
- Módulo *buffer*, encargado de almacenar la información recibida del ADS1294 y del procesamiento de las señales. Este módulo se repite 5 veces, una por cada derivación y una por cada señal procesada

Estos módulos interactúan entre sí como se muestra en la figura 3.23. El módulo para el almacenamiento de datos en la tarjeta de memoria micro SD comienza su funcionamiento cuando las señales de entrada “Inic” y “Rst” son iguales a uno.

Cuando se cumple esta condición el módulo de Escritura entra en funcionamiento inicializando la memoria micro SD, mediante la señal “Estado_Modulo_Escritura”, el sistema reconoce cuando finalizó la inicialización de la memoria y si fue correcta o no. Una vez finalizada correctamente la inicialización, el sistema queda a la espera de que se tengan disponibles datos en los *buffers* de 512 bytes para ser enviados a la memoria micro SD mediante el módulo de Escritura, hay que señalar que en cada uno de los 5 *buffers* se guarda un dato cada 1 ms que es la frecuencia de muestreo del ADS1294.

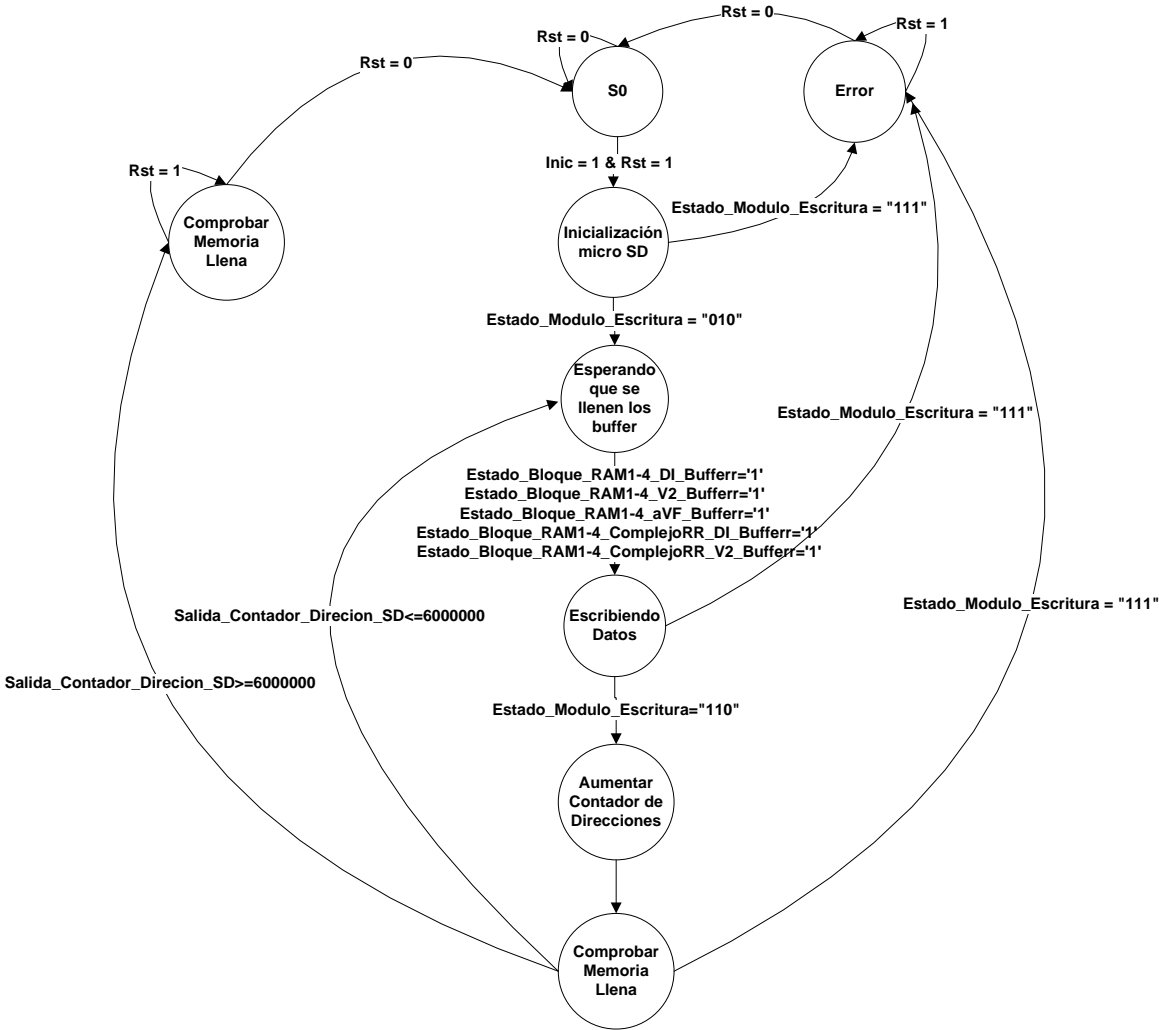


Fig. 3. 23 Máquina del módulo para el envío de datos a la tarjeta de memoria micro SD (Nota: Cuando la señal Rst=0 el siguiente estado siempre es S0, no se incluyó para comprender mejor el diagrama).

Una vez finalizado el envío de los datos a la memoria micro SD se aumenta el contador de direcciones en uno y el sistema queda a la espera de que se tenga nuevamente los paquetes de 512 bytes disponibles en los *buffers*. Para el almacenamiento de cada derivación o señal procesada, se cuenta en la memoria micro SD con 6 millones de sectores de 512 bytes cada uno, lo que equivale 2.861 Gigabytes de información aproximadamente, como se ve en la ecuación 3.1, equivale a 17.7 días para almacenar la de información obtenida:

$$\frac{6 \cdot 10^6 \text{sector} \cdot 512 \frac{\text{bytes}}{\text{sector}} \cdot 8 \frac{\text{bit}}{\text{bytes}}}{16 \frac{\text{bit}}{\text{dato}} \cdot 1000 \frac{\text{dato}}{\text{s}} \cdot 60 \frac{\text{s}}{\text{min}} \cdot 60 \frac{\text{min}}{\text{h}} \cdot 24 \frac{\text{h}}{\text{días}}} \approx 17.7 \text{días} \quad (3.1)$$

Módulo de escritura: es el encargado de controlar todo lo relacionado con la memoria micro SD desde la inicialización siguiendo los pasos mencionados en la sección 3.1.2.3 con un módulo dedicado exclusivamente para la inicialización de la memoria micro SD, o los pasos para la escritura mencionados en la sección 3.1.2.4 con un módulo especializado en dicha tarea. El módulo de escritura además cuenta con dos módulos para controlar la frecuencia de reloj a 250 kHz para el módulo de inicialización y el segundo con una frecuencia de 10 MHz para el módulo de especializado en la escritura.

Módulo *buffer*: Las memorias micro SD de alta capacidad (superiores a los 2 GB) no permiten la escritura de datos individuales, solamente es posible en paquetes de 512 bytes (1 sector). Para superar este problema se implementó el módulo *buffer*, el cual se repite 5 veces, una vez por cada paquete de datos (tres derivaciones y dos señales para la detección del complejo QRS). El módulo *buffer* está compuesto por cuatro bloques de RAM (RAM física del FPAG) de 512 bytes o 256 datos de 16 bits

cada uno, un contador para definir la posición dentro del bloque de RAM del dato a guardar y un segundo contador para especificar en cual bloque de RAM se está guardando.

El módulo *buffer* comienza su funcionamiento cuando se le avisa que existe un nuevo dato, éste es almacenado y posteriormente se aumenta el contador que define la posición dentro del bloque de RAM, cuando dicho contador se desborda, se pasa al siguiente bloque de RAM y se aumenta el contador para especificar en qué bloque de RAM se está llenando en ese momento y se reinicia el otro contador para definir la posición. Cuando se desborda el contador para especificar en cual bloque de RAM se está trabajando, se reinician ambos contadores repitiendo nuevamente el ciclo.

3.2.2 Módulo de recepción de los datos enviados por el ADS1294

El módulo de recepción de los datos enviados por el ADS1294 tiene dos funciones la configuración de los registros en ADS1294 y la recepción de los datos obtenidos de la conversión análoga digital. Para atender estas dos funciones se crearon tres módulos:

- Módulo para la inicialización del ADS1294.
- Módulo para recibir los datos enviados por el ADS1294.
- Módulo para la obtención de reloj de 240 kHz.

El módulo de recepción de los datos enviados por el ADS1294 basa su funcionamiento en la máquina de estado mostrada en la figura 3.24 y comienza su funcionamiento cuando las señales de entrada “Inic” y “Rst” son iguales a uno. Cuando se cumple esta condición el módulo para la inicialización del ADS1294 entra en funcionamiento escribiendo en los registros del dispositivo, para informar cuando se finalizó la escritura se utiliza la señal “ConFic_ADS1294_Estado”.

El siguiente paso es la recepción de los datos digitalizados por el ADS1294, para ello dicho componente mediante la señal DRDY informa al FPGA que ya tiene un dato

listo para su envío por medio del protocolo SPI. Para la recepción del dato entra en funcionamiento el módulo para recibir los datos enviados por el ADS1294, el cual mediante la señal "Recepcion_ADS1294_Estado" permite conocer cuando se finalizó la recepción de los datos. Una vez finalizada la recepción de los datos se ponen a disposición del sistema hasta que se reciban nuevos datos. El módulo de recepción de los datos enviados por el ADS1294 funciona a una señal de reloj fija de 240 kHz obtenida del módulo para la obtención del reloj de 240 kHz

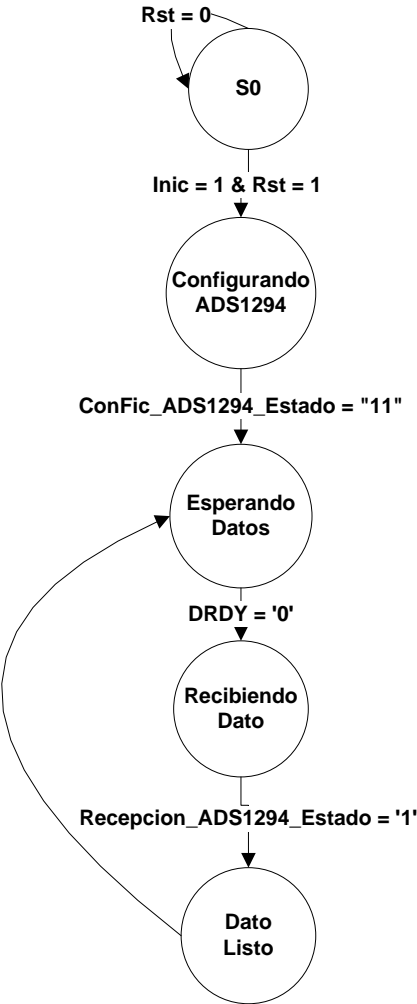


Fig. 3. 24 Máquina de estado del módulo de recepción de los datos (Nota: Cuando la señal Rst=0 el siguiente estado siempre es S0, no se incluyó para comprender mejor el diagrama).

3.2.3 Módulo para la visualización de la frecuencia cardíaca

El módulo para la visualización de la frecuencia cardíaca tiene la función de visualizar los resultados obtenidos por el módulo para la obtención de la frecuencia cardíaca, de forma inmediata para lograr este cometido se implementaron dos módulos:

- Módulo para la conversión de lat/ms a lat/min
- Módulo para controlar las tres lámparas 7 segmentos

Módulo para la conversión de lat/ms a lat/min: Como el nombre del módulo lo indica se implementó un método para convertir la señal de la frecuencia cardíaca de lat/ms entregadas por el módulo para la obtención de la frecuencia cardíaca a lat/min que es la forma utilizada en el campo de la medicina.

Para realizar la conversión lo más práctico es realizar una regla matemática de tres, pero debido a la elevada complejidad y al consumo de recursos del FPGA para realizar una división que no sea potencia de dos, en el sistema se optó por emplear una tabla de comparación para obtener la frecuencia cardíaca en lat/min. La comparación tiene una resolución de ± 1 lat/min en el rango de 20 lat/min a 250 lat/min. Se seleccionaron estos límites ya que para valores fuera del rango de 50 lat/min a 150 lat/min se pueden considerar como anormales para el paciente y es necesaria la atención médica inmediata.

El módulo para la visualización de la frecuencia cardíaca no emplea directamente una máquina de estados para realizar la conversión solamente emplea un multiplexor. Para desplegar el resultado obtenido en las lámparas 7 segmentos el módulo para la visualización de la frecuencia cardíaca se apoya en el módulo para controlar las tres lámparas 7 segmentos

Módulo para controlar las tres lámparas 7 segmentos: Tiene como función mostrar la frecuencia en lat/min obtenida de la tabla de comparación. Este módulo

emplea una máquina de estados para controlar las tres lámparas 7 segmentos, cada una de dichas lámparas tiene que ser encendida a una frecuencia superior a 24 Hz para mostrar que todas están en funcionamiento al mismo tiempo. Para lograr encender cada una de las lámparas a una frecuencia superior a 24 Hz (frecuencia mínima $24 \times 3 = 72$ Hz entre las tres), el módulo emplea una frecuencia de reloj de 500 kHz para satisfacer este requisito y evitar una posible interferencia en el ECG muestreado.

3.2.4 Módulo para la obtención de la frecuencia cardíaca

3.2.4.1 Transformada Wavelet

La llamada Transformada Wavelet, es una herramienta matemática desarrollada a mediados de los años '80 por Grossman y Morlet. Una Wavelet es una "pequeña onda" de duración limitada, es decir, su energía está concentrada en el tiempo alrededor de un punto, lo que proporciona una adecuada herramienta para el análisis de fenómenos transitorios, no estacionarios, variables en el tiempo y aquellos que presenten discontinuidades. Al igual que la Transformada de Fourier con Ventana, mapea la señal en una representación de tiempo-escala. La diferencia está en que la Transformada Wavelet provee un análisis de multiresolución con ventanas dilatadas. El análisis de las frecuencias de mayor rango se realiza usando ventanas angostas y el análisis de las frecuencias de menor rango se hace utilizando ventanas anchas [54].

Se pueden definir tres variantes de la Transformada Wavelet [3]:

- Transformada Wavelet continua (CWT): donde la señal de entrada y los parámetros de escala y tiempo son continuos.
- Expansión de series wavelet (WSE): donde la señal de entrada es continua y los parámetros de escala y tiempo son discretos.
- Transformada Wavelet discreta (DWT): donde la señal de entrada y los parámetros de escala y tiempo son discretos.

En este trabajo se empleó la CWT, que se define en la ecuación 3.2:

$$CWTx(a, b) = \frac{1}{\sqrt{a}} \int_{-\infty}^{\infty} X(t) \psi^* \left(\frac{t-b}{a} \right) dt \quad (3.2)$$

Donde el parámetro b indica una de translación, el parámetro a indica un escalamiento, la función $X(t)$ es la señal y $\psi^*(t)$ es el complejo conjugado de la función wavelet madre $\psi(t)$.

Dependiendo de la función wavelet madre $\psi(t)$ se obtendrán resultados diferentes sobre los parámetros que se desean analizar de la señal $X(t)$, pero la función $\psi(t)$ debe cumplir que tiene energía finita (ecuación 3.3), que posee transformada de Fourier (ecuación 3.4) y que posee un comportamiento de filtro pasa banda (ecuación 3.5).

$$E = \int_{-\infty}^{\infty} |\psi(t)|^2 dt \quad (3.3)$$

$$\hat{\Psi}(\omega) = \int_{-\infty}^{\infty} \psi(t) e^{-i\omega t} dt \quad (3.4)$$

$$C_g = \int_{-\infty}^{\infty} \frac{|\hat{\Psi}(\omega)|^2}{\omega} dt \quad (3.5)$$

Dónde ω es denominada frecuencia angular y C_g la condición de admisibilidad

3.2.4.2 Determinación de la escala en la Transformada Wavelet

El primer paso para la determinación de la frecuencia cardíaca consistió en la determinación de la escala de la Transformada Wavelet a emplear. Para ello se realizó una comparación de las frecuencias de corte: baja ($fc1$) y alta ($fc2$), de las diferentes escalas de la Transformada Wavelet, de la 1 a la 12, con una frecuencia de muestreo de 1000 Hz, los resultados se muestran en la tabla 3.7.

Tabla 3. 7 Frecuencias de corte del filtro pasa banda creado por la Transformada Wavelet.

Escala	Fc1	Fc2
1	112 Hz	373 Hz
2	58 Hz	192 Hz
3	39 Hz	129 Hz
4	29 Hz	97 Hz
5	23 Hz	78 Hz
6	19 Hz	65 Hz
7	17 Hz	55 Hz
8	14 Hz	49 Hz
9	13 Hz	43 Hz
10	12 Hz	39 Hz
11	11 Hz	35 Hz
12	10 Hz	32 Hz

En el proyecto desarrollado inicialmente se optó por seleccionar la escala 3 en la transformada Wavelet con una frecuencia de muestreo de 1000 Hz, lo que se traduce en la implementación un filtro pasa banda con las frecuencias de corte entre de 39 Hz a 129 Hz como se puede apreciar en la figura 3.25 a), que posee la ventaja de necesitar menor tiempo de cómputo para su obtención.

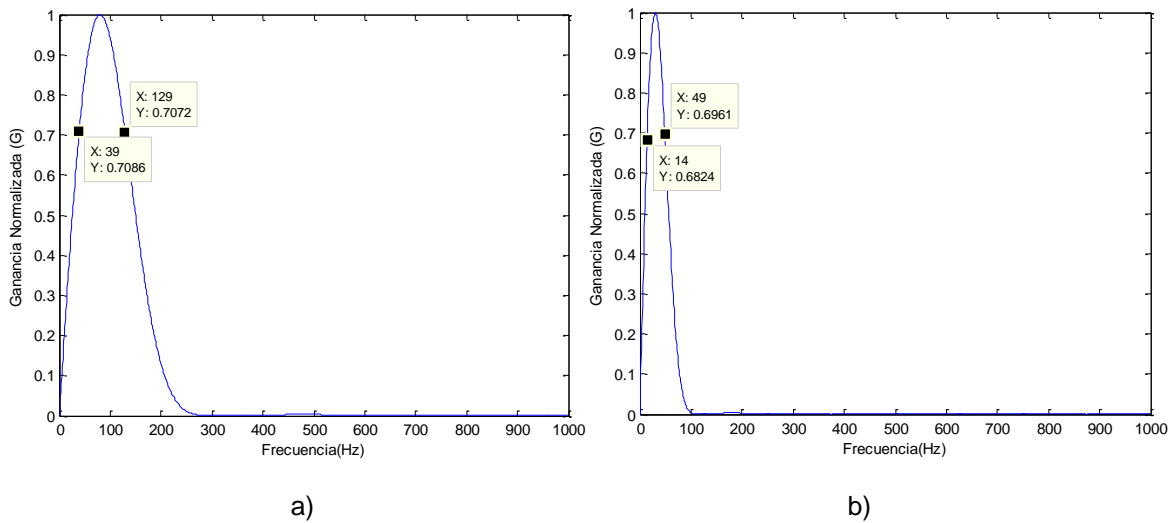


Fig. 3. 25 Rango de frecuencias de dos escalas de la transformada wavelet a una frecuencia de muestreo de 1000 Hz. a). escala 3. b). escala 8

Pero posteriormente se decidió establecer la escala 8 como la definitiva, para la implementación del prototipo a pesar de requerir mayor potencia de cálculo. La principal razón del cambio a dicha escala se debe a que su ancho de banda se encuentra entre 14 Hz y 49 Hz, con lo que permite minimizar las interferencias causadas por las frecuencias de 60 Hz y 50 Hz generadas por las líneas de alimentación y se ajusta mejor al ancho de banda del complejo QRS de la señal del ECG, 10 Hz a 30 Hz [55,56]. Esta reducción de interferencia de 60 Hz en la escala 8 con respecto a la escala 3 se puede apreciar en las gráficas del apéndice A.

Una vez definida la escala se procedió a diseñar el módulo para la obtención de la frecuencia cardíaca, en el cual se definieron dos funciones: la implementación de la Transformada Wavelet y la detección del complejo QRS. Para atender estas dos funciones se crearon los cuatro módulos siguientes:

- Primer módulo para la obtención de la transformada Wavelet.
- Segundo módulo para la obtención de la transformada Wavelet.
- Tercer módulo para la obtención de la transformada Wavelet.
- Módulo para la detección del complejo QRS.

Lo primero que hay que señalar del módulo para la obtención de la frecuencia cardíaca es que tiene que ser capaz de procesar la señal a medida que le van llegando las muestras adquiridas, de manera que si recibe un valor entrega un valor. Con este fin cada módulo almacena los resultados anteriores que necesita para el cálculo del próximo valor a entregar. El funcionamiento del módulo para la obtención de la frecuencia cardíaca se basa en el principio de la máquina de estado de la figura 3.26.

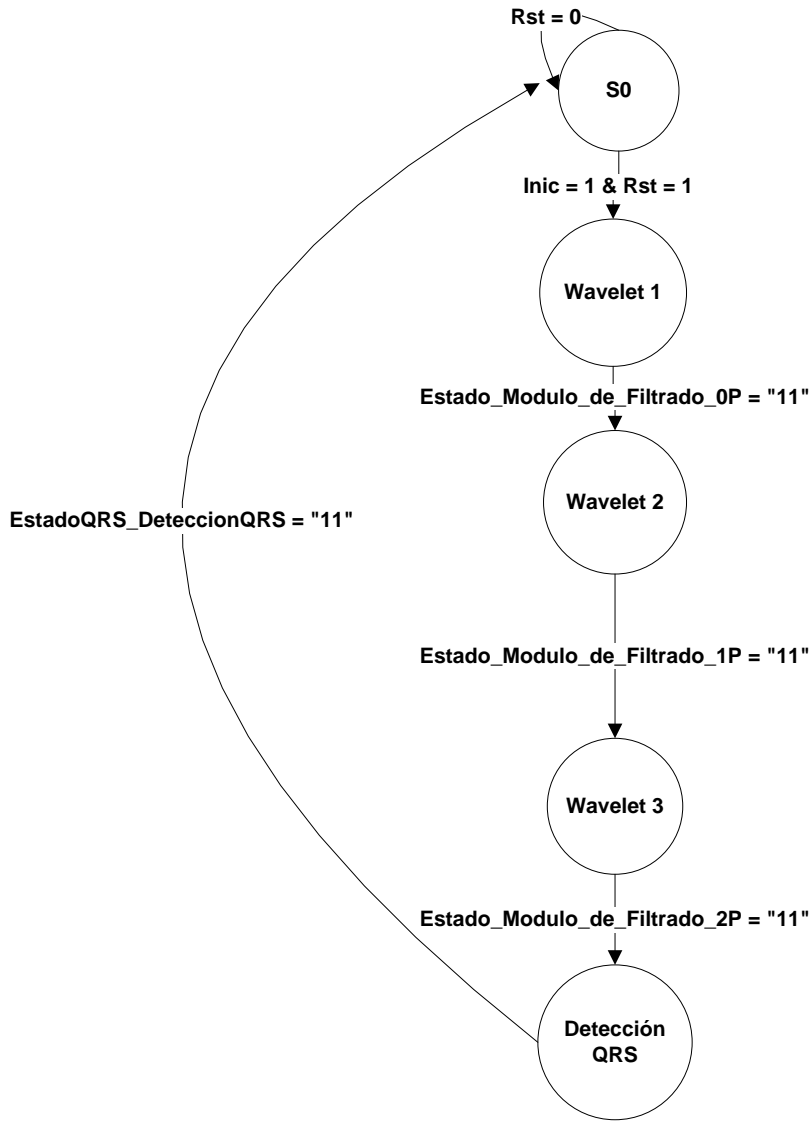


Fig. 3. 26 Máquina del módulo para la obtención de la frecuencia cardíaca (Nota: Cuando la señal Rst=0 el siguiente estado siempre es S0, no se incluyó para comprender mejor el diagrama).

La máquina de estado de la figura 3.26 inicia su funcionamiento cuando las señales de entrada “Inic” y “Rst” son iguales a uno, lo que indica que existe una nueva muestra para analizar. Cuando se cumple esta condición, el primer módulo para la obtención de la transformada Wavelet procesa la muestra recibida y la entrega al segundo módulo para la obtención de la transformada Wavelet, el que procesa el resultado obtenido del módulo anterior y la entrega al tercer módulo para la obtención

de la transformada Wavelet, el resultado entregado por tercer módulo de la transformada Wavelet es empleado por el Módulo para la detección del complejo QRS para calcular la frecuencia cardíaca en lat/ms. El módulo para la detección del complejo QRS actualiza su valor de salida cada vez que se finaliza la detección de un nuevo complejo QRS.

3.2.4.3 Módulos para la obtención de la transformada Wavelet

Para la obtención de la transformada Wavelet el algoritmo implementado se basó en la propuesta planteada en el artículo “*Fast Implementation of the Continuous Wavelet Transform with Integer Scales*” de los autores Michael Unser, Akram Aldroubi y Steven J. Schiff [57]. En particular la primera derivada de orden dos del spline cúbico fue la función wavelet $\psi(t)$ utilizada en este trabajo.

Para el desarrollo del algoritmo se siguieron la mayoría de pasos planteados en el artículo anteriormente mencionado, pero desarrollando pequeñas modificaciones para facilitar su implementación en el FPGA.

En el primer módulo para la obtención de la transformada Wavelet se realiza un filtrado previo a la señal de entrada como resultado de la convolución de los coeficientes B-spline y la señal de entrada, ecuación 3.6 [57];

$$s_1(k) := \langle s(x), \beta^{n_2}(x - k) \rangle = b^{n_1+n_2+1} * (b^{n_1})^{-1} * s[k] \cong b^{n_2} * s[k] \quad (3.6)$$

El filtro $b^{n_1+n_2+1}$ es un kernel simétrico de respuesta finita al impulso (FIR), que se caracteriza por un vector b de tamaño $n_b = n_1 + n_2 + 1$ que contiene los coeficientes del filtro (véase la Tabla 3.8). Donde $n_1 = 1$, lo que indica que la señal es lineal entre muestras y $n_1 = 3$, lo que indica que el grado spline es cúbico.

Tabla 3. 8 Parámetros del filtro para el algoritmo de la transformada wavelet rápida [57].

Filter/wavelet type	Template
<i>Discrete B-splines:</i>	
Cubic spline ($n=3$)	$b^3 = \frac{1}{6}(\bullet, 4, 1)$
Quintic spline ($n=5$)	$b^5 = \frac{1}{120}(\bullet, 66, 26, 1)$
7th order spline ($n=7$)	$b^7 = \frac{1}{5040}(\bullet, 2416, 1191, 120, 1)$
<i>Cubic spline wavelets ($n_2=3$):</i>	
1st derivative	$p_1=(-1,+1), \quad p_1^{(2)}=(-1,-4,-5, 0,+5,+4,+1)$
2nd derivative	$p_2=(\bullet, 2,-1)$
B-spline wavelet	$p_{B1}=(\bullet, 0.6018, -0.4584, 0.196, -0.04159, 0.003075, -0.0000248)$
<i>Examples of non-wavelet filters ($n_2=3$):</i>	
Quasi-gaussian	$p_G=(1)$ (identity)
Lowpass (cardinal spline)	$p_{card}^3=(\bullet, 1.7321, -0.4641, 0.12436, -0.03332, 0.00893, -0.00239, 0.0006410, -0.0001718, \dots)$

Note : The symbol \bullet indicates that the sequence is symmetrical.

Los coeficientes del vector b obtenidos presentan la problemática de ser números racionales entre que “1” y “0” lo cual dificulta la implementación del filtro en el FPGA, para corregir esta problemática se optó por multiplicar los coeficientes por 2^{16} y redondeando el resultado a números enteros (tabla 3.9), este proceso no afecta considerablemente el funcionamiento del filtro con respecto a las componentes de frecuencia, pero si a la amplitud de la señal resultante por lo que es necesario dividirla por 2^{16} para compensar la multiplicación realizada a los coeficientes.

Tabla 3. 9 Coeficientes del filtro implementado antes y después de modificar.

Coeficientes sin modificar	Coeficientes multiplicados por 2^{16}
0.0083	543
0.2167	14201
0.5500	36044
0.2167	14201
0.0083	543

En el segundo módulo para la obtención de la transformada Wavelet se implementó un filtro de suma de movimiento definido en la ecuación 3.7 [57]:

$$s_m(k) := \langle s(x), \beta^{n_2}((x - k)/m) \rangle = u_m^{n_2} * s_1[k] \quad (3.7)$$

En el tercer módulo para la obtención de la transformada Wavelet se realiza un filtrado con los coeficientes B-spline de la wavelet $\psi(t)$, definido en la ecuación 3.8 [57]:

$$\omega_m(k) = [p]_{\uparrow m} * s_m[k] \quad (3.8)$$

El operador FIR p se caracteriza por ser un vector p de tamaño n_p mostrado en la tabla 3.8.

3.2.4.4 Módulo para la detección del complejo QRS

El diseño del módulo para la detección del complejo QRS se basó en el algoritmo propuesto en la tesis doctoral del autor Carlos Alvarado Serrano [3], al cual se le realizaron diversas modificaciones para lograr la detección del complejo QRS y la obtención de la duración del intervalo RR latido a latido en tiempo real.

El resultado de la implementación de la transformada Wavelet del complejo QRS del ECG se observa en la figura 3.27

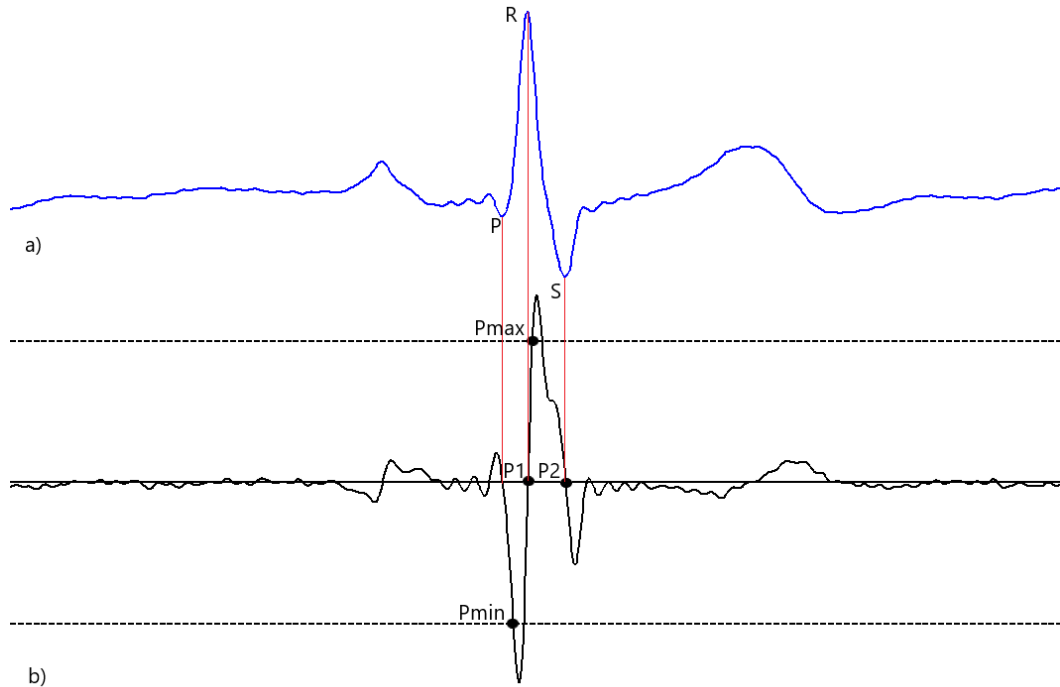


Fig. 3. 27 ECG y Transformada Wavelet en escala 3 a). ECG. b). Transformada Wavelet.

Para lograr la detección de la duración del intervalo RR basta con conocer la separación entre los diferentes cruces por cero P1 de dos complejos QRS consecutivos que representan el pico de la onda R. Pero como se puede apreciar en la figura 3.27 lo complejo del proceso es lograr la detección del punto P1; ya que este punto posee un valor (cero) muy común en los resultados de la transformada Wavelet. Para lograr la detección se implementó la máquina de estado mostrada en la figura 3.28, que cuenta con cinco etapas fundamentales:

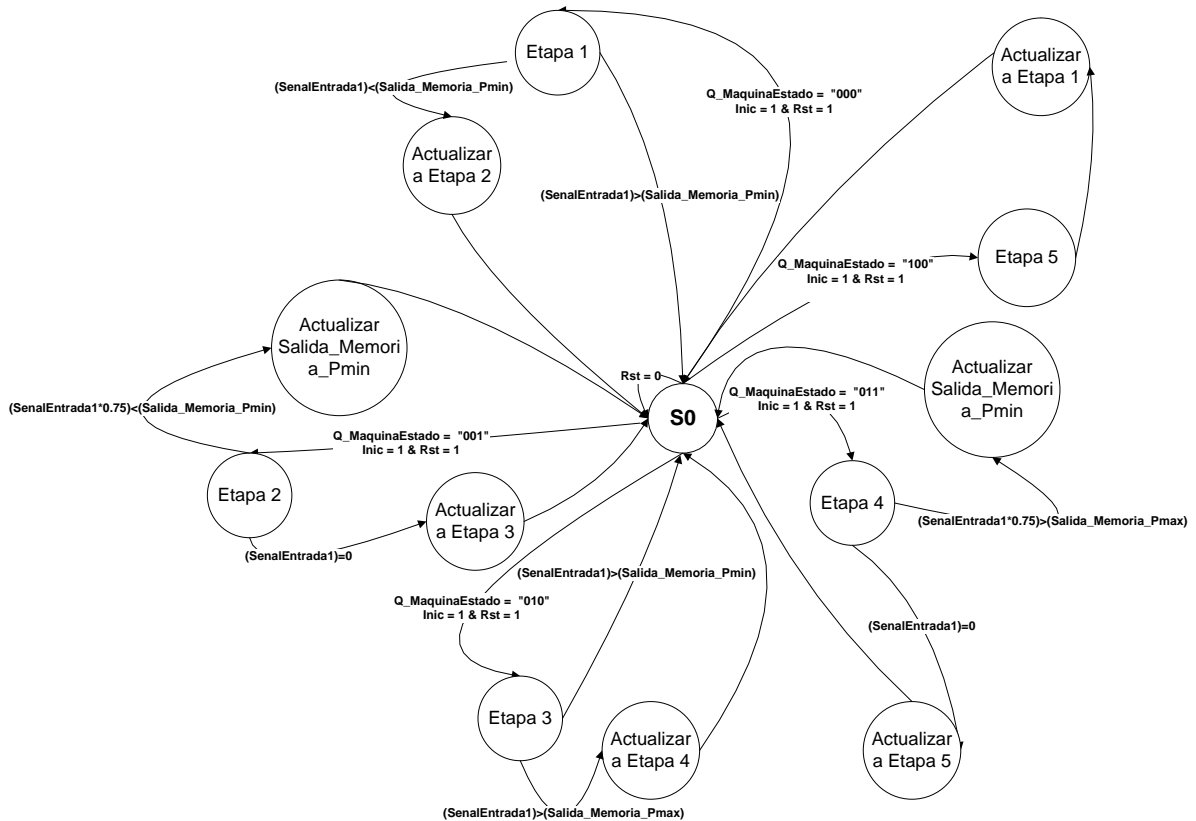


Fig. 3. 28 Máquina de estado para la detección y cálculo de la duración del intervalo RR.

(Nota: Cuando la señal $Rst=0$ el siguiente estado siempre es $S0$, no se incluyo para hacer mas compresible el digrama)

La primera etapa se encarga de la detección del punto Pmin comparando el valor recibido de los módulos para la obtención de la transformada Wavelet con el valor almacenado en la variable “Salida_Memoria_Pmin”

La segunda etapa se subdivide en tres funciones:

- La primera función consiste en detectar si el valor recibido de los módulos para la obtención de la transformada Wavelet multiplicado por 0.75 es menor al almacenado en la variable “Salida_Memoria_Pmin”, de resultar positivo se actualiza la variable “Salida_Memoria_Pmin” asignándole el valor recibido de los módulos para la obtención de la transformada Wavelet multiplicado por 0.75.

- La segunda función es la detección del punto P1 cuando el valor recibido de los módulos para la obtención de la transformada Wavelet tiene valor cero.
- La tercera función consiste en copiar el valor del contador de tiempo en la variable “SenalSalidaQRS” (duración del intervalo RR) cuando es detectado el punto P1 y reiniciar el contador.

La tercera etapa se encarga de la detección del punto Pmax comparando el valor recibido de los módulos para la obtención de la transformada Wavelet con el valor almacenado en la variable “Salida_Memoria_Pmax”

La cuarta etapa se sub divide en dos funciones:

- La primera función consiste en detectar si el valor recibido de los módulos para la obtención de la transformada Wavelet multiplicado por 0.75 es mayor al almacenado en la variable “Salida_Memoria_Pmax”, de ser menor se actualiza la variable “Salida_Memoria_Pmax” asignándole el valor recibido de los módulos para la obtención de la transformada Wavelet multiplicado por 0.75.
- La segunda función se centra en la detección del punto P2 cuando el valor recibido de los módulos para la obtención de la transformada Wavelet tiene valor cero.

La quinta etapa se encarga de realizar una demora de 80 ms antes de comenzar nuevamente el ciclo, para evitar posibles confusiones por ruido en la señal.

La problemática de los sistemas de este tipo es que tienen que adaptarse para diferentes pacientes en los cuales las características del ECG varían, por lo cual las “Salida_Memoria_Pmax” y “Salida_Memoria_Pmin” no pueden tener valores fijos. Para lidiar con esta problemática el sistema tiene la capacidad de adaptarse, para ello inicialmente las variables “Salida_Memoria_Pmax” y “Salida_Memoria_Pmin” tienen valor cero por eso en los primeros 60 s de la adquisición el sistema asigna

valores a dichas variables a partir de los datos obtenidos del paciente cuando se está en las etapas 2 y cuatro (los 60 s iniciales la detección del complejo QRS no es fiable).

Otra problemática a enfrentar, se centra en la presencia de ruido en la señal lo que puede provocar que los valores de “Salida_Memoria_Pmax” y “Salida_Memoria_Pmin” sean demasiado grandes provocando la no detección de los puntos Pmin y Pmax e inhabilitando el sistema. Para corregirlo se desarrolló una protección para el sistema en la cual si transcurren más de 3 s sin detectarse el punto Pmin el valor de la variable “Salida_Memoria_Pmin” se divide a la mitad hasta llegar a cero, y si el sistema permanece en la tercera etapa más de 3 s sin detectarse, el punto Pmax el valor de la variable “Salida_Memoria_Pmax” se divide a la mitad hasta llegar a cero y además regresa a la primera etapa.

3.3 Protocolo para la extracción y el procesamiento de los datos de la memoria micro SD

Cuando se ha finalizado el almacenamiento de las tres derivaciones y las dos señales procesadas en la memoria micro SD mediante el prototipo diseñado, es necesario poder acceder a ella. Para poder acceder a la información almacenada en la memoria micro SD se utiliza el software Winhex ya que la información está almacenada directamente en los sectores de la memoria y no posee un formato definido, por lo cual cuando se accede a la memoria mediante el explorador de Windows aparece vacía. *Winhex* es un editor binario avanzado que proporciona acceso a todos los archivos, los sectores, bytes y los bits dentro de la memoria micro SD. Una vez copiados los datos mediante el software *Winhex* es necesario realizarle un procesamiento extra ya que se encuentran en código binario, para ello se desarrolló un programa utilizando el editor de diseño de GUIDE de MATLAB.

3.3.1 Copia de datos almacenados con el software *Winhex*

El uso del software *Winhex* para la obtención de la información es muy sencillo, el primer paso es ejecutar el software con derecho de administrador y un vez abierto se presiona F9 con lo cual se despliega la ventana “Seleccione Disco” que permite la selección de la memoria a la que se desea acceder como se ve en la figura 3.29, otra forma de acceder a dicha ventana es mediante el menú “Herramientas” la opción “Abrir disco”.

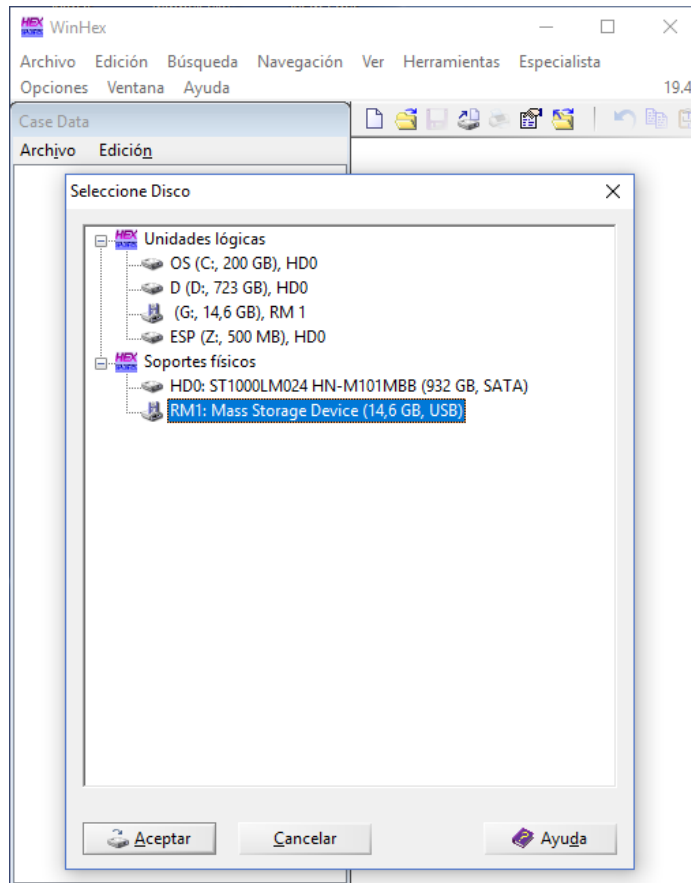


Fig. 3. 29 Selección de disco en el software *Winhex*.

El segundo paso es la selección de los sectores de información que se desea copiar, para este proyecto los datos se ubican como se muestran en la tabla 3.10.

Tabla 3. 10 Ubicación de los datos en la memoria micro SD.

Señal	Nombre del archivo correspondiente	Sectores que ocupa en la memoria SD
Derivación DI	'Derivacion_DI.txt'	100 000-6 099 999
Derivación aVF	'Derivacion_aVF.txt'	6 100 000-12 099 999
Derivación V2	'Derivacion_V2.txt'	12 100 000-18 099 999
Procesamiento de Derivación DI	'Derivacion_Complejo_DI.txt'	18 100 000-24 099 999
Procesamiento de Derivación aVF	'Derivacion_Complejo_aVF.txt'	24 100 000-3 0099 999

Para acceder a los sectores de la memoria se selecciona en la etiqueta bloque que se ubica en la parte inferior de la ventana, con lo cual el software despliega la ventana “Definir Bloque” la cual permite seleccionar el sector de inicio y fin de la información que se desea copiar como se muestra en la figura 3.30.

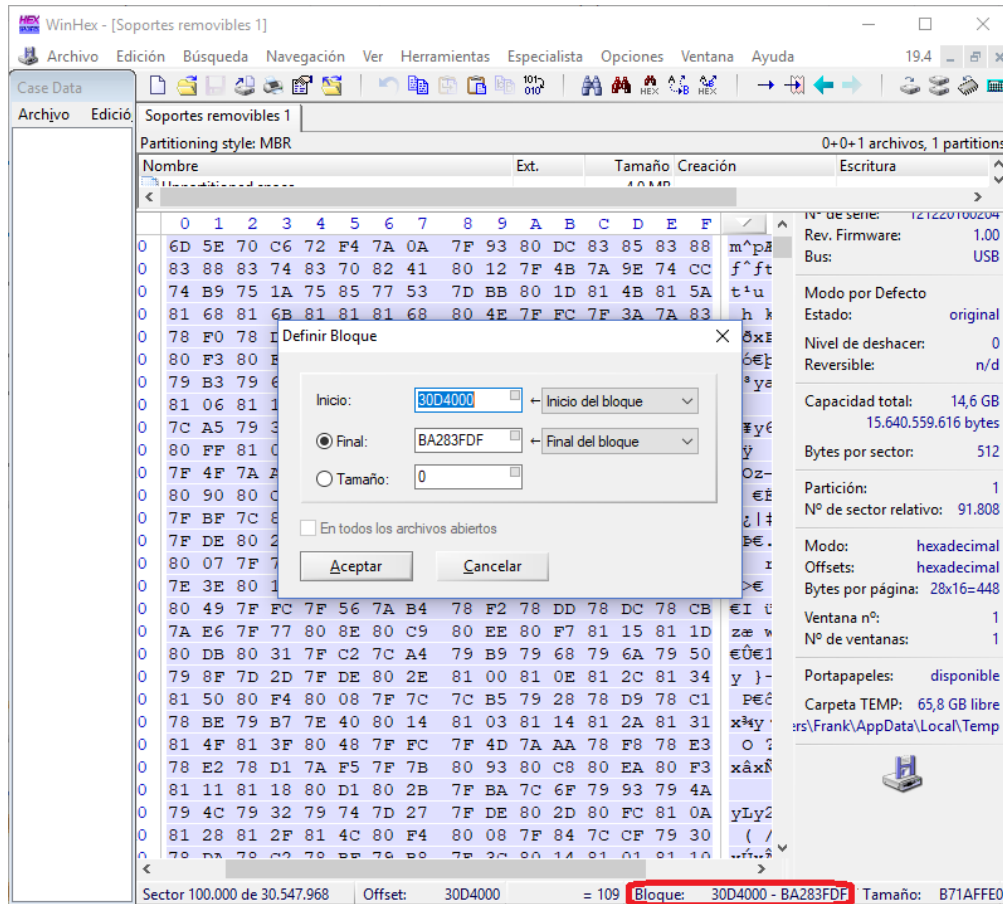


Fig. 3. 30 Despliegue de la ventana Definir Bloque en el software Winhex.

Una vez seleccionado el grupo de sectores solamente falta guardar la información en la computadora como un archivo. Para realizar este proceso basta con presionar Ctrl+Shift+N lo cual despliega la ventana “Guardar Archivo Como” como se muestra en la figura 3.31, otra forma de acceder a dicha ventana es mediante el menú “Edición”, el submenú “Copiar Bloque” la opción “En un Archivo Nuevo”.

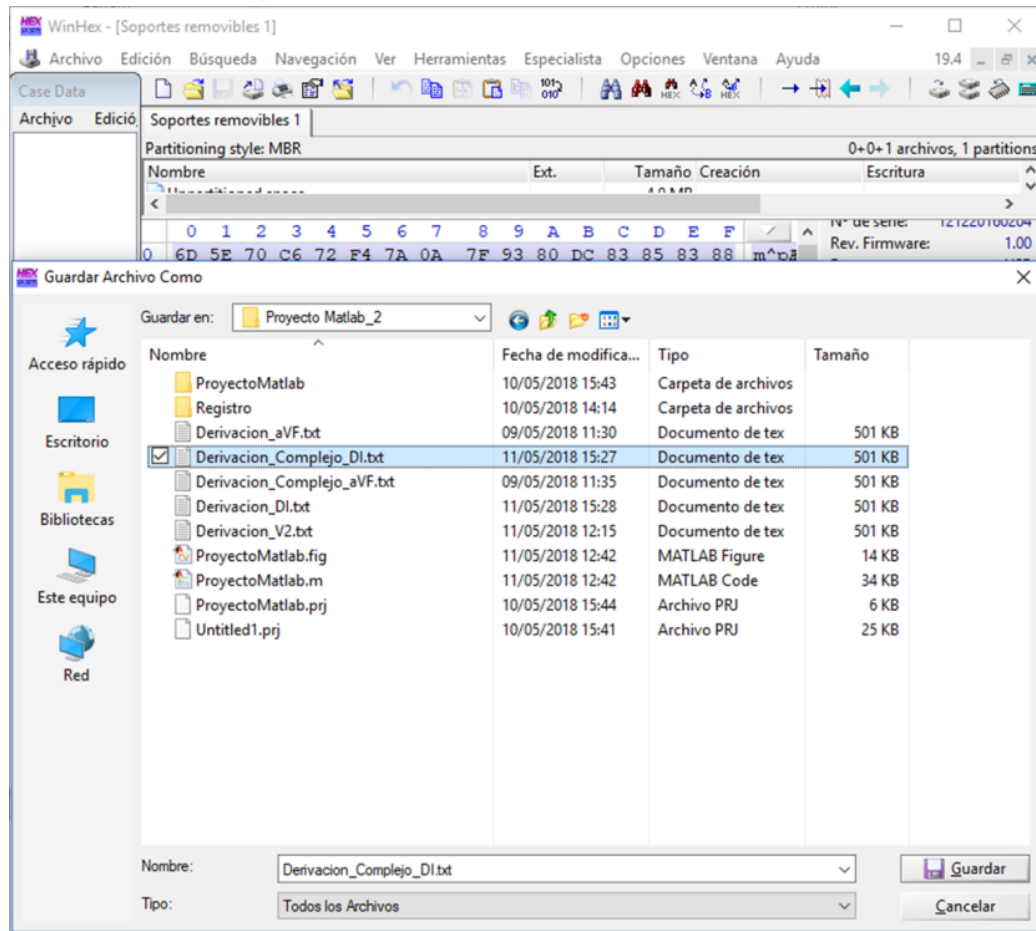


Fig. 3. 31 Guardar Archivo en el software *Winhex*.

3.3.2 Programa implementado en el editor de diseño de *GUIDE* de *MATLAB*

Si abrimos el archivo guardado en el software *Winhex*, los datos están en código binario, (figura 3.32 a), como fueron almacenados por el FPGA lo cual dificulta su análisis.

Para corregir esta problemática se creó una interfaz gráfica en el GUIDE de MATLAB que aunque su principal función es darle formato a los datos obtenidos del archivo guardado en el software *Winhex*, (figura 3.32 b), permite además realizar análisis y comparaciones entre los diferentes datos almacenados como se muestra en la figura 3.33.

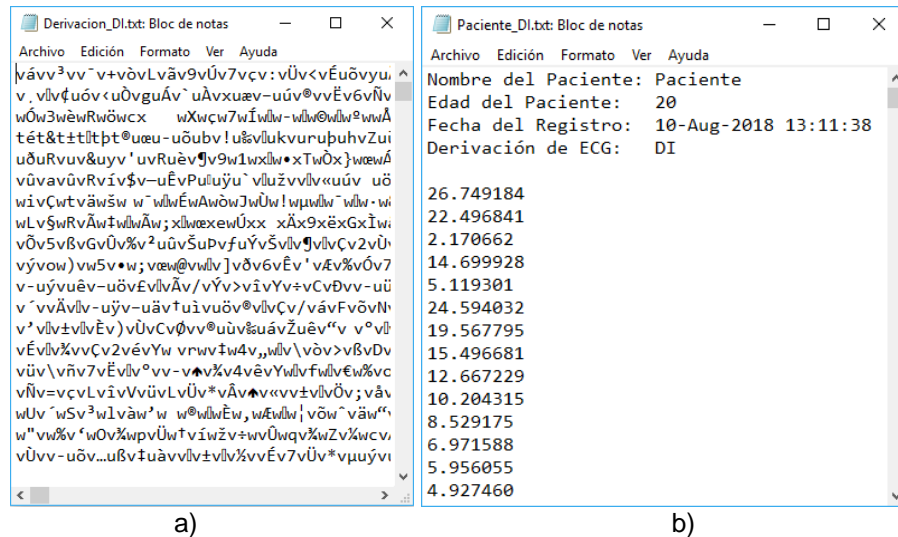


Fig. 3.32 Archivos de datos obtenidos del FPGA a). Archivo guardado en el software *Winhex*. b). Archivo procesado en el software implementado en MATLAB.

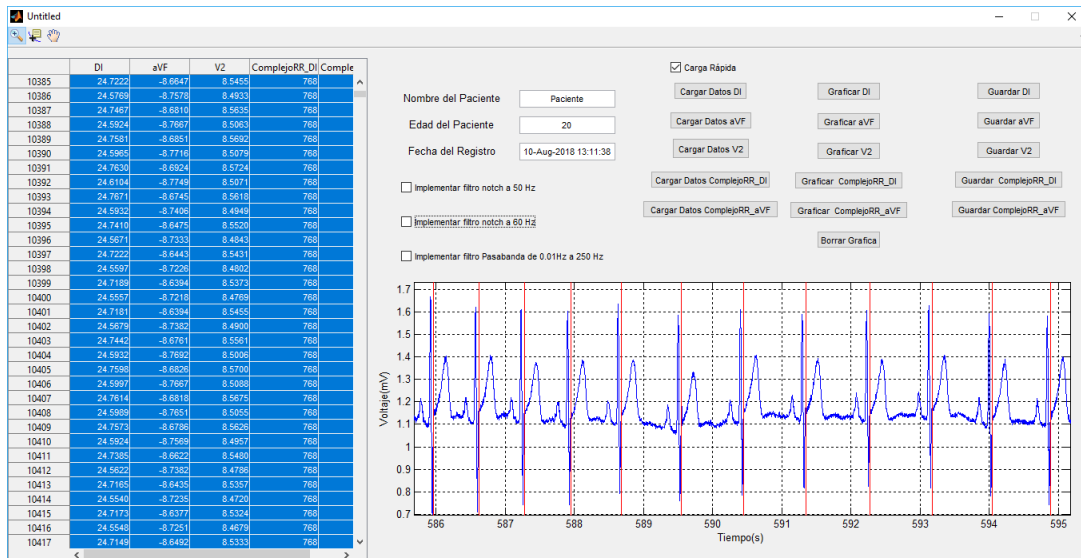


Fig. 3.33 Interfaz gráfica en el *GUIDE* de MATLAB.

Para el correcto funcionamiento del software diseñado en MATLAB hay que tener en cuenta dos cosas, la primera es que los archivos obtenidos del software *Winhex* deben estar en la misma carpeta del software diseñado en MATLAB y la segunda es que el nombre con que se guardan los archivos debe ser como se muestra en la tabla 3.10.

Cuando inicia el software diseñado en MATLAB la tabla está vacía, para cargar los datos es suficiente con seleccionar cada uno de los botones de carga. Mediante los botones de graficar se pueden visualizar en la gráfica total o parcialmente cada una de las señales, además mediante el botón de Borrado de Gráfica se puede borrar el contenido visualizado y mediante los botones en la parte superior izquierda se puede realizar una ampliación de un segmento específico, ver un valor puntual y desplazar el segmento impreso en la gráfica.

Finalmente se encuentran los botones para el almacenar la información los cuales generan un archivo como el mostrado en la figura 3.31 b), el nombre de dicho archivo está compuesto por el nombre del paciente guion bajo el nombre de la señal, ejemplo "Frank_DI.txt". En el interior del archivo se incluyen los campos nombre del paciente, edad del paciente, fecha del registro, nombre de la señal almacenada y finalmente los valores de la señal.

Capítulo 4. Pruebas y Resultados

En el presente capítulo se describe como se realizaron los experimentos para validar el desempeño del prototipo y se realiza un análisis de los resultados obtenidos. El capítulo cuenta con dos secciones, en la primera se explican las pruebas realizadas y en la segunda se evalúan los resultados obtenidos.

En la realización de las pruebas se emplearon los siguientes materiales:

- Prototipo desarrollado
- Computadora personal
 - Procesador Intel CORE i5
 - 8 GB de RAM
 - Windows 10- 64 bits
- Software MATLAB R2014a
- Software Vivado 2017.4
- Software *Winhex*
- Multímetro digital Fluke 177
- Osciloscopio digital Tektronix TDS 1012B
- Generador de señales Tektronix AFG3021B
- Electrodo Ambu[®] Blue Sensor VL, Referencia: VL-00-S

Para medir la calidad del prototipo desarrollado, se realizaron un conjunto de pruebas para analizar los parámetros de ancho de banda, CMRR y resolución. Dichos parámetros fueron comparados con los valores mínimos recomendados por la *American Heart Association* para un equipo de ECG [44].

Para realizar la validación del algoritmo de detección del complejo QRS implementado en el prototipo, los parámetros que se analizaron son la frecuencia cardíaca instantánea y la variabilidad del intervalo RR, en registros de ECG obtenidos durante pruebas en reposo con una duración de 30 min cada una.

En el apéndice B se muestra la cara superior e inferior del prototipo ensamblado. Además se muestra la ubicación en el prototipo de la placa para insertar la memoria

micro SD, las baterías y la placa encargada de cargar dichas baterías y alimentar el prototipo. También se muestran las placas desarrolladas para la digitalización del ECG.

4.1 Metodología

4.1.1 Ancho de banda

El ancho de banda de una señal analógica es el rango de frecuencias en el cual se concentra la mayor potencia de la señal y ésta supera el 70.7% de su amplitud máxima.

Partiendo de lo anterior para determinar el ancho de banda del prototipo implementado se estimularon los canales de adquisición con una señal sinusoidal que contiene un barrido de frecuencias de 0 Hz a 500 Hz con aumentos de 5 Hz entre cada intervalo, una amplitud de 40 mVpp y 0 V de *offset*. Cada intervalo tiene una duración de 5 s y entre los intervalos existen demoras de 2 s como se muestra en la figura 4.1.

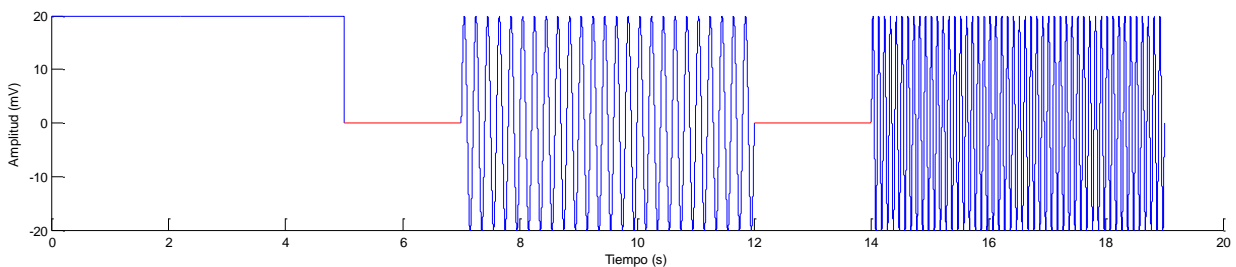


Fig. 4. 1 Segmento de la señal de estímulo con las frecuencias 0 Hz, 5 Hz y 10 Hz.

Se escogió este rango de frecuencias por dos motivos fundamentales el primero se debe a que el filtro implementado en el dispositivo es un filtro pasa bajos con una frecuencia de corte teórica situada en 250 Hz y el segundo motivo se debe a que teorema de muestreo de Nyquist-Shannon demuestra que la reconstrucción exacta de una señal periódica continua en banda base a partir de sus muestras, es matemáticamente posible si la señal está limitada en banda y la tasa de muestreo es

superior al doble de su ancho de banda. Por tanto con una frecuencia de muestreo de 1000 Hz sólo es posible reconstruir señales hasta una frecuencia máxima de 500 Hz. La señal almacenada en la memoria micro SD del prototipo se analizó posteriormente en el software de MATLAB.

4.1.2 CMRR

El CMRR describe cómo el amplificador operacional amplifica las señales que aparecen como diferencias de tensión en sus entradas rechazando las señales que son comunes a dichas entradas. El CMRR se calcula por medio de la siguiente ecuación:

$$CMRR[dB] = 20 * \log_{10} \left(\frac{A_D}{A_{CM}} \right) \quad (4.1)$$

Dónde:

- $A_D = V_{out} / V_{in}$ diferencial
- $A_{CM} = V_{out} / V_{CM}$
- A_{CM} = Ganancia Modo Común
- A_D = Ganancia Diferencial
- V_{in} = Voltaje de entrada en modo diferencial
- V_{CM} = Voltaje de modo común en la entrada
- V_{out} = Voltaje de salida

La ganancia diferencial, idealmente es de 12 de forma Analógica y 8 de forma digital, obteniéndose un total de 96. La ganancia analógica es obtenida en el componente del ADS1294 y la ganancia digital se obtiene en el FPGA para mejorar la resolución del dispositivo; ya que en vez de tomar los 16 bits más significativos de los 24 bits de los datos entregados por el ADS1294, se tomó el bit de signo (bit 23) y los bits del 19 al 5 que es el equivalente desplazar los datos 3 bits a la izquierda o multiplicar por 8 el dato recibido, (figura 4.2).

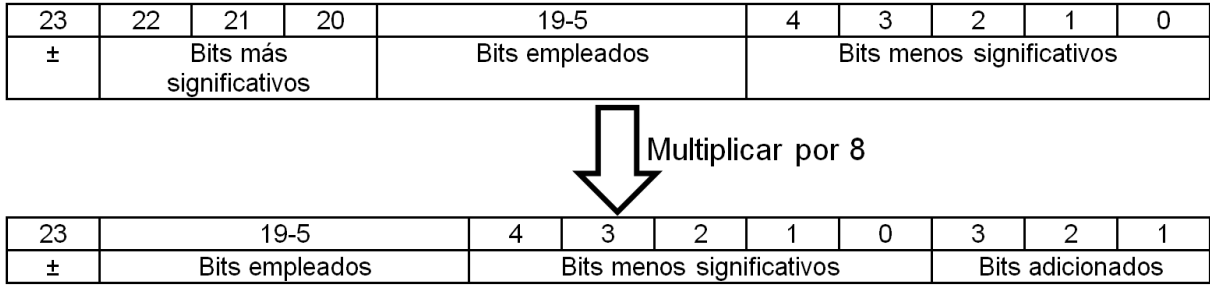


Fig. 4. 2 Efecto de tomar los bits del 19 al 5 en los datos recibidos del ADS1294

Lo anterior se cumple si la señal es de corriente directa, como el prototipo tiene un filtro pasa bajos dicha ganancia se va a modificar para las diferentes frecuencias de la señal de entrada. Por esa razón se realizó un barrido de frecuencias con una señal similar a la empleada en el cálculo del ancho de banda con la configuración mostrada en la figura 4.3.

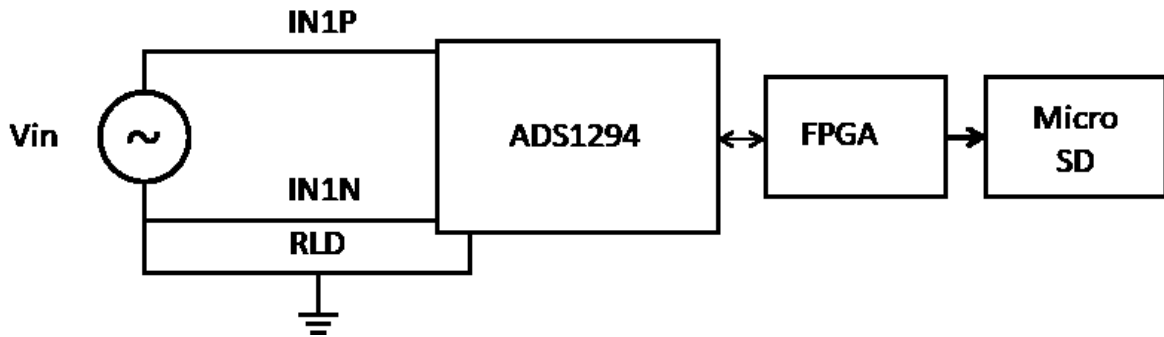


Fig. 4. 3 Configuración en modo diferencial.

Como se puede apreciar en la figura 4.3, la entrada positiva del canal del ADS1294 se conectó a la salida positiva del generador; mientras que la salida negativa del generador se conectó al circuito de pierna derecha y a la entrada negativa del canal del ADS1294. Los resultados almacenados en la memoria micro SD obtenidos en el experimento se procesaron en el software MATLAB, dividiendo la señal de salida entre la señal de entrada para obtener la ganancia en las diferentes frecuencias.

Para la obtención de la ganancia en modo común se realizó un procedimiento muy parecido al empleado para la obtención de la ganancia en modo diferencial; pero se

modificó la amplitud de la señal del barrido de frecuencias a 1 Vpp y el modo de conexión empleada, quedando como se muestra en la figura 4.4.

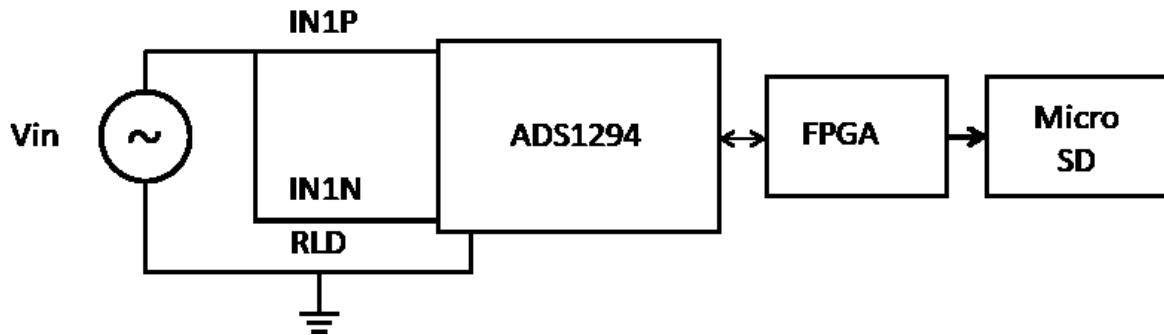


Fig. 4. 4 Configuración en modo común.

En esta conexión, se conectó la salida positiva del generador a la entrada positiva del canal del ADS1294 y a la entrada negativa del canal del ADS1294; mientras que la salida negativa del generador se conectó al circuito de pierna derecha. Con los resultados obtenidos mediante el software MATLAB del cálculo de la ganancia diferencial y la ganancia en modo común se obtuvo el CMRR.

4.1.3 Resolución

La resolución de un circuito empleado para la digitalización de señales es el mínimo cambio que puede ser detectado en la señal de entrada. Partiendo de este concepto para la determinación de la resolución en el prototipo implementado se determinó en primera instancia el margen de medida. Para ello se estimuló el prototipo con una señal sinusoidal a una frecuencia de 5 Hz, en la cual se aumentó progresivamente el voltaje pico a pico (Vpp). En teoría el dispositivo tiene un margen de medida de ± 25 mV si se tiene en cuenta el factor de amplificación analógico del ADS1294 que es de 12 y el digital de 8 por tomar solamente 16 bits (19 al 5) de los 24 bits de cada dato, calculado mediante la ecuación 4.2 proporcionada en la hoja de datos del ADS1294 [18].

$$\text{Margen de medida} = \frac{\pm V_{REF}}{\text{Ganancia}} = \frac{\pm 2.4 V}{12 \cdot 8} = \pm 25 mV \quad (4.2)$$

Por lo mencionado anteriormente se comenzó la prueba con una señal de amplitud de 46 mVpp y un offset de 0 V. Determinado el margen de medida real del dispositivo se procedió a dividirlo entre 2^n , donde $n=16$ que es la cantidad de bits tomados por el FPGA para almacenar la información obtenida del ADS1294.

4.1.4 Consumo de energía, duración de las baterías y registro de 24 h en prototipo implementado

Para la obtención del consumo de energía del prototipo implementado, se empleó el multímetro digital FLUKE 177 para medir la corriente empleada por el dispositivo. Con la corriente y el voltaje de alimentación constante de 5 V se procedió al cálculo del consumo.

Para la comprobación del tiempo en el cual el dispositivo puede estar en funcionamiento de forma continua, se conectó el prototipo desarrollado al generador de funciones y se mantuvo en funcionamiento mientras pudiera ser alimentado por las baterías. Esta prueba tiene como objetivo obtener la duración máxima real del dispositivo en funcionamiento.

Para validar el correcto funcionamiento del prototipo en un registro de larga duración se conectó el dispositivo a un sujeto de prueba por 24 h y se analizó su comportamiento.

4.1.5 Validación del algoritmo de detección del pico de la onda R

Para validar el correcto funcionamiento del algoritmo de detección de complejo QRS se realizaron registros de 30 min a cinco sujetos voluntarios en estado de reposo. En dicha prueba son adquiridas las señales de las derivaciones DI, V2 y aVF, siendo

procesadas DI y aVF por el algoritmo de detección del complejo QRS implementado en el FPGA. Los datos obtenidos junto a las tres derivaciones fueron almacenados en la memoria micro SD y posteriormente procesados en el software MATLAB.

4.2 Resultados

34.2.1 Ancho de banda

En el experimento realizado para la obtención del ancho de banda los datos obtenidos de la señal de estímulo de una amplitud de 40 mVpp almacenados en la memoria micro SD se normalizaron obteniéndose el resultado mostrado en la figura 4.5.

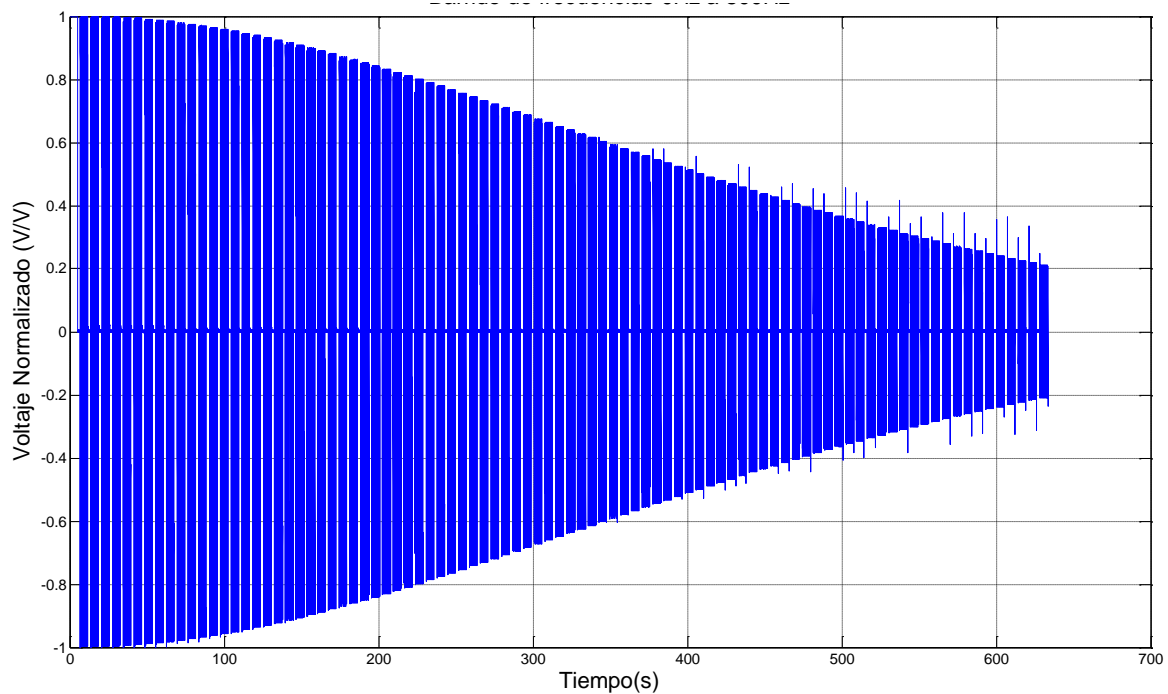


Fig. 4. 5 Voltaje de salida normalizado del prototipo en el rango de frecuencias de 0 Hz a 500 Hz para el cálculo del ancho de banda.

La frecuencia de corte del prototipo implementado se obtuvo analizando a partir de que frecuencia la señal de salida es inferior a $0.707 (1/\sqrt{2})$. Como se aprecia en la figura 4.6 este criterio se cumple para 200 Hz aproximadamente.

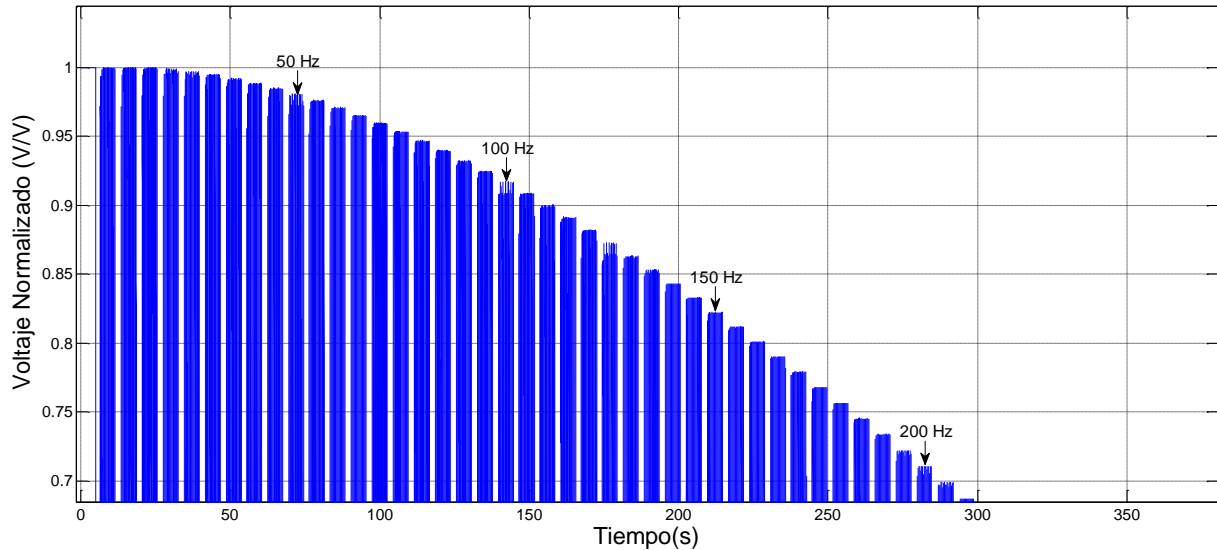


Fig. 4. 6 Voltaje de salida normalizado del prototipo en el rango de frecuencias de 0 Hz a 200 Hz para el cálculo del ancho de banda.

Con este ancho de banda de 200 Hz se duplica el mínimo recomendado por la *American Heart Association* de 100 Hz para la adquisición de un ECG en adultos y cubre también el ancho de banda de 150 Hz recomendado para un ECG en niños [44]. Esto tiene como objetivo la obtención de un ECG con la menor cantidad de alteraciones posibles en amplitud.

4.2.1 CMRR

En el cálculo del CMRR, el primer paso fue el cálculo de la ganancia diferencial, obteniéndose los resultados mostrados en la figura 4.7.

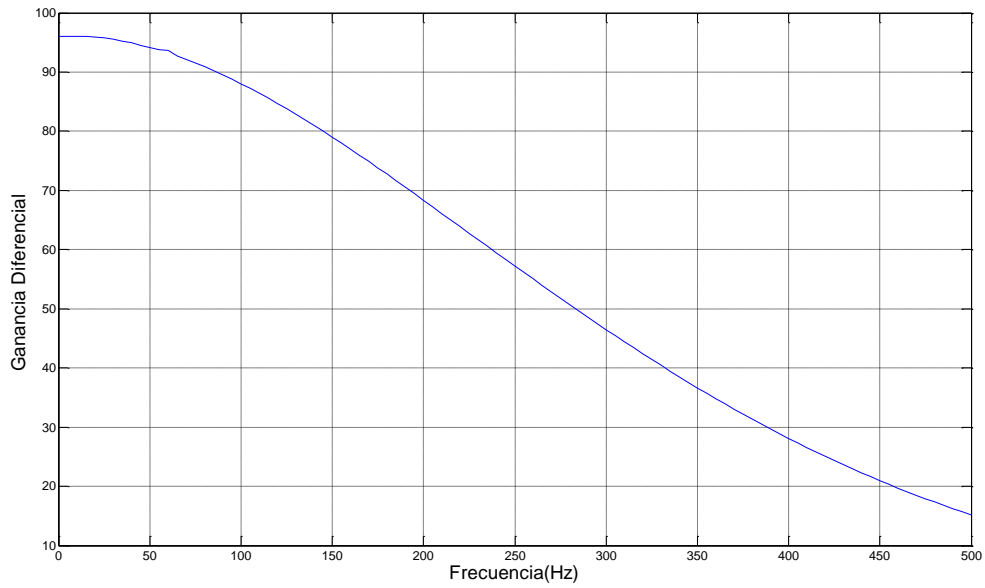


Fig. 4. 7 Ganancia diferencial del prototipo en el rango de frecuencias de 0 Hz a 500 Hz.

El segundo paso fue el cálculo de la ganancia en modo común, pero no fue posible determinar la ganancia en modo común para cada frecuencia y el voltaje de salida en el rango de frecuencias de 0 Hz a 500 Hz se muestra en la figura 4.8.

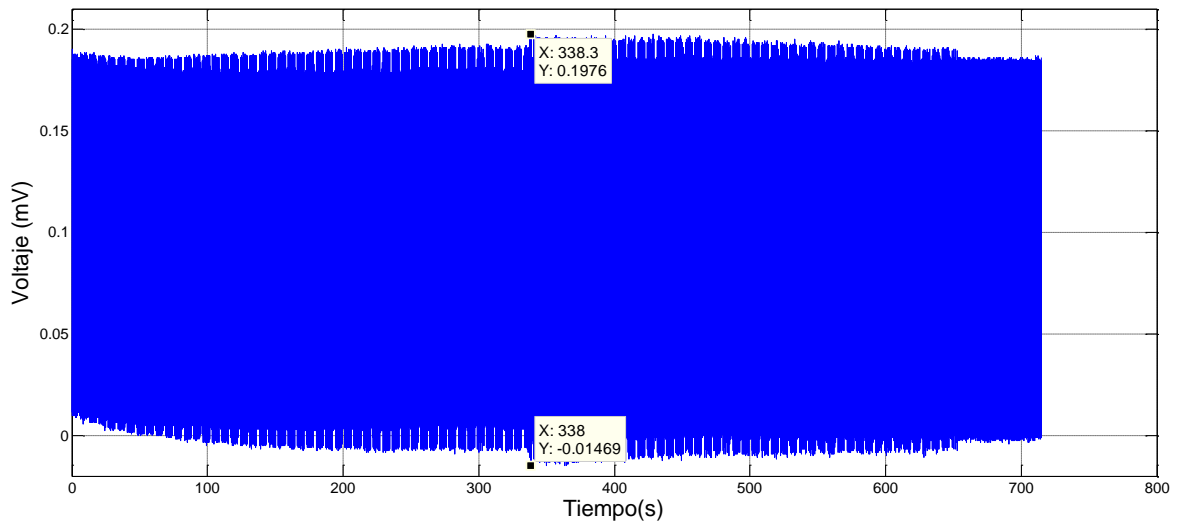


Fig. 4. 8 Voltaje de salida del prototipo para el cálculo de la ganancia en modo común en el rango de frecuencias de 0 Hz a 500 Hz.

Por esa razón se optó por tomar el caso crítico en la obtención del CMRR, que ocurre cuando se tiene la mayor ganancia de modo común, que corresponde al voltaje de salida máximo que fue de 0.2123 V por lo tanto:

$$A_{MC} = \frac{0.2123 * 10^{-3}}{1} = 2.123 * 10^{-4} \quad (4.3)$$

Como tercer paso se obtuvo el CMRR a partir de la ecuación 4.1, obteniéndose los resultados mostrados en la figura 4.9:

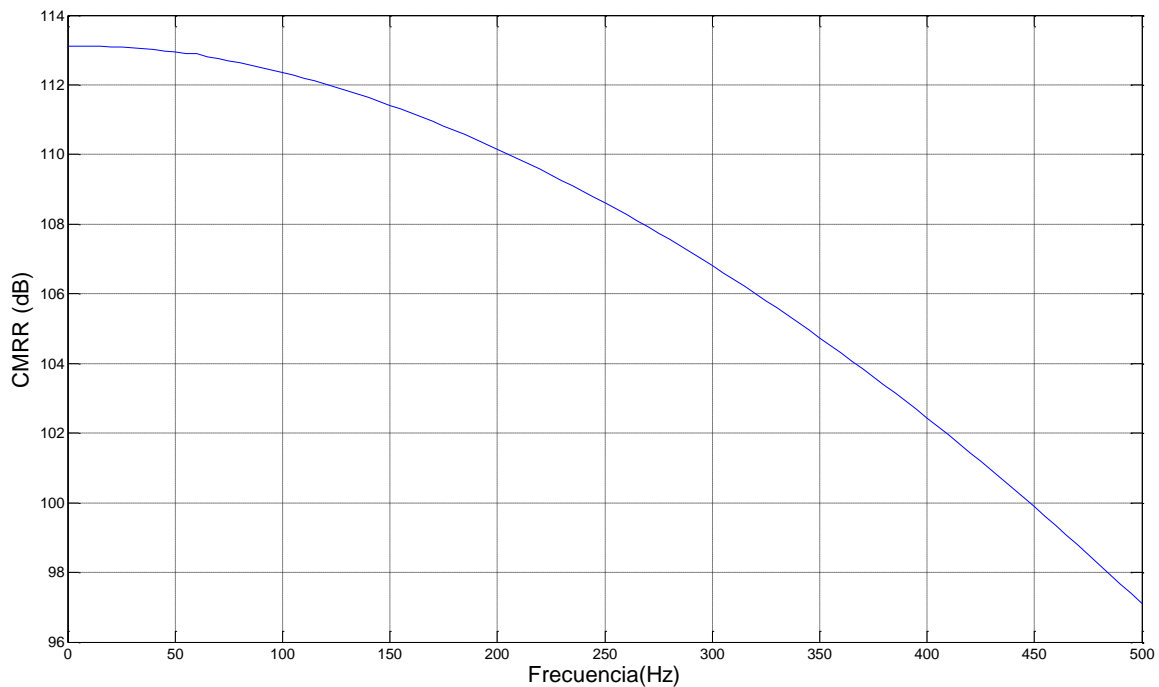


Fig. 4. 9 CMRR obtenido en el dispositivo.

Como su puede apreciar en la figura 4.8 el CMRR oscila entre 113 dB para la frecuencia de 0 Hz y 112 dB para la frecuencia de 100 Hz muy arriba del mínimo CMRR de 80 dB recomendado por la *American Heart Association* [44].

4.2.3 Resolución

Como se puede apreciar en la figura 4.10 a) la señal de salida comienza a presentar alteraciones en el rango negativo cuando la señal supera los 47 mVpp y offset de 0

V, obteniéndose un margen de medida inferior detectable por el dispositivo de -23.5 mV. En caso del rango positivo como se puede apreciar figura 4.9 b) cuando la señal de estímulo supera los 52.8 mVpp comienzan las alteraciones en la señal de salida, obteniéndose un margen de medida superior de 26.4 mV.

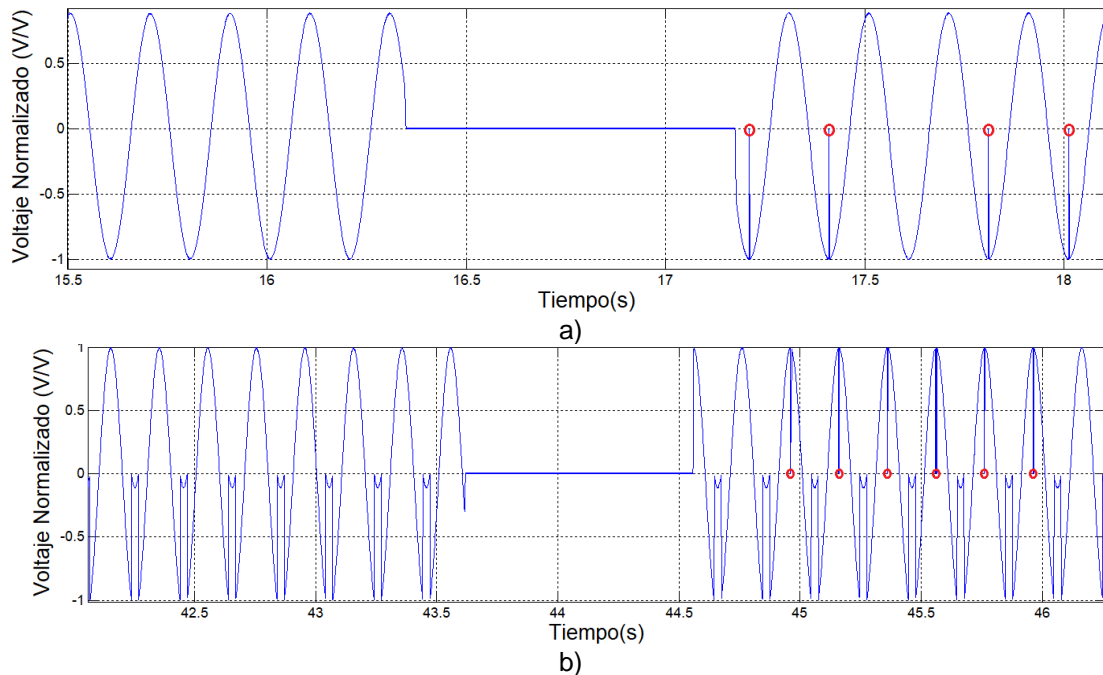


Fig. 4. 10 Señal sinusoidal de 5 Hz. a). Margen mínimo de 47 mVpp y 47.1 mVpp. b). Margen máximo de amplitud de 52.8 mVpp y 52.9 mVpp.

Si se resta el margen superior con el inferior se puede comprobar que la señal tiene un margen de medida de 49.9 mVpp. A partir del margen de medida y conociendo que la información digitalizada está contenida en una palabra de 16 bits, se puede determinar que la resolución del dispositivo es de aproximadamente de 761.4 nVpp. La resolución obtenida es considerablemente menor a la exigida de 10 μ V con lo que se obtiene un señal con mayor cantidad de detalles para su análisis.

4.2.4 Consumo de energía y registro de larga duración

El consumo del dispositivo en reposo es de 0.1 mA, al inicializarse el FPGA el consumo de corriente se eleva por unos segundos a 155 mA hasta que finalice la

configuración del prototipo, la cual no sobre pasa los 10 s. Una vez finalizada la configuración del dispositivo, la corriente se estabiliza en 125 mA en su funcionamiento normal. Una vez en funcionamiento, el prototipo es alimentado a un voltaje de 5 V, con lo que se obtuvo un consumo de potencia de 625 mW/h.

El dispositivo posee dos baterías conectadas en paralelo con un voltaje de 3.7 V y 4000 mA/h cada una, que mediante el componente TP4351B se eleva el voltaje a 5 V. Dichas baterías tienen una potencia ideal en conjunto de 29.6 W/h. Lo que se traduce en una duración de funcionamiento teórico del dispositivo de 47.36 h. En la práctica el dispositivo no posee ese rendimiento, ya que sólo es posible con una transferencia ideal de energía, lo que se pudo constatar en la prueba de duración. En la prueba de duración se logró un desempeño del dispositivo de 30 h superando el requisito mínimo de funcionamiento de uso continuo de 24 h.

El desempeño del dispositivo en la prueba de funcionamiento de 24 h fue satisfactorio, obteniéndose los registros de las tres derivaciones sumado a los dos registros de los resultados de la detección del complejo QRS para el cálculo de la frecuencia cardíaca en las derivaciones DI y AVF, mostrados en la figura 4.11.

El desempeño del algoritmo en la detección del complejo QRS en el registro de 24 horas se puede comprobar analizando los resultados en las tablas 4.1 y 4.2, en dichas tablas se muestran el análisis de los resultados de la derivación DI y de la derivación aVF en cada hora. Como se puede observar al final de cada tabla se encuentran los porcentos totales de error de cada derivación, incurriendo en un error del 9.93% para la derivación aVF y un 2.13% para la derivación DI, presentándose las principales fallas debido a la presencia de ruido en la señal.

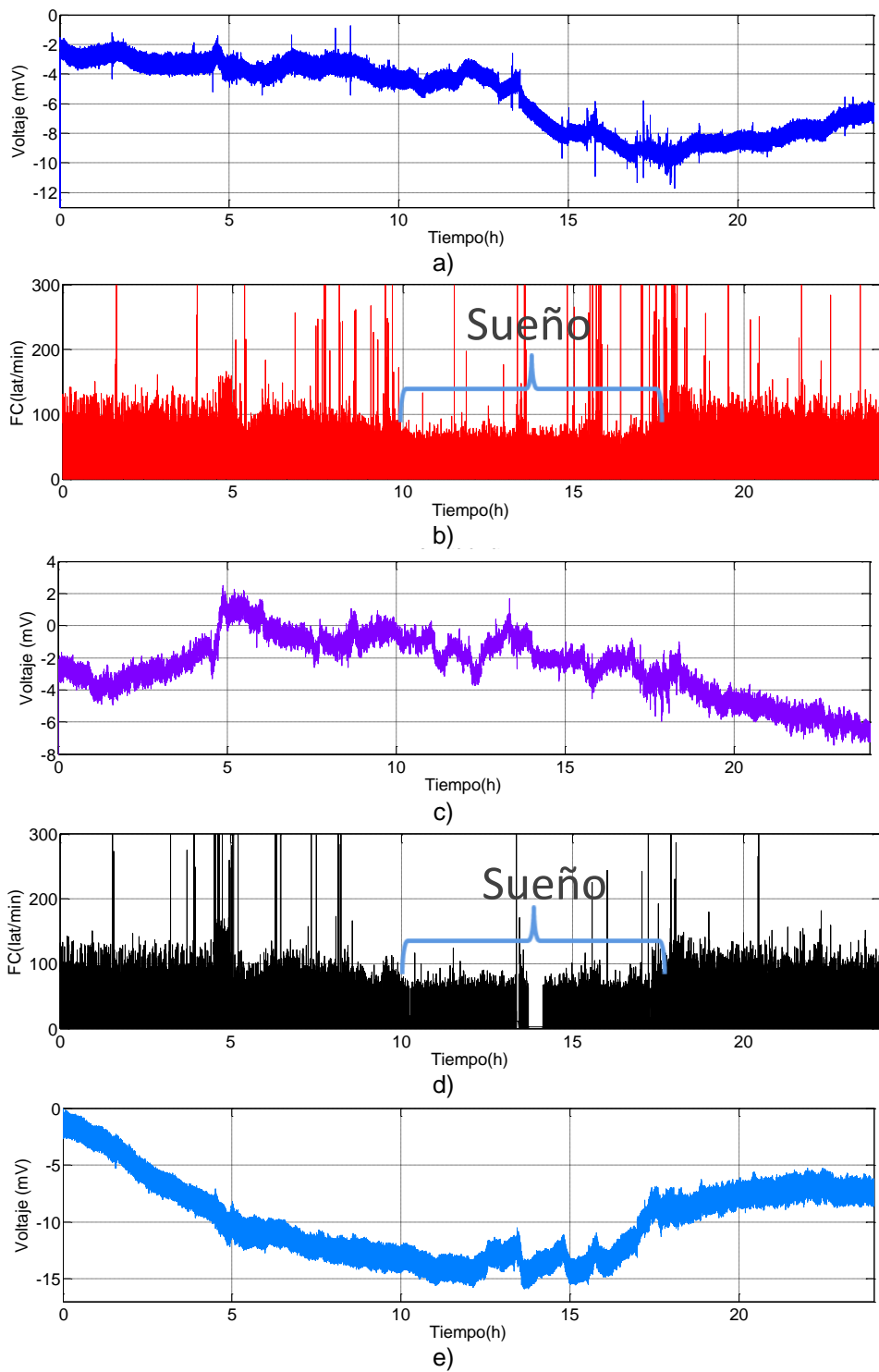


Fig. 4. 11 Registros obtenidos en la prueba de 24 h. a). Derivación DI. b). Frecuencia cardíaca en la derivación DI. c). Derivación aVF. d). Frecuencia cardíaca en la derivación aVF. e). Derivación V2.

Cabe mencionar que como se aprecia en la en la figura 4.11 b) y d) en el intervalo de 0 h a la 10 h y 18 h a 24 h la frecuencia cardíaca es mayor, debido al estado de vigilia del sujeto, mientras que en el intervalo de 10 h a 18 h ocurre una disminución de la frecuencia cardíaca producto del estado de sueño. Esta apreciación puede ser confirmada en las tablas 4.1 y 4.2.

Tabla 4. 1 Reporte del registro de 24 h de la detección del complejo QRS para el cálculo de la frecuencia cardíaca en la derivación aVF.

Hora	Cantidad Latidos	Falsos negativos	Falsos positivos	% de Falsos	F.C promedio lat/min
1:30 pm - 2:30 pm	5070	590	8	11.79	84.50
2:30pm - 3:30pm	5011	171	5	3.51	83.52
3:30pm - 4:30pm	4892	239	11	5.11	81.53
4:30pm - 5:30pm	4881	10	19	0.59	81.35
5:30pm - 6:30pm	5360	590	5	11.10	89.33
6:30pm - 7:30pm	4469	492	6	11.14	74.48
7:30pm - 8:30pm	4829	612	1	12.69	80.48
8:30pm - 9:30pm	4629	823	2	17.82	77.15
9:30pm - 10:30pm	4307	675	4	15.77	71.78
10:30pm - 11:30pm	4047	1665	33	41.96	67.45
11:30pm - 12:30am	3400	599	4	17.74	56.67
12:30am - 1:30am	3557	149	3	4.27	59.28
1:30am - 2:30am	3421	40	1	1.20	57.02
2:30am - 3:30am	3640	1776	47	50.08	60.67
3:30am - 4:30am	3477	551	6	16.02	57.95
4:30am - 5:30am	3614	274	9	7.83	60.23
5:30am - 6:30am	3410	12	0	0.35	56.83
6:30am - 7:30am	4357	363	8	8.52	72.62
7:30am - 8:30am	5130	285	11	5.77	85.50
8:30am - 9:30am	4917	59	1	1.22	81.95
9:30am - 10:30am	4950	120	2	2.46	82.50
10:30am - 11:30am	4797	77	4	1.69	79.95
11:30am - 12:30pm	4860	81	1	1.69	81.00
12:30pm - 1:30pm	4725	53	1	1.14	78.75
Total	105750	10306	192	9.93	73.44

Tabla 4. 2 Reporte del registro de 24 h de la detección del complejo QRS para el cálculo de la frecuencia cardiaca en la derivación DI.

Hora	Cantidad Latidos	Falsos negativos	Falsos positivos	% de Falsos	F.C promedio lat/min
1:30pm - 2:30pm	5070	11	0	0.22	84.50
2:30pm - 3:30pm	5011	32	0	0.64	83.52
3:30pm - 4:30pm	4892	16	0	0.33	81.53
4:30pm - 5:30pm	4881	33	0	0.68	81.35
5:30pm - 6:30pm	5360	423	0	7.89	89.33
6:30pm - 7:30pm	4469	77	5	1.83	74.48
7:30pm - 8:30pm	4829	37	1	0.79	80.48
8:30pm - 9:30pm	4629	41	5	0.99	77.15
9:30pm - 10:30pm	4307	76	5	1.88	71.78
10:30pm - 11:30pm	4047	42	9	1.26	67.45
11:30pm - 12:30am	3400	8	0	0.24	56.67
12:30am - 1:30am	3557	8	4	0.34	59.28
1:30am - 2:30am	3421	9	1	0.29	57.02
2:30am - 3:30am	3640	92	9	2.77	60.67
3:30am - 4:30am	3477	16	6	0.63	57.95
4:30am - 5:30am	3614	66	38	2.88	60.23
5:30am - 6:30am	3410	35	7	1.23	56.83
6:30am - 7:30am	4357	551	60	14.02	72.62
7:30am - 8:30am	5130	270	10	5.46	85.50
8:30am - 9:30am	4917	57	1	1.18	81.95
9:30am - 10:30am	4950	80	2	1.66	82.50
10:30am - 11:30am	4797	53	4	1.19	79.95
11:30am - 12:30pm	4860	22	1	0.47	81.00
12:30pm - 1:30pm	4725	28	1	0.61	78.75
Total	105750	2083	169	2.13	73.44

4.2.5 Validación del algoritmo de detección del pico de la onda R

La comprobación del algoritmo de detección de la onda R se realizó en cinco sujetos sanos en estado de reposo, cuyas características de edad y género se muestran en la tabla 4.3. De los registros tomados se eliminó el primer minuto, el cual es el tiempo que utiliza el prototipo en auto calibrarse.

Tabla 4. 3 Sujetos de prueba.

Sujeto	Edad	Género
1	26	M
2	23	M
3	26	F
4	24	F
5	27	M

En la figura 4.12 se muestra un fragmento del registro de cada una de las derivaciones y el resultado de la detección del complejo QRS del sujeto 4.

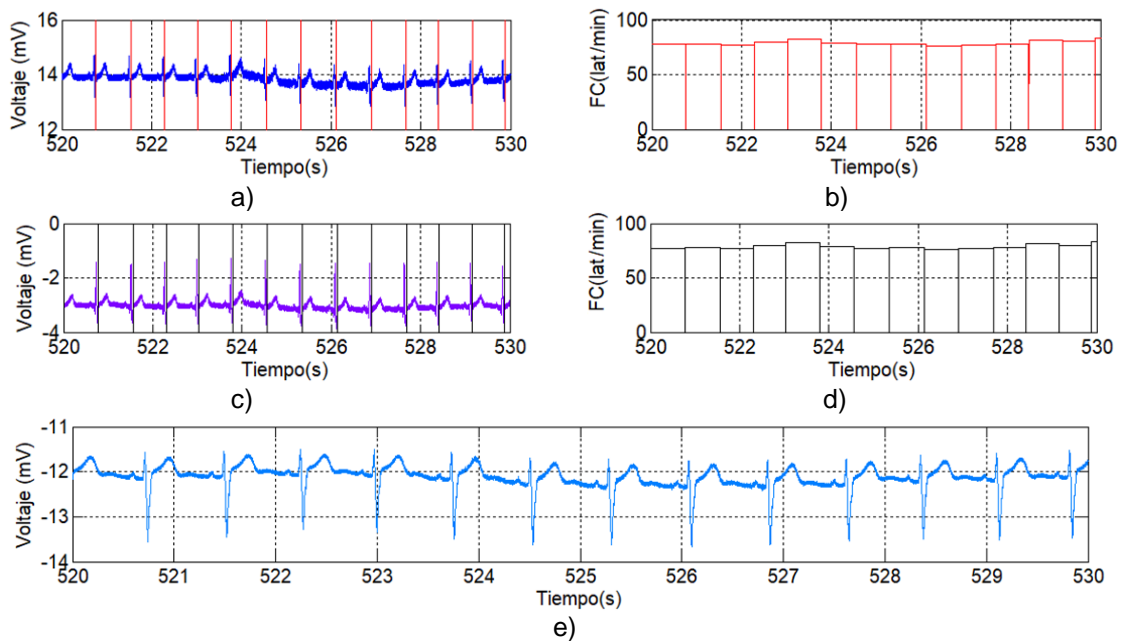


Fig. 4. 12 Fragmentos del registro obtenido del sujeto 4 (FC: frecuencia cardíaca). a). Derivacion DI. b). Deteccion del complejo QRS y FC en la Derivacion DI. c). Derivacion aVF. d). Deteccion del complejo QRS y FC en la Derivacion aVF. e). Derivacion V2.

En el resultado de la detección del complejo QRS se puede apreciar cuando es detectado el pico de la onda R ya que el resultado en ese momento toma el valor de cero y posteriormente toma el valor de la duración del intervalo RR anterior.

En la tabla 4.4 se muestran los resultados obtenidos en la detección del complejo QRS, realizada en la derivación aVF en los cinco sujetos. A partir de esta tabla se puede obtener un error máximo en las pruebas realizadas de 1.35% en el sujeto 5.

Tabla 4. 4 Evaluación de la exactitud del algoritmo de detección del pico de la onda R en la derivación aVF.

Sujeto	Edad	Sexo	Latidos	Falsos Positivos	Falsos negativos	Detecciones incorrectas
1	26	M	2136	0	11	11
2	23	M	2001	0	1	1
3	24	F	2050	0	20	20
4	26	F	2292	0	0	0
5	28	F	2215	0	30	30

En la tabla 4.5 se muestran los resultados obtenidos en la detección del complejo QRS realizada en la derivación DI en los cinco voluntarios. A partir de esta tabla se puede obtener un error máximo en las pruebas realizadas de 7.2% en el sujeto 1.

Tabla 4. 5 Evaluación de la exactitud del algoritmo de detección del pico de la onda R en la derivación DI.

Sujeto	Edad	Sexo	Latidos	Falsos Positivos	Falsos negativos	Detecciones incorrectas
1	26	M	2136	0	150	150
2	23	M	2001	0	105	105
3	24	F	2050	0	20	20
4	26	F	2292	0	1	1
5	28	F	2215	0	50	50

Si se comparan los resultados obtenidos de la tabla 4.4 con la tabla 4.5 se puede apreciar un aumento significativo de falsos negativos, ésto se debe a que la relación de amplitud de la onda R con respecto a la onda T en la derivación DI es menor que en la derivación aVF.

Como se puede apreciar en la figura 4.13 el sujeto 1, que posee un mayor error en la detección de la onda R de la derivación DI, el pico de la onda R es menor que el pico de la onda T; no sucediendo lo mismo para el caso del sujeto 4 que posee menor error en la detección de la onda R de la derivación DI.

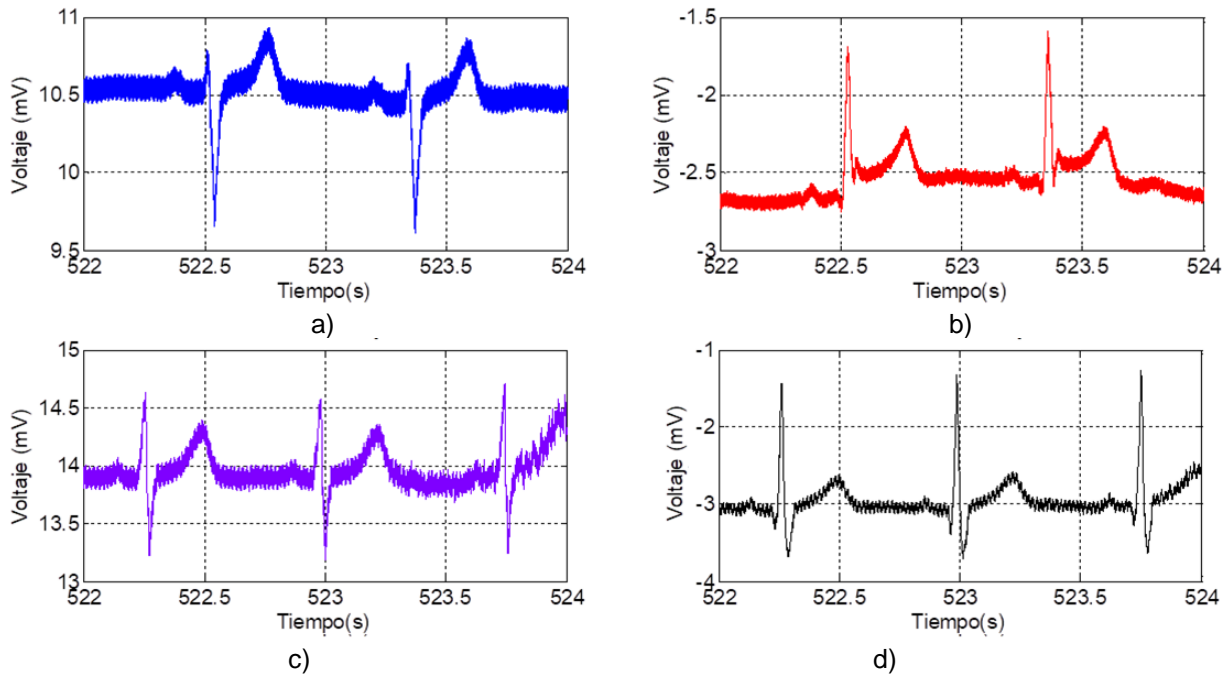
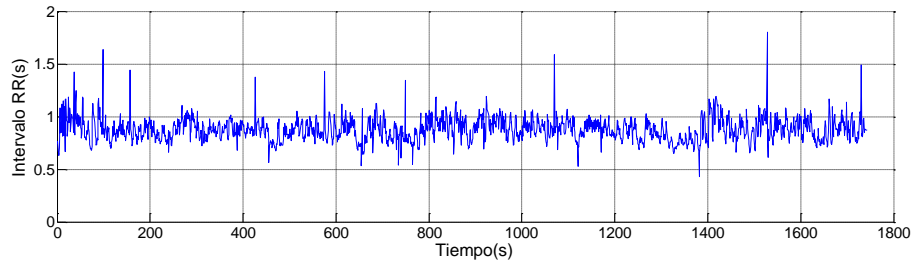


Fig. 4. 13 Comparación de las derivaciones DI y aVF de los sujetos 1 y 4. a). Derivacion DI Sujeto 1 b). Derivacion aVF Sujeto 1 c). Derivacion DI Sujeto 2. d). Derivacion aVF Sujeto 2

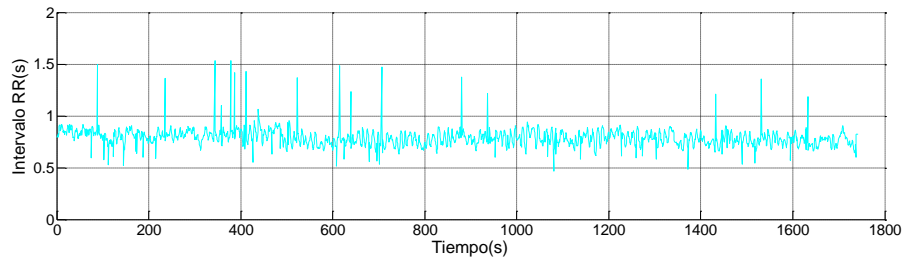
Para el análisis de la variabilidad del intervalo RR se utilizaron los resultados de la derivación aVF por tener una menor cantidad de errores. Como se puede apreciar en la figura 4.14 y la tabla 4.6 el sujeto 3 tiene la mayor variabilidad en el intervalo RR a pesar de estar en reposo, mientras que el sujeto 5 tiene la menor variabilidad del intervalo RR.

Tabla 4. 6 Análisis estadístico de la variabilidad del intervalo RR en los registros de 30 min

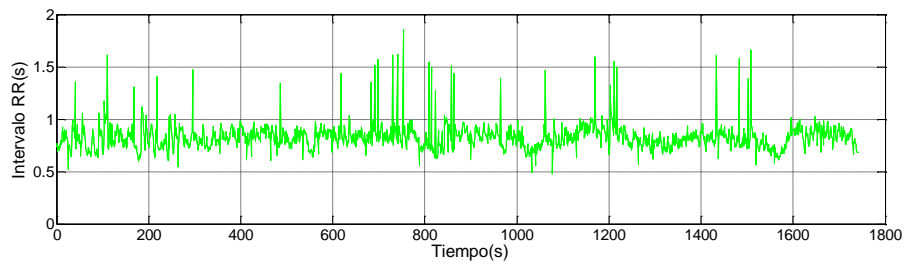
Sujeto	Valor promedio del intervalo RR	Desviación estándar del intervalo RR
1	0.8695	0.1107
2	0.7854	0.0833
3	0.8189	0.1170
4	0.7589	0.0704
5	0.8093	0.0593



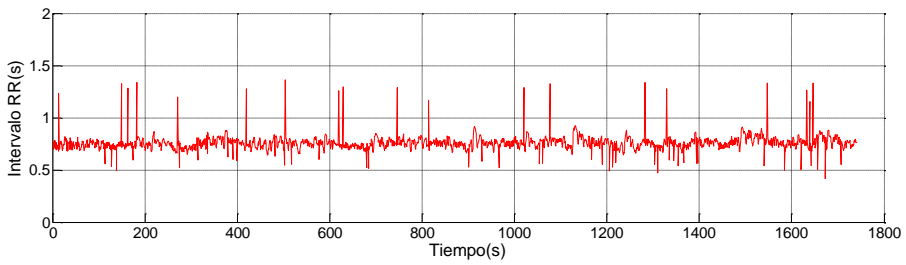
a)



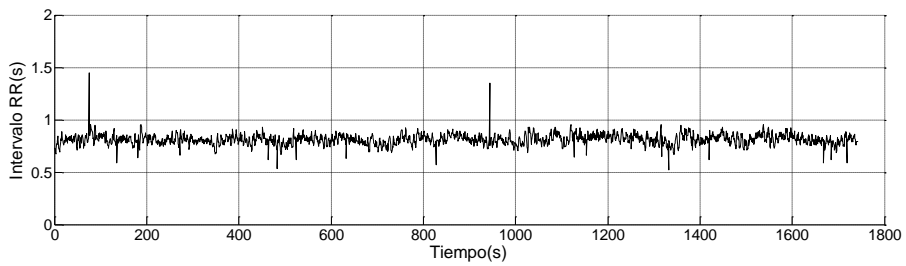
b)



c)



d)



e)

Fig. 4. 14 Variabilidad del intervalo RR en la derivación aVF. a). Sujeto 1. b). Sujeto 2. c). Sujeto 3. d). Sujeto 4. e). Sujeto 5.

Capítulo 5. Conclusiones

En este proyecto se lograron cumplir los objetivos propuestos de desarrollar un prototipo de monitor ambulatorio para la adquisición de 3 canales electrocardiográficos con una duración mínima de 24 horas. Además de la implementación de un sistema de detección del complejo QRS para la obtención de la frecuencia cardíaca en tiempo real y la visualización de los resultados obtenidos en dos de sus derivaciones.

Para lograr este objetivo fue necesario implementar los protocolos de comunicación del FPGA con el ADS1294 y con la memoria micro SD en el lenguaje de descripción de hardware VHDL, y el desarrollo de los circuitos mostrados en el apéndice C. Adicionalmente se implementó en MATLAB un software para el preprocesamiento, la visualización y filtrado de los datos obtenidos en el prototipo.

Los datos obtenidos por el prototipo permitirán al paciente realizar una monitorización y detección de anomalías de su frecuencia cardíaca con un retardo menor a los 100 ms. Así como la posibilidad de que los resultados almacenados en la memoria micro SD puedan ser examinados por un cardiólogo para la detección de enfermedades o para su procesamiento con programas para la localización de anomalías en el ECG.

En este proyecto se desarrollaron los cimientos para la implementación en el futuro de un dispositivo comercial. Para lograr este objetivo es necesario realizar diferentes mejoras como serían:

- La reducción del tamaño del prototipo desarrollado, disminuyendo el tamaño de los circuitos impresos.
- Optimización del consumo de potencia del prototipo, para maximizar la duración de las baterías.

- Implementar un método de transferencia entre el prototipo y una computadora, ya sea mediante comunicación inalámbrica (Bluetooth, WiFi) o serial (USB,RS232,I2C).
- Mejorar la interfaz de usuario del prototipo.
- Ampliar las funcionalidades del software desarrollado en MATLAB, implementando algoritmos para la detección de posibles enfermedades.

Referencias.

- [1] “Instituto Nacional de Estadística y Geografía (INEGI). Defunciones generales por residencia habitual del fallecido y causa de la defunción (LISTA 1, CIE-10) según mes de ocurrencia, 2015,” 2016. [Online]. Available: <http://www.inegi.org.mx/est/contenidos/proyectos/registros/vitales/mortalidad/tabulados/def04.asp?t=13&c=11816>. [Accessed: 10-Jul-2018].
- [2] World Health Organisation, “Cardiovascular diseases (CVDs),” *Cardiovascular disease*, 2017. [Online]. Available: http://www.who.int/cardiovascular_diseases/en/. [Accessed: 10-Jul-2018].
- [3] C. Alvarado-Serrano, “Análisis de la variabilidad de los intervalos de tiempo del ECG,” Tesis Doctoral, Departamento de Ingeniería Electrónica, Universidad Politécnica de Cataluña, Barcelona, España. Disponible en: <http://hdl.handle.net/10803/6321>, 2001.
- [4] N. Goldschlager and M. J. Goldman, *Principios de electrocardiografía clínica*, 10th ed. Mexico D.F: El Manual Moderno, 1992.
- [5] Task Force of The European Society of Cardiology and The North American Society of Pacing and Electrophysiology, “Heart rate variability standards of measurement, physiological interpretation and clinical use,” *Eur. Heart J.*, vol. 17, pp. 354–381, 1996.

- [6] H. L. Kennedy, "The history, science, and innovation of Holter technology," *Ann. Noninvasive Electrocardiol.*, vol. 11, no. 1, pp. 85–94, 2006.
- [7] L. J. Gámiz-Palma, A. Arribas-Jiménez, J. R. González-Juanatey, M. E. Huerta, and E. S. Martín-Ambrosio, "Guías de práctica clínica de la Sociedad Española de Cardiología en la monitorización ambulatoria del electrocardiograma y presión arterial," *Rev. Española Cardiol.*, vol. 53, no. 1, pp. 91–109, 200AD.
- [8] A. C. MettingVanRijn, A. Peper, and C. A. Grimbergen, "Amplifiers for bioelectric events: desing wiht a minimal number of parts.," *Med. Biol. Eng. Comput.*, vol. 32, pp. 305–310, 1994.
- [9] H. Jin and B. Miao, "Design of Holter ECG system based on MSP430 and USB technology," in *2007 1st International Conference on Bioinformatics and Biomedical Engineering*, 2007, pp. 976–979.
- [10] D. M. Ballesteros, D. M. Moreno, and A. E. Gaona, "FPGA compression of ECG signals by using modified convolution scheme of the Discrete Wavelet Transform," *Rev. Chil. Ing.*, vol. 20, no. 1, pp. 8–16, 2012.
- [11] T. Pereira, H. Carvalho, A. P. Catarino, M. J. Dias, O. Postolache, and P. S. Girao, "Wearable biopotential measurement using the TI ADS1198 analog front-end and textile electrodes," in *2013 IEEE International Symposium on Medical Measurements and Applications (MeMeA)*, 2013, pp. 325–330.

- [12] J. R. García, C. F. S. Páez, and R. Petrino, “Real-time FPGA-based detrending of ECG signals using wavelet filtering,” in *2015 XVI Workshop on Information Processing and Control (RPIC)*, 2015.
- [13] M. H. Crawford, S. J. Bernstein, P. C. Deedwania, et al., “ACC/AHA guidelines for ambulatory electrocardiography,” *J. Am. Coll. Cardiol.*, vol. 34, no. 3, pp. 912–948, 1999.
- [14] Analog Devices, “Data Sheet ADAS1000/ADAS1000-1/ADAS1000-2,” 2013.
- [15] Analog Devices, “Data Sheet ADAS1000-3/ADAS1000-4,” 2013.
- [16] Texas Instruments, “Data Sheet ADS1191,ADS1192,” 2012.
- [17] Texas Instruments, “Data Sheet ADS1194,ADS1196,ADS1198,” 2011.
- [18] Texas Instruments, “Data Sheet ADS1294, ADS1294R, ADS1296, ADS1296R, ADS1298, ADS1298R,” 2012.
- [19] Texas Instruments, “Data Sheet ADS1291, ADS1292, ADS1292R,” 2012.
- [20] J. Vázquez-Martínez, “Prototipo de monitor ambulatorio de ECG de larga duración con detección del complejo QRS en tiempo real para el análisis de la variabilidad de la frecuencia cardíaca.,” Tesis de Maestría, Sección de Bioelectrónica Departamento de Ingeniería Eléctrica, Centro de Investigación y de Estudios Avanzados del

Instituto Politécnico Nacional, Ciudad Mexico, Mexico 2015.

- [21] H. H. So and K. L. Chan, "Development of QRS detection method for real-time ambulatory cardiac monitor," in *Proceedings of the 19th Annual International Conference of the IEEE Engineering in Medicine and Biology Society. (Cat. No.97CH36136)*, 1997, pp. 289–292.
- [22] G. M. Friesen, T. C. Jannett, M. A. Jadallah, S. L. Yates, S. R. Quint, and H. T. Nagle, "A Comparison of the Noise Sensitivity of nine QRS detection Algorithms," *IEEE Trans. Biomed. Eng.*, vol. 37, no. 1, pp. 85–98, 1990.
- [23] C. Augusto Centeno, E. Gonzalez, F. Cagnolo, and C. Olmos, "Procesamiento digital sobre monitor cardíaco," *IFMBE Proc.*, vol. 18, pp. 497–500, 2007.
- [24] R. Stojanović, D. Karadaglić, M. Mirković, and D. Milošević, "A FPGA system for QRS complex detection based on Integer Wavelet Transform," *Meas. Sci. Rev.*, vol. 11, no. 4, pp. 131–138, 2011.
- [25] G.J. Tortora and B. Derrickson, *Principios de anatomía y fisiología*, 13a ed. México, D.F.: Editorial Médica Panamericana, 2011.
- [26] K. E. Barrett, S. M. Barman, S. Boitano, and H. L. Brooks, *Fisiología médica*, 23rd ed. China: The McGraw-Hill Companies, 2010.
- [27] J. E. Hall and A. C. Guyton, *Tratado de Fisiología médica*, 12th ed. Madrid, España: Elsevier Saunders, 2011.

- [28] MedlinePlus, “Corte transversal por el medio del corazón.” [Online]. Available:
https://medlineplus.gov/spanish/ency/esp_imagepages/1056.htm.
[Accessed: 20-Aug-2018].
- [29] K. Cardona, J. Saiz, J. María De Loma, G. Puerto, and C. Suárez, “Modelado y Simulación de la Actividad Eléctrica de Células Ventriculares ,” *Rev. Fac. Ing. Univ. Antioquia*, vol. 46, pp. 80–89, 2008.
- [30] Elsevier, “Physiology of the Specialized Conduction System Relation of Action Potential From the Various Cardiac Regions to the Body Surface ECG,” 2005. [Online]. Available:
<https://netterimages.com/physiology-of-the-specialized-conduction-systemrelation-of-action-potential-from-the-various-cardiac-regions-to-the-body-surface-ecg-unlabeled-cardiology-frank-h-netter-858.html%0D>.
- [31] M. A. García-González, “Estudio de la variabilidad del ritmo cardíaco mediante técnicas estadísticas, espectrales y no lineales,” Tesis Doctoral, Departamento de Ingeniería Electrónica, Universidad Politécnica de Cataluña, Barcelona, España, 1998. Disponible en:
<http://hdl.handle.net/2117/93657>.
- [32] P. Kligfield, L. S. Gettes, J. J. Bailey, et al., “Recommendations for the Standardization and Interpretation of the Electrocardiogram: Part I: The Electrocardiogram and Its Technology: A Scientific

Statement From the American Heart Association Electrocardiography and Arrhythmias Committee, Council on Clinical Cardiology; the American College of Cardiology Foundation; and the Heart Rhythm Society Endorsed by the International Society for Computerized Electrocardiology,” *Circulation*, vol. 115, no. 10, pp. 1306–1324, 2007.

- [33] O. E. Vera, E. D. Cardona, and J. R. Piedrahita, “Extracción de características de la señal electrocardiográfica mediante software de análisis matemático,” *Sci. Tech.*, no. 31, pp. 59–64, 2006.
- [34] R. Latham, “The Twelve Leads - Looking at the Heart from Different Directions,” 2017. [Online]. Available: [https://www.ole.bris.ac.uk/bbcswebdav/institution/Faculty of Health Sciences/MB ChB Medicine/Year 3 Medicine and Surgery - Hippocrates/Cardiology - ECG/page_12.htm](https://www.ole.bris.ac.uk/bbcswebdav/institution/Faculty%20of%20Health%20Sciences/MB%20ChB%20Medicine/Year%203%20Medicine%20and%20Surgery%20-%20Hippocrates/Cardiology%20-%20ECG/page_12.htm). [Accessed: 28-Jul-2018].
- [35] W. H. Rojas, J. F. Herrera, J. G. Acuña, and P. A. Muñoz, “Análisis y supervisión de la señal cardiaca con transmisión inalámbrica de datos,” *Sci. Tech.*, no. 35, pp. 151–156, 2007.
- [36] M. S. Runge and M. E. Ohman, “Electrocardiographic leads.” [Online]. Available: <https://netterimages.com/book-Marshall-S-Runge-MD-PhD-and-Magnus-E-Ohman-MD-Cardiology-Runge-1E-9781929007059.html>. [Accessed: 16-Jul-2018].
- [37] F. N. Wilson, F. D. Johnston, G. A. MacLeod, and P. S. Barker,

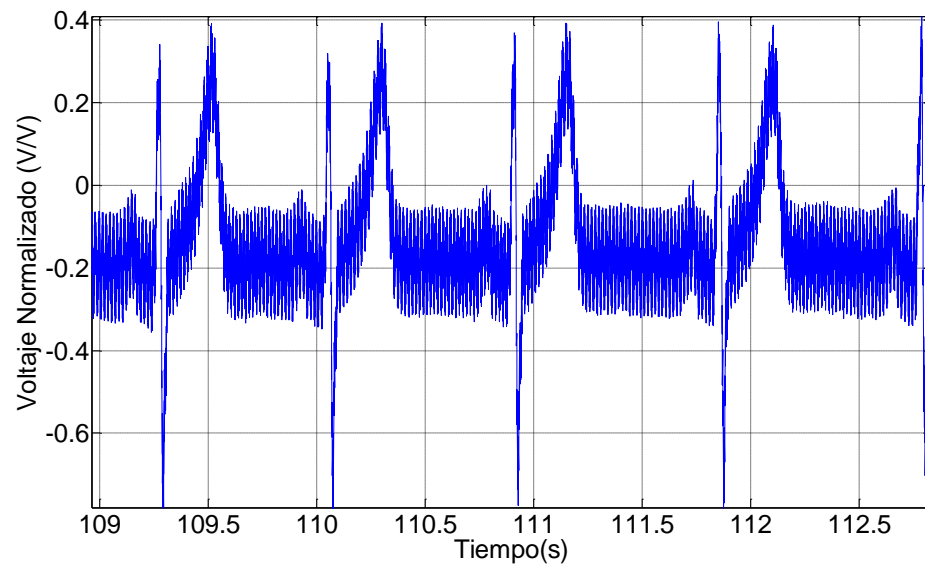
“Electrocardiograms that represent the potential variations of a single electrode,” *Am. Hear. J.*, vol. 9, pp. 447–458, 1934.

- [38] E. Goldberger, " A simple, indifferent, electrocardiographic electrode of zero potential and a technique of obtaining augmented, unipolar, extremity leads," *Am. Hear. J.*, vol. 23, pp. 483–492, 1942.
- [39] B. J. Drew, R. M. Califf, M. Funk, et al., “Practice Standards for Electrocardiographic Monitoring in Hospital Settings: An American Heart Association Scientific Statement From the Councils on Cardiovascular Nursing, Clinical Cardiology, and Cardiovascular Disease in the Young: Endorsed by the International Society of Computerized Electrocardiology and the American Association of Critical-Care Nurses,” *Circulation*, vol. 110, no. 17, pp. 2721–2746, 2004.
- [40] N. Herring and D. J. Paterson, “ECG diagnosis of acute ischaemia and infarction: Past, present and future,” *QJM - Mon. J. Assoc. Physicians*, vol. 99, no. 4, pp. 219–230, 2006.
- [41] M. AlGhatrif and J. Lindsay, “A brief review: history to understand fundamentals of electrocardiography,” *J. Community Hosp. Intern. Med. Perspect.*, vol. 2, no. 1, pp. 1–5, 2012.
- [42] S. Mendis, T. Armstrong, D. Bettcher, et al., “Informe sobre la situación mundial de las enfermedades no transmisibles 2014,” Ginebra, Suiza, 2014.

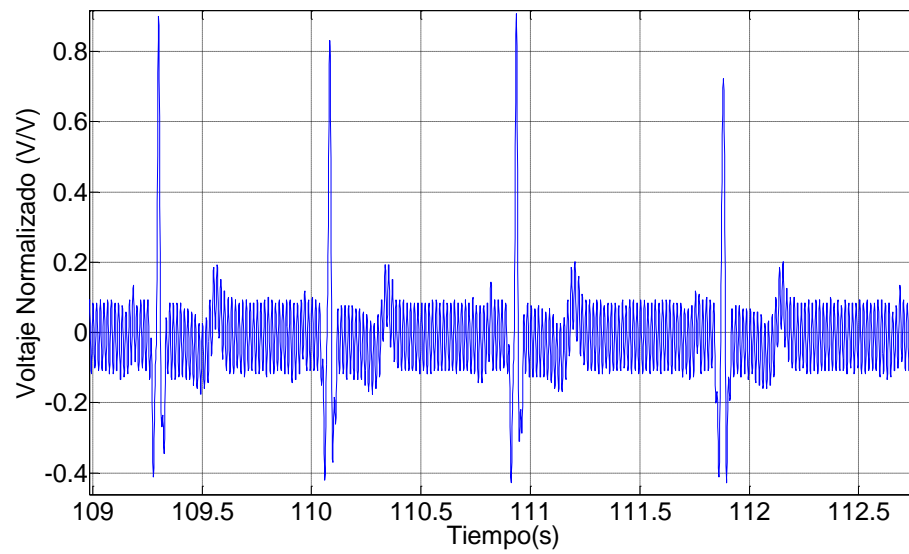
- [43] K. Ioannou, M. Ignaszewski, and I. Macdonald, “Ambulatory electrocardiography: The contribution of Norman Jefferis Holter,” *BC Med. J.*, vol. 56, no. 2, pp. 86–89, 2014.
- [44] J. J. Bailey, A. S. Berson, A. Garson, et al., “Recommendations for Standardization and Specifications in Automated Electrocardiography: Bandwidth and Digital Signal Processing,” *Circulation*, vol. 81, no. 2, pp. 730–739, 1990.
- [45] O. Gutiérrez-Sotelo, “Variabilidad de la frecuencia cardíaca en individuos sanos costarricenses,” *Rev. Costarric. Cardiol.*, vol. 2, no. 1, pp. 1–10, 2000.
- [46] A. H. Hani, P. B. Laursen, A. Said, and B. Martin, “Nocturnal Heart Rate Variability Following Supramaximal Intermittent Exercise,” *Int. J. Sports Physiol. Perform.*, no. 4, pp. 435–447, 2009.
- [47] V. Vesterinen, A. Nummela, I. Heikura, et al., “Individual Endurance Training Prescription with Heart Rate Variability,” *Med. Sci. Sports Exerc.*, vol. 48, no. 7, pp. 1347–1354, 2016.
- [48] C. Granados Domínguez, A. Iturricastillo, L. Lozano, and J. Yanci, “Efectos del entrenamiento intermitente de alta intensidad en la condición física de jugadores de baloncesto en silla de ruedas,” *Cult. Cienc. y Deport.*, vol. 11, no. 33, pp. 235–240, 2016.
- [49] Kingston Technology, “Tarjetas microSDHC/microSDXC – UHS-I Clase 10,” 2017.

- [50] Kingston Technology, “Soporte de almacenamiento Flash,” 2016.
- [51] SD Card Association, “SD Specifications Part 1 Physical Layer Simplified Specification,” 2017.
- [52] National Instruments, “FPGAs a Fondo,” *National Instruments*, 2012. [Online]. Available: <http://www.ni.com/white-paper/6983/es#toc1>. [Accessed: 20-Jul-2018].
- [53] Digilent, “Basys3™ FPGA Board Reference Manual Power Supplies,” 2014.
- [54] L. R. Castro and S. M. Castro, “Wavelets y sus Aplicaciones,” in *1er. Congreso Argentino de Ciencias de la Computación*, 1995, pp. 195–204.
- [55] J. E. González-Barajas, “Cálculo del umbral para detección de la onda R del complejo cardiaco,” *Tecno Lógicas*, vol. 17, no. 32, pp. 47–55, 2014.
- [56] W. J. Tompkins, *Biomedical Digital Signal Processing*, 1st ed. Saddle River, New Jersey: Prentice Hall, 2000.
- [57] M. Unser, A. Aldroubi, and S. J. Schiff, “Fast Implementation of the Continuous Wavelet Transform with Integer Scales Michael,” *IEEE Trans. Signal Process.*, vol. 42, no. 12, pp. 3519–3523, 1994.

Anexo A. Gráficas de la Transformada Wavelet de la derivación DI



a)



b)

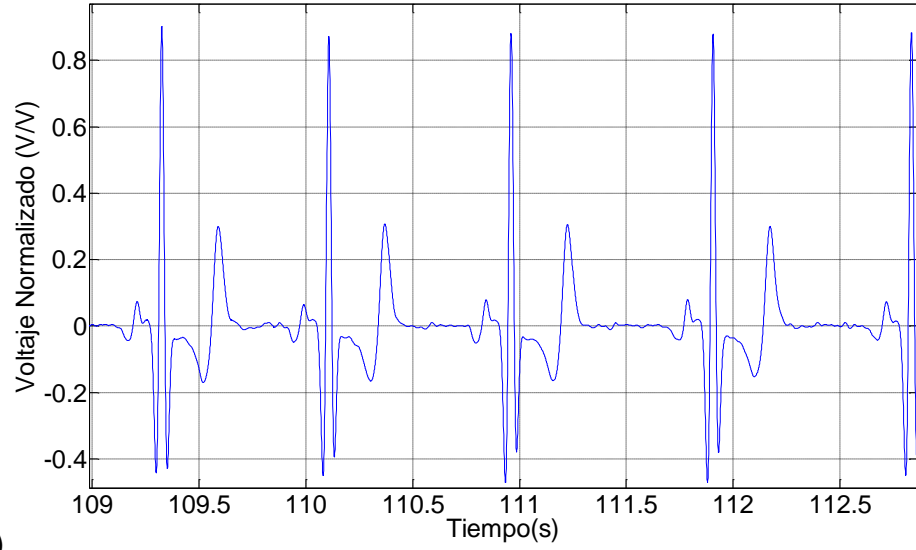


Fig. AA. Transformadas Wavelet de la derivación DI. a). Derivación DI. b). Transformada Wavelet con escala 3 de la derivación DI. c). Transformada Wavelet con escala 8 de la derivación DI.

Anexo B. Fotos del Prototipo

El prototipo desarrollado cuenta con 4 interruptores que controlan su funcionamiento, como se muestra en la figura 5 del anexo B. El interruptor ubicado en la esquina superior derecha controla el encendido y apagado del prototipo. El primer interruptor de derecha a izquierda ubicado en la esquina inferior derecha controla el inicio y parada de la adquisición de los datos, el segundo interruptor permite la visualización de la frecuencia cardíaca en las lámparas 7 segmentos ubicadas en la esquina inferior izquierda y el tercer interruptor permite seleccionar de cual derivación se mostrará la frecuencia cardíaca en las lámparas 7 segmentos.

Como se muestra en la figura 6 del anexo B, el prototipo cuenta con un conector DB9 el cual permite la conexión del prototipo con los electrodos ubicados en el cuerpo del paciente, adicionalmente en la misma cara donde se ubica el conector DB9 se encuentra una ranura la cual permite que se introduzca o extraiga la memoria micro SD utilizada en el proyecto, y en la cara posterior donde se encuentra el conector DB9 se encuentra un conector mini USB mediante el cual se cargan las baterías del prototipo.

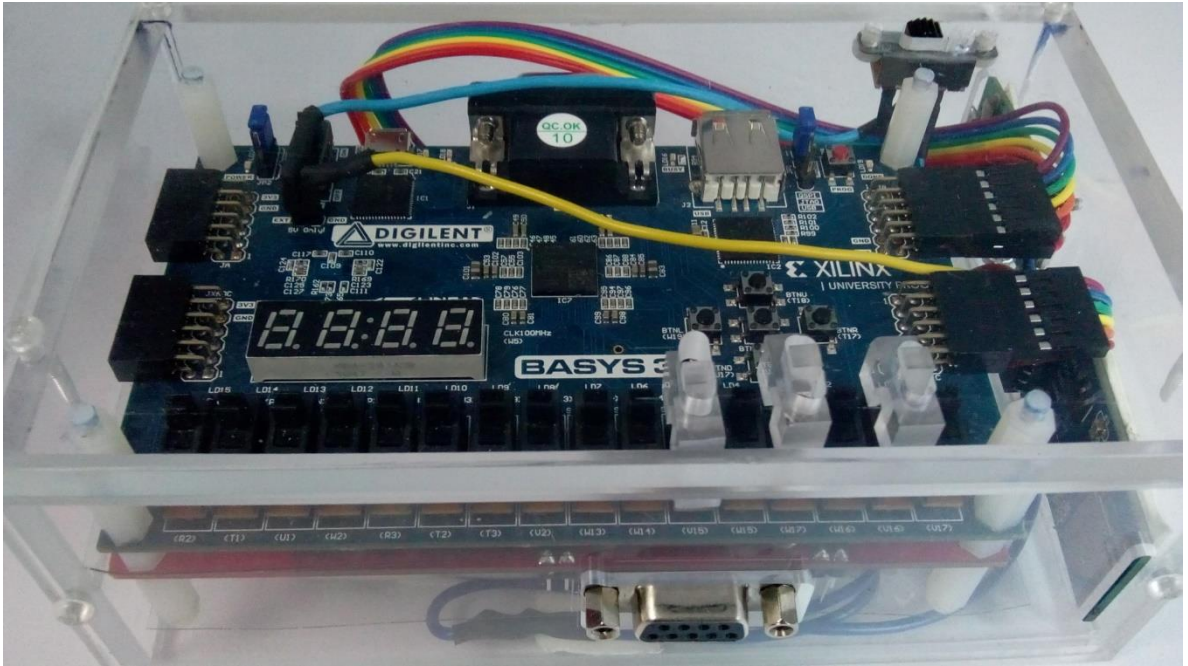


Fig.AB 1 Cara superior del prototipo



Fig.AB 2 Cara inferior del prototipo

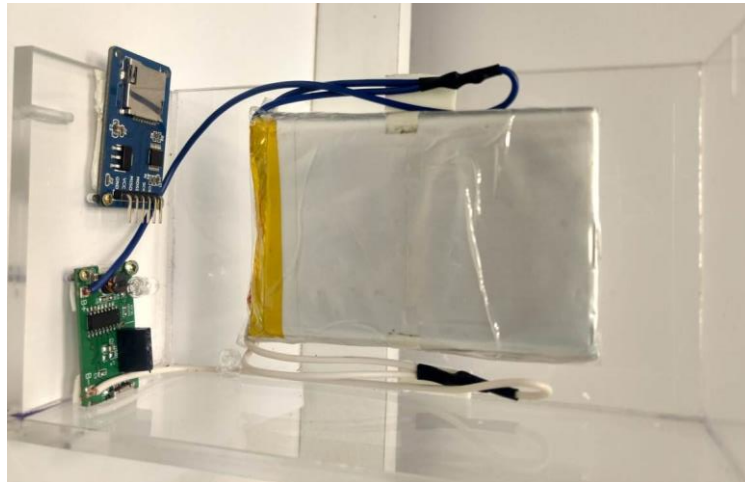


Fig.AB 3 Prototipo con las baterias,placa para la alimentacion y la carga de las baterias, placa insertar la memoria micro SD

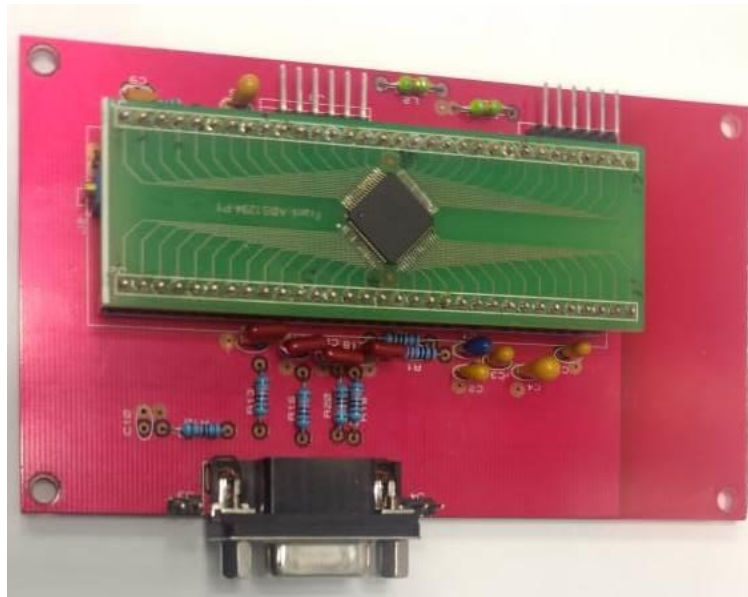


Fig.AB 4 Placas desarrolladas para la digitalizacion de la señal electrocardiografica

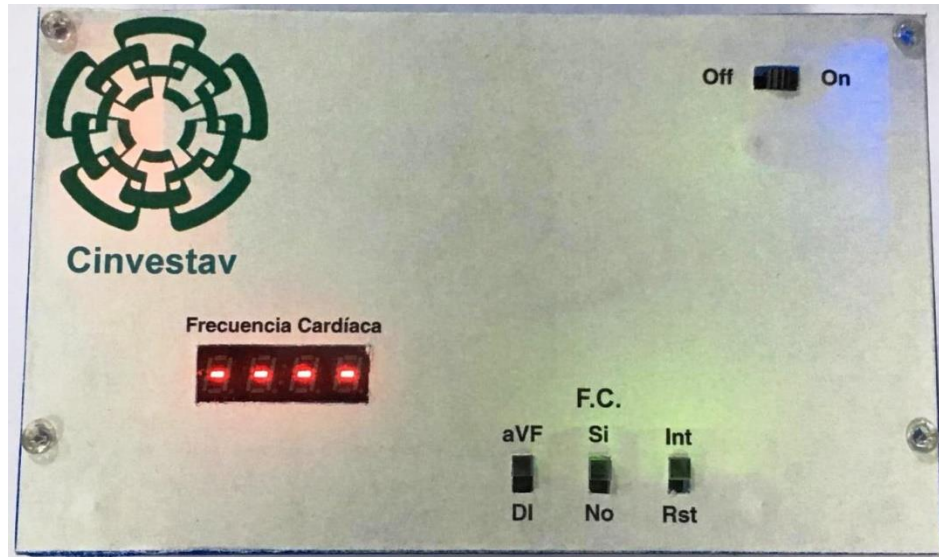


Fig.AB 5 Vista superior del prototipo con la carátula



Fig.AB 6 Vista lateral del prototipo con la carátula

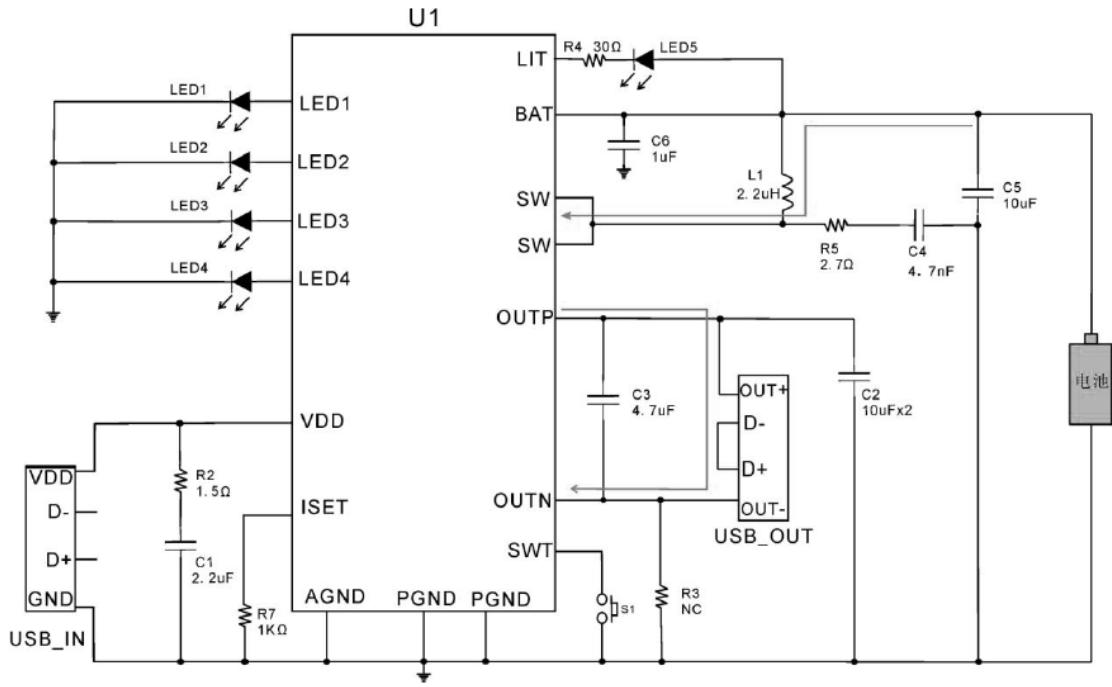


Fig.AC 2 Diagrama del circuito de alimentación de las baterías

Anexo D. Reporte de recursos utilizados en el FPGA

1. Slice Logic

Site Type	Used	Fixed	Available	Util%
Slice LUTs	7193	0	20800	34.58
LUT as Logic	5430	0	20800	26.11
LUT as Memory	1763	0	9600	18.36
LUT as Distributed RAM	1760	0		
LUT as Shift Register	3	0		
Slice Registers	14155	0	41600	34.03
Register as Flip Flop	699	0	41600	1.68
Register as Latch	13456	0	41600	32.35
F7 Muxes	82	0	16300	0.50
F8 Muxes	17	0	8150	0.21

2. Slice Logic Distribution

Site Type	Used	Fixed	Available	Util%
Slice	4406	0	8150	54.06
SLICEL	2990	0		
SLICEM	1416	0		
LUT as Logic	5430	0	20800	26.11
using O5 output only	0			
using O6 output only	2367			
using O5 and O6	3063			
LUT as Memory	1763	0	9600	18.36
LUT as Distributed RAM	1760	0		
using O5 output only	0			
using O6 output only	1760			
using O5 and O6	0			
LUT as Shift Register	3	0		
using O5 output only	2			
using O6 output only	1			
using O5 and O6	0			
LUT Flip Flop Pairs	3439	0	20800	16.53
fully used LUT-FF pairs	60			
LUT-FF pairs with one unused LUT output	673			
LUT-FF pairs with one unused Flip Flop	3364			
Unique Control Sets	238			

3. Memory

Site Type	Used	Fixed	Available	Util%
Block RAM Tile	0	0	50	0.00
RAMB36/FIFO*	0	0	50	0.00
RAMB18	0	0	100	0.00

4. DSP

Site Type	Used	Fixed	Available	Util%
DSPs	10	0	90	11.11
DSP48E1 only	10			

5. IO and GT Specific

Site Type	Used	Fixed	Available	Util%
Bonded IOB	29	29	106	27.36
IOB Master Pads	14			
IOB Slave Pads	15			
Bonded IPADs	0	0	10	0.00
Bonded OPADs	0	0	4	0.00
PHY_CONTROL	0	0	5	0.00
PHASER_REF	0	0	5	0.00
OUT_FIFO	0	0	20	0.00
IN_FIFO	0	0	20	0.00
IDELAYCTRL	0	0	5	0.00
IBUFDS	0	0	104	0.00
GTPE2_CHANNEL	0	0	2	0.00
PHASER_OUT/PHASER_OUT_PHY	0	0	20	0.00
PHASER_IN/PHASER_IN_PHY	0	0	20	0.00
IDELAYE2/IDELAYE2_FINEDELAY	0	0	250	0.00
IBUFDS_GTE2	0	0	2	0.00
ILOGIC	0	0	106	0.00
OLOGIC	0	0	106	0.00

6. Clocking

Site Type	Used	Fixed	Available	Util%
BUFGCTRL	12	0	32	37.50
BUFIO	0	0	20	0.00
MMCME2_ADV	0	0	5	0.00
PLLE2_ADV	0	0	5	0.00
BUFMRCE	0	0	10	0.00
BUFHCE	0	0	72	0.00
BUFR	0	0	20	0.00

7. Specific Feature

Site Type	Used	Fixed	Available	Util%
BSCANE2	0	0	4	0.00
CAPTUREE2	0	0	1	0.00
DNA_PORT	0	0	1	0.00
EFUSE_USR	0	0	1	0.00
FRAME_ECCE2	0	0	1	0.00
ICAPE2	0	0	2	0.00
PCIE_2_1	0	0	1	0.00
STARTUPE2	0	0	1	0.00
XADC	0	0	1	0.00

8. Primitives

Ref Name	Used	Functional Category
LDCE	13456	Flop & Latch
LUT4	3124	LUT
LUT3	3043	LUT
RAMD64E	1760	Distributed Memory
LUT6	1259	LUT
CARRY4	953	CarryLogic
LUT2	582	LUT
FDRE	427	Flop & Latch
LUT5	345	LUT
FDCE	232	Flop & Latch
LUT1	140	LUT
MUXF7	82	MuxFx
FDPE	36	Flop & Latch
OBUF	22	IO
MUXF8	17	MuxFx
BUFG	12	Clock
DSP48E1	10	Block Arithmetic
IBUF	7	IO
FDSE	4	Flop & Latch
SRL16E	2	Distributed Memory
SRLC32E	1	Distributed Memory