



**CENTRO DE INVESTIGACIÓN Y DE ESTUDIOS  
AVANZADOS DEL INSTITUTO POLITÉCNICO  
NACIONAL**

**UNIDAD ZACATENCO**

**DEPARTAMENTO DE INGENIERÍA ELÉCTRICA**

**SECCIÓN DE ELECTRÓNICA DEL ESTADO SÓLIDO**

**Emulador Analógico de Memristor**

**TESIS QUE PRESENTA:**

**ING. MARCO ANTONIO QUEZADA LÓPEZ**

**PARA OBTENER EL GRADO DE:**

**MAESTRO EN CIENCIAS**

**EN LA ESPECIALIDAD DE:**

**INGENIERÍA ELÉCTRICA**

**DIRECTORES DE TESIS:**

**DR. FELIPE GÓMEZ CASTAÑEDA**

**DR. JOSÉ ANTONIO MORENO CADENAS**



“A la memoria de mi padre Marcos Quezada Solís, mi abuelo José Quezada Contreras y mi tío Matilde Silva”



## **Agradecimientos**

**Al Consejo Nacional de Ciencia y Tecnología (CONACYT)**, por el apoyo económico otorgado, con el cual la realización de este proyecto fue posible.

**A mis padres**, por su amor y cariño, y por todos sus esfuerzos para sacarnos adelante a mis hermanos y a mí, y darnos ánimos para superarnos y culminar nuestros estudios, gracias a ello es que hemos llegado hasta donde estamos. A mis hermanos, primeros amigos y compañeros de toda la vida.

**A mis asesores de tesis**, el Dr. José Antonio Moreno Cadenas y el Dr. Felipe Gómez Castañeda, por brindarnos la oportunidad de trabajar con ellos y por toda su paciencia, apoyo y las enseñanzas brindadas.

**A mis revisores de tesis**, El Dr. Mario Alfredo Reyes Barranca y el Dr. Ramón Sierra Peña, por su disposición, consejos y el tiempo dedicado a la revisión de este trabajo.

**Al personal de apoyo de VLSI**, el M. en C. Luis Martín Flores Nava, el Dr. Oliverio Arellano Cárdenas y el M. en C. Emilio Espinosa García, por su apoyo, asesorías y consejos que fueron de gran ayuda para la realización de este trabajo.

**A mis compañeros de generación**, quienes con su esfuerzo y trabajo duro lograron alcanzar sus metas. A mi compañero Erik Jonatan Morales de la Rosa, por su amistad, conocimiento y por aquellos momentos de esfuerzo desmesurado que compartimos para concluir nuestras tareas. A mi compañera Dacia Marina Citlalli Valera de León, por su amistad y por poder contar con ella en los momentos más difíciles. Al compañero Erick Moreno Cuellar con quien compartí ideas y pasé buenos momentos mientras realizaba este trabajo.



# Contenido

Resumen.....	v
Abstract .....	vi
Introducción general .....	vii
Objetivos .....	viii
Objetivo general .....	viii
Objetivos particulares.....	viii
Capítulo 1 El memristor .....	1
1.1 Introducción.....	1
1.2 Origen del memristor.....	1
1.3 Curva $\varphi - q$ característica.....	2
1.3.1 Símbolo.....	3
1.3.2 Memristancia y memductancia.....	4
1.3.3 Potencia disipada.....	6
1.4 Sistemas memristivos.....	6
1.4.1 Sistemas memristivos controlados por voltaje o por corriente .....	7
1.4.2 Sistemas memristivos invariantes en el tiempo .....	7
1.4.3 Potencia disipada.....	8
1.5 Características de los <i>fingerprints</i> .....	8
1.5.1 Lazo de histéresis pinchado .....	8
1.5.2 Área del lóbulo del lazo de histéresis.....	15
1.5.3 Colapso del lazo de histéresis.....	18
1.6 Clasificación de los memristores.....	19
1.6.1 Memristores ideales .....	20
1.6.2 Memristores ideales genéricos .....	22
1.6.3 Memristores genéricos .....	24
1.6.4 Memristores extendidos .....	25
1.7 Memristores activos locales.....	28
1.8 Memristores físicos .....	28
1.8.1 Sistemas biológicos .....	29
1.8.2 Lámparas de descargas .....	31
1.8.3 Dispositivos semiconductores.....	31
1.8.4 Dispositivo orgánico y polimérico.....	35

1.8.5 Memristor de nanoalambre .....	36
1.9 Memristores imperfectos .....	37
1.10 Resumen .....	37
1.11 Referencias .....	39
Capítulo 2 Modelos de memristores .....	42
2.1 Introducción .....	42
2.2 Mecanismos del fenómeno de conmutación resistiva .....	42
2.2.1 Formación de filamentos metálicos .....	42
2.2.2 Presencia de impurezas .....	43
2.2.3 Ruptura de avalancha inducida .....	44
2.3 Arrastre lineal de iones (HP) .....	45
2.3.1 Funciones Ventana .....	49
2.3.1.1 Función ventana de HP .....	49
2.3.1.2 Joglekar .....	50
2.3.1.3 Biolek .....	51
2.3.1.4 Prodromakis .....	52
2.3.1.5 Por tramos .....	53
2.3.1.6 TEAM .....	55
2.4 Arrastre no lineal de iones .....	56
2.5 Barrera túnel de Simmons .....	59
2.6 Modelo de memristor adaptativo de umbral (TEAM) .....	61
2.7 VTEAM .....	64
2.8 Resumen .....	67
2.9 Referencias .....	68
Capítulo 3 Emuladores de memristores y aplicaciones .....	71
3.1 Introducción .....	71
3.2 Emuladores digitales .....	71
3.3 Emuladores analógicos .....	74
3.4 Tipos de comportamiento en los memristores .....	76
3.4.1 Caso 1 Memristor incremental: la variable de estado incrementa con $v+$ y la R incrementa con el estado. ....	77
3.4.2 Caso 2 Memristor decremental: La variable de estado aumenta con $v+$ y R disminuye conforme el estado aumenta .....	79

3.4.3 Caso 3 memristor incremental: La variable de estado disminuye con $v_+$ ; conforme ésta disminuye, $R$ aumenta.....	80
3.4.4 Caso 4 memristor decremental: La variable de estado disminuye con $v_+$ y $R$ varía en el mismo sentido del estado.....	82
3.5 Aplicaciones .....	83
3.5.1 Memorias .....	83
3.5.2 Circuitos analógicos programables .....	87
3.5.3 Circuitos neuromórficos .....	90
3.5.4 Sistemas caóticos.....	94
3.6 Resumen.....	98
3.7 Referencias .....	100
Capítulo 4 Desarrollo experimental.....	103
4.1 Introducción.....	103
4.2 Circuitos emuladores .....	104
4.2.1 Emuladores HP: incremental y decremental .....	104
4.2.1.1 Simulación de Emulador decremental .....	113
4.2.1.2 Resultado experimental del emulador decremental.....	115
4.2.1.3 Simulación de emulador incremental.....	117
4.2.1.4 Resultado experimental del emulador incremental.....	119
4.2.1.5 Observaciones.....	121
4.2.2 Emulador TEAM.....	122
4.2.2.1 Simulación .....	124
4.2.2.2 Resultado experimental .....	126
4.2.2.3 Observaciones.....	127
4.2.3 Emuladores usando MOSFETs como resistencias variables .....	128
4.2.3.1 Simulación .....	131
4.2.3.2 Resultado experimental .....	132
4.2.4 Emulador con CMOS y <i>current conveyor</i> .....	133
4.2.4.1 Simulación .....	134
4.2.4.2 Resultado experimental .....	135
4.2.4.3 Observaciones.....	137
4.3 Aplicaciones .....	138
4.3.1 Oscilador .....	138
4.3.2 Oscilador caótico .....	141

<b>4.4</b>	<b>Discusión</b> .....	150
<b>4.5</b>	<b>Conclusiones</b> .....	151
<b>4.6</b>	<b>Trabajo futuro</b> .....	152
<b>4.7</b>	<b>Referencias</b> .....	154
<b>Capítulo 5</b>	<b>Conclusiones generales</b> .....	156
<b>Anexos</b>	.....	157
	<b>Apéndice A. Ajuste del modelo VTEAM al emulador HP decremental.</b> .....	157
	<b>Apéndice B. Fabricación de PCBs</b> .....	159

## Resumen

En esta tesis se presenta el desarrollo e implementación de emuladores analógicos de memristores, los cuales son herramientas físicas que permiten experimentar con las características de los memristores sin la necesidad de contar con los dispositivos propiamente dichos. Una ventaja que presenta el uso de emuladores es que pueden ajustarse sus características de acuerdo con los modelos matemáticos existentes o según su aplicación lo requiera; además de su relativa facilidad de implementación.

Los emuladores presentados se basan en los modelos de HP, los cuales operan de manera incremental y decremental, VTEAM y otros tres emuladores basados en circuitos integrados. El funcionamiento de estos circuitos se explica mostrando sus diagramas esquemáticos.

Con el fin de comprobar el comportamiento memristivo de los emuladores, se sometieron a distintas pruebas, entre las que se destaca la visualización de la curva de histéresis pinchada y el efecto de memoria, los resultados de las pruebas realizadas se presentan en las señales visualizadas empleando un osciloscopio.

Aprovechando las características de los memristores que proporcionan los emuladores y su capacidad de operar de forma flotada, se plantean dos aplicaciones: un circuito oscilador conformado por un amplificador operacional y resistencias, y un oscilador caótico basado en el circuito de Chua, cuyo desarrollo matemático es presentado.

## **Abstract**

This thesis presents the development and implementation of analogue memristors emulators, which allow to experiment with the memristors' characteristics without having the devices themselves. An advantage of emulators is that their characteristics can be adjusted according to existing mathematical models or as their application requires; in addition, it is relatively easy to implement.

The emulators presented are based on the HP models, which operate incrementally and decrementally, VTEAM and three other emulators based on integrated circuits. The performance of these circuits is explained by showing their schematic diagrams.

In order to verify the memristive behavior of the emulators, they undergone different tests, among which obtaining the pinched hysteresis loop and the memory effect are highlighted. The results of the tests that were performed are presented on the signals displayed with the oscilloscope.

Taking advantage of the characteristics of the memristors provided by the emulators and their ability to operate in a floating manner, two applications are proposed namely, an oscillator circuit consisting of an operational amplifier and resistors, and a chaotic oscillator based on the Chua circuit, whose mathematical development is presented.

## Introducción general

Al observar que las combinaciones de las variables fundamentales de los circuitos (carga eléctrica, flujo eléctrico, voltaje y corriente) formaban relaciones que definen a los elementos fundamentales de circuitos (capacitor, inductor y resistor), el Dr. Leon O. Chua notó que faltaba una relación que asociara la carga eléctrica con el flujo magnético, y por ende un elemento de circuito donde esta relación tuviese lugar, fue entonces que propuso el memristor como el cuarto elemento fundamental de circuitos.

Las principales características que se definieron para este elemento fueron la conmutación resistiva y la memoria no volátil, lo que se ve reflejado en un “*fingerprint*” en su característica corriente-voltaje, que consiste en un lazo de histéresis pinchado en el origen (su corriente es cero si su voltaje es cero). Debido a estas características los memristores se han propuesto para la fabricación de memorias de alta densidad, osciladores, sistemas caóticos, circuitos analógicos programables y como sinapsis en circuitos neuromemristivos.

A pesar de esto, el auge de la investigación de los memristores llegó hasta 2008 tras el anuncio de HP de haber construido un memristor basado en óxido de titanio. Conforme se han desarrollado dispositivos con comportamiento memristivo también se han desarrollado modelos matemáticos y eléctricos y, junto con ello, circuitos emuladores que repliquen su comportamiento, esto se debe principalmente por la dificultad y costo de fabricación de estos dispositivos.

Con el fin de estudiar y analizar el comportamiento del fenómeno memristivo, así como proporcionar una plataforma para experimentar y desarrollar aplicaciones aprovechando las características de este fenómeno, en este trabajo se presenta la implementación de circuitos emuladores de memristores usando elementos discretos, de tal manera que sus características sean configurables para ajustarse fácilmente dependiendo de la aplicación en que se planea usar. La operación de estos circuitos se basa en algunos de los principales modelos que se han desarrollado para representar el funcionamiento de los memristores.

## Objetivos

### Objetivo general

Realizar la implementación de circuitos emuladores analógicos de memristores, usando elementos discretos y, cuyas características vayan de acuerdo con las establecidas por algunos de los principales modelos matemáticos de los memristores.

### Objetivos particulares

Simulación de modelos matemáticos del memristor de HP y TEAM - VTEAM, utilizando Matlab y Simulink, a fin de identificar los distintos tipos de comportamiento que los memristores pueden tener (incremental o decremental).

Simulación de circuitos en SPICE para identificar cada uno de sus componentes, la función que estos desempeñan y como relacionarlos con los modelos matemáticos en los cuales basan su funcionamiento.

Implementación física de los emuladores en tablillas de conexiones o "*protoboard*" para comprobar el funcionamiento de los circuitos emuladores, una vez que se ha hecho su simulación y, si es necesario, realizar el ajuste requerido.

Realizar aplicaciones usando los circuitos emuladores desarrollados, con el fin de aprovechar las características de los memristores y para comprobar su correcto funcionamiento, las cuales consisten en un oscilador de onda triangular y un oscilador caótico.

## Capítulo 1 El memristor

### 1.1 Introducción

Es este capítulo se presenta el origen del memristor, desde su concepción teórica hasta su clasificación de acuerdo con las características que estos poseen, presentándose ejemplos de ellos, de la misma manera se presentan sistemas naturales y estructuras fabricadas con semiconductores y otros materiales en los cuales se han identificado que exhiben fenómeno memristivo.

### 1.2 Origen del memristor

En 1971 el profesor Leon O. Chua estableció las bases teóricas en las cuales fundamentaba la existencia del cuarto elemento básico de la teoría de circuitos: el memristor [1].

Basándose en el hecho de que las cuatro variables fundamentales de circuitos (voltaje, corriente, carga y flujo magnético) se relacionan por pares para definir los elementos básicos de la teoría de circuitos (resistor, capacitor e inductor) y que con estas cuatro variables se pueden formar 6 posibles combinaciones, Chua intuyó que debería existir un cuarto elemento básico de circuito, pues una de estas combinaciones no estaba definida.

Una de estas relaciones,  $(i, q)$ ; define la corriente como la variación de la carga respecto al tiempo  $(i = \frac{dq}{dt})$ . Otra  $(v, \varphi)$ ; de acuerdo con la ley de Faraday, establece que el voltaje es la variación del flujo magnético respecto al tiempo  $(v = \frac{d\varphi}{dt})$ . Tres de estas relaciones corresponden a las definiciones axiomáticas de los elementos básicos,  $(v, q)$  define la capacitancia como la variación de la carga respecto al voltaje  $(C = \frac{dq}{dv})$ ,  $(v, i)$  define la resistencia como la variación del voltaje respecto a la corriente  $(R = \frac{dv}{di})$  y  $(i, \varphi)$  define la inductancia como la variación del flujo respecto a la corriente  $(L = \frac{d\varphi}{di})$ , faltando por definir la relación entre flujo y carga  $(\varphi, q)$ . En la Figura 1.1 (a) y (b) se presentan las relaciones mencionadas anteriormente.

Chua propuso el memristor, un dispositivo pasivo de dos terminales, como el elemento en el cual se relaciona el flujo con la carga, definiendo la relación faltante como el cambio de carga eléctrica respecto al flujo magnético.

$$M = \frac{dq}{d\phi} \quad (1.1)$$

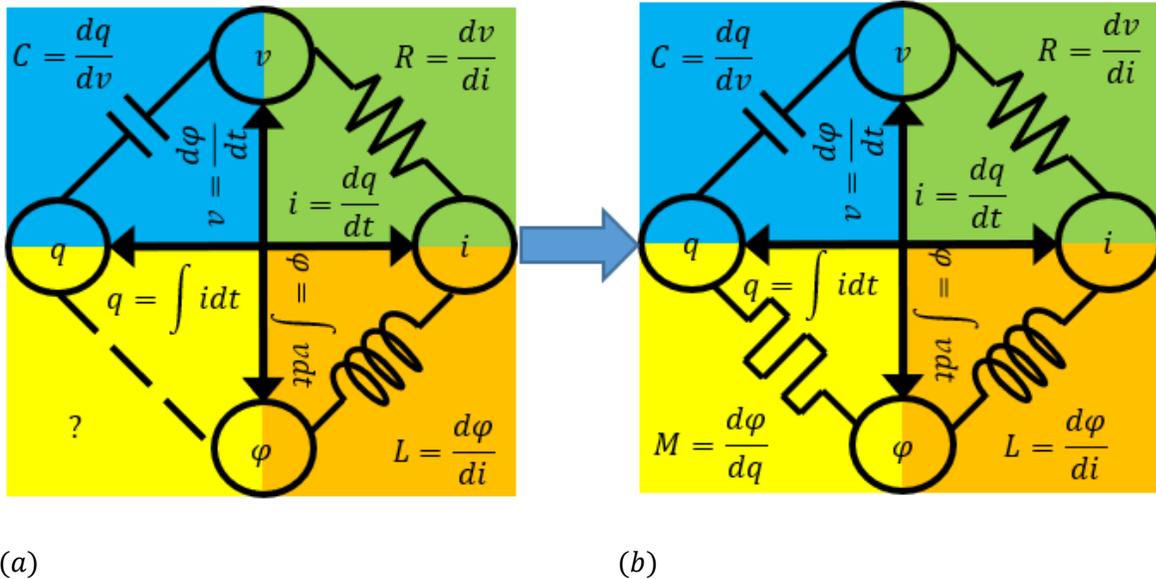


Figura 1.1 (a) Relación de las variables fundamentales en los elementos básicos de la teoría de circuitos clásica. (b) El memristor es el elemento de circuito que relaciona la carga eléctrica y el flujo magnético.

### 1.3 Curva $\phi - q$ característica

Al ser el elemento que relaciona el flujo y la carga, un memristor debe estar caracterizado por una curva  $\phi - q$ . Con el fin de obtener la curva  $\phi - q$  característica del memristor y debido a que aún no había sido descubierto como dispositivo físico, en [1] se propuso implementarlos por medio de mutadores.

Un mutador es una red lineal activa de dos puertos que transforma un elemento de red no lineal de un tipo, conectado en el puerto 2, a un elemento no lineal de otro tipo en el puerto uno [5], en el sentido que puede transformar, por ejemplo, una curva característica  $v - i$  a su correspondiente curva  $\phi - q$ , siendo éstas idénticas. Para la realización de un memristor con una curva  $\phi - q$  dada, se cuenta con tres tipos de mutadores: M-R, M-C y M-L, en los cuales se obtiene dicha curva

característica del memristor conectando un resistor, un capacitor o un inductor no lineal a través de su respectivo mutador. En la Figura 1.2 se muestra el mutador M-R empleado en [1] para implementar un memristor, en la Figura 1.3 se muestran las curvas obtenidas.

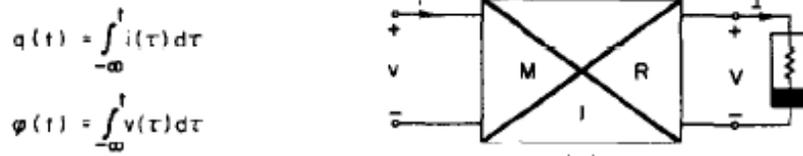


Figura 1.2. Mutador M-R usado en [1] para obtener la característica  $\varphi - q$  de un memristor.

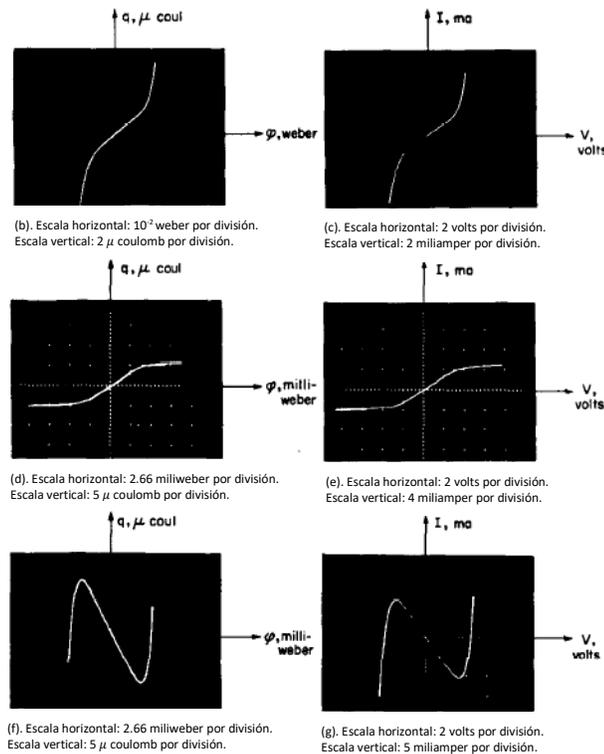


Figura 1.3. Curvas características  $\varphi - q$  de tres memristor (izquierda) obtenidas a partir de sus correspondientes curvas  $v - i$  (derecha) de resistores no lineales, empleando un mutador M-R [1].

### 1.3.1 Símbolo

El símbolo propuesto por el Dr. Chua en [1] para representar el memristor se muestra en la Figura 1.4.



Figura 1.4. Símbolo del memristor propuesto por Leon O. Chua

### 1.3.2 Memristancia y memductancia

Un memristor es controlado por carga, si su relación  $\varphi - q$  puede ser expresada por una función que únicamente dependa de la carga, en cuyo caso, dicha relación está dada por la ecuación (1.2). Por otro lado, es controlado por flujo si su relación característica se expresa sólo en función del flujo, en cuyo caso está dada por (1.3).

$$M(q) = \frac{d\varphi(q)}{dq} \quad (1.2)$$

$$G(\varphi) = \frac{dq(\varphi)}{d\varphi} \quad (1.3)$$

De acuerdo con las ecuaciones anteriores y como se expone en [2], los memristores no aparecen en la teoría de circuitos lineales porque están definidos por relaciones no lineales como la presentada en (1.4).

$$\varphi = f(q) \quad (1.4)$$

Derivando (1.4) respecto al tiempo, se obtiene:

$$\frac{d\varphi}{dt} = \frac{df(q)}{dq} \frac{dq}{dt} \quad \therefore \quad v = \frac{df(q)}{dq} \quad (1.5)$$

Asociando (1.5) y (1.2) se aprecia que:

$$\frac{df(q)}{dq} = \frac{d\varphi(q)}{dq} = M(q) \quad (1.6)$$

Por lo tanto

$$v = M(q)i \quad (1.7)$$

De lo anterior se aprecia que el término  $M(q)$  posee unidades de resistencia ( $\Omega$ ), este término es llamado memristancia y puede ser interpretado como un resistor dependiente de la carga.

De igual manera, para un memristor controlado por flujo, en el cual la carga es dependiente del flujo ( $q = f(\varphi)$ ), se obtiene:

$$\frac{dq}{dt} = \frac{df(\varphi)}{d\varphi} \frac{d\varphi}{dt} \quad \therefore \quad i = \frac{df(\varphi)}{d\varphi} v \quad (1.8)$$

Donde, relacionando (1.8) con (1.3), se obtiene que:

$$\frac{df(\varphi)}{d\varphi} = \frac{dq(\varphi)}{d\varphi} = G(\varphi) \quad (1.9)$$

Quedando (1.8) como

$$i = G(\varphi)v \quad (1.10)$$

El término  $G(\varphi)$  de la ecuación (1.10), al tener unidades de conductancia (s), es llamado memductancia y, similarmente a la memristancia, puede ser interpretado como una conductancia dependiente del flujo.

Por otro lado, un memristor lineal se define como:

$$\varphi = Rq \quad (1.11)$$

Derivando (1.11) respecto al tiempo, se obtiene:

$$v = Ri \quad (1.12)$$

De donde se observa que un memristor lineal equivale a un resistor lineal. Lo que también es cierto para una expresión en términos de la conductancia  $G$ .

Nótese de (1.7) y de (1.10), que la memristancia y memductancia dependen de la integral respecto al tiempo de la corriente y el voltaje, respectivamente. Es decir, su resistencia o conductancia dependen de la historia de la corriente o voltaje del memristor, según sea el caso. Esta dependencia proporciona al dispositivo de un efecto de memoria, ésta es la razón por la que fue nombrado memristor, pues es la contracción de memory resistor.

### 1.3.3 Potencia disipada

Un memristor controlado por carga es pasivo si, y solo si, su memristancia  $M(q)$  es siempre positiva, esto es,  $M(q) \geq 0$ .

Entonces la potencia instantánea disipada por un memristor está dada por

$$p(t) = v(t)i(t) = M(q(t))[i(t)]^2 \quad (1.13)$$

### 1.4 Sistemas memristivos

A pesar de que puede realizarse un buen modelado de dispositivos y sistemas con las propiedades del memristor, existe una amplia variedad de dispositivos y sistemas cuyas características se asemejan a las de los memristores pero que, sin embargo, no pueden ser modeladas por ellos. Por esta razón el profesor Chua junto con su estudiante Kang generalizaron el concepto del memristor a una amplia clase de sistemas dinámicos no lineales a la que llamaron sistemas memristivos [3]. Al tratarse de sistemas dinámicos, estos sistemas están definidos por su realización en el espacio de estados:

$$\dot{x} = f(x, u, t) \quad (1.14)$$

$$y = g(x, u, t)u \quad (1.15)$$

Donde  $u$  y  $y$  son la entrada y salida del sistema, respectivamente, y  $x$  es la variable de estado del sistema. De acuerdo con la teoría de control moderna [4], en la variable de estado es donde se recoge toda la información del sistema en un determinado instante y es posible determinar cualquier variable del sistema en un instante posterior conociendo la entrada a partir de dicho instante.

La ecuación (1.14) se conoce como ecuación de estado, en ésta se representa la forma en la que el estado del sistema evoluciona, además, de que en ella se incorpora el efecto de memoria a través de la variable de estado. Por otro lado, (1.15) es llamada ecuación de salida.

Lo que distingue a un sistema memristivo de un sistema dinámico arbitrario, es el hecho de que la función  $f$  en (1.14), es una función vectorial continua de dimensión  $n$  y  $g$ , en (1.15), es una función escalar continua. Esto hace que la función de salida sea igual al producto entre la entrada y la función  $g$  [3]. De lo anterior, se tiene,

entonces, que la salida del sistema es igual a cero cuando el producto de  $u$  y  $g$  es igual a cero, lo cual solo ocurre si la entrada es igual a cero, independientemente del valor que tenga el estado  $x$ . Ésta es una de las principales propiedades de los sistemas memristivos y se manifiesta en forma de una figura de Lissajous que siempre pasa por el origen por lo que también se le conoce como lazo de histéresis pinchado.

#### 1.4.1 Sistemas memristivos controlados por voltaje o por corriente

Los sistemas memristivos pueden ser controlados por voltaje o por corriente, dependiendo de la variable en la que se exprese su representación en el espacio de estado. Así un sistema memristivo de orden  $n$  controlado por corriente se representa por:

$$\begin{aligned}\dot{x} &= f(x, i, t) \\ v &= R(x, i, t)i\end{aligned}\tag{1.16}$$

Mientras que un sistema memristivo de orden  $n$  controlado por voltaje está dado por:

$$\begin{aligned}\dot{x} &= f(x, v, t) \\ i &= G(x, v, t)v\end{aligned}\tag{1.17}$$

Tanto en (1.16) como en (1.17),  $v$  e  $i$  denotan el voltaje y la corriente en las terminales de los sistemas memristivos, respectivamente. La función  $f$  se define de la misma manera que en (1.14), mientras que las funciones  $R$  y  $G$  son similares a  $g$  en (1.15).

#### 1.4.2 Sistemas memristivos invariantes en el tiempo

En el caso especial en el que el sistema es invariante en el tiempo, es decir, que tanto la función  $f$  como las funciones  $R$  y  $G$  no son funciones explícitas del tiempo  $t$ , se tiene:

$$\begin{aligned}\dot{x} &= f(x, i) \\ v &= R(x)i\end{aligned}\tag{1.18}$$

Para un sistema controlado por corriente, y

$$\begin{aligned}\dot{x} &= f(x, v) \\ i &= G(x)v\end{aligned}\tag{1.19}$$

Para un sistema controlado por voltaje.

Cabe señalar que, en ambas ecuaciones, (1.18) y (1.19),  $R$  y  $G$  tampoco son funciones explícitas de la corriente  $i$  y el voltaje  $v$ , respectivamente.

### 1.4.3 Potencia disipada

Al igual que los memristores, los sistemas memristivos son pasivos, esto es, no proporcionan energía. Entonces, para un sistema memristivo invariante en tiempo controlado por corriente,  $R(x) = 0$ , si y sólo si,  $i = 0$ . Lo que implica que,  $R(x) \geq 0$  para cualquier corriente de entrada  $i(t)$ , por lo que la potencia disipada está dada por:

$$p(t) = \int_{t_0}^t v(\tau) i(\tau) d\tau = \int_{t_0}^t R(x(\tau), i(\tau)) i^2(\tau) d\tau\tag{1.20}$$

Cabe mencionar que, a diferencia de otros elementos de circuitos que poseen memoria, como son el capacitor y el inductor, los memristores no introducen un corrimiento de fase entre la señal de entrada y la señal de salida.

## 1.5 Características de los *fingerprints*

Como se mencionó anteriormente, la característica que distingue a un sistema memristivo de algún otro sistema dinámico, es que su salida es cero cuando su entrada es cero, independientemente del valor que tenga su variable de estado, manifestándose en una figura de Lissajous que siempre pasa a través del origen. Esta figura de Lissajous es también conocida como lazo de histéresis pinchado o *fingerprint*.

En [6] se presentaron tres características que deben cumplir los *fingerprints* de un dispositivo para que pueda ser clasificado como memristor.

### 1.5.1 Lazo de histéresis pinchado

El lazo de histéresis pinchado es una figura de Lissajous en el plano  $i - v$  de un dispositivo memristivo, obtenida al aplicar una señal de excitación bipolar periódica como la presentada en la ecuación (1.21).

$$v(t) = A \sin(\omega t) \quad (1.21)$$

Esta figura de Lissajous es doble valuada en  $(v(t), i(t))$ , es decir, para cualquier valor de voltaje de la señal de excitación ( $v \in [-A, A]$ ) le corresponde a lo mucho dos valores distintos de corriente, lo cual se cumple para todo  $t$ , excepto en el origen, en donde está pinchado; lo que significa que debe de pasar por el origen cuando  $i = 0$ , si se trata de un dispositivo memristivo controlado por corriente, o cuando  $v = 0$ , si es controlado por voltaje.

Para que un sistema memristivo tenga un lazo de histéresis pinchado, su ecuación de estado debe de tener una solución periódica única al ser aplicada una señal de excitación como la mencionada anteriormente [6].

De acuerdo con un ejemplo desarrollado en [7], la gráfica del lazo de histéresis pinchado perteneciente a un dispositivo memristivo controlado por flujo se obtiene graficando la señal de excitación de voltaje  $v(t)$  vs su respuesta en corriente  $i(t)$ . Para determinar la respuesta de corriente del dispositivo memristivo, se considera que la carga tiene una dependencia cúbica del flujo, teniendo una relación constitutiva dada por:

$$q = \varphi + \frac{1}{3} \varphi^3 \quad (1.22)$$

En donde  $q$  y  $\varphi$  se definen matemáticamente y no requieren de interpretación física.

Para una señal de voltaje dada por (1.21), en donde  $A = 1$  y  $\omega = 1$ , el flujo se calcula usando la ecuación integral que lo define

$$\varphi = \int_0^t v(\tau) d\tau \quad (1.23)$$

Sustituyendo la expresión del voltaje se obtiene:

$$\varphi = \int_0^t A \sin(\omega \tau) d\tau = \frac{A}{\omega} [1 - \cos(\omega t)] = 1 - \cos(t) \quad (1.24)$$

Sustituyendo (1.24) en (1.22) para obtener la carga asociada

$$q = \frac{A}{\omega} (1 - \cos(\omega t)) \left(1 + \frac{A^2}{3\omega^2} (1 - \cos(\omega t))^2\right) \quad (1.25)$$

De donde, se obtiene la respuesta en corriente del sistema memristivo por medio de la ecuación diferencial que define a la corriente

$$i = \frac{dq}{dt} \quad (1.26)$$

Sustituyendo la expresión de la carga y derivando, se tiene que la corriente es

$$i = A \sin(\omega t) + \frac{A^3}{\omega^2} (1 - \cos(\omega t))^2 \sin(\omega t) \quad (1.27)$$

La relación constitutiva  $\varphi - q$  dada en la ecuación (1.22) se muestra en la Figura 1.5, mientras que las señales de voltaje y flujo establecidas por las ecuaciones (1.21) y (1.24), respectivamente, se presentan en la Figura 1.6 a). De igual manera, la señal de corriente obtenida en (1.27) y la carga de la ecuación (1.25) se exponen en la Figura 1.6 b). Obsérvese que tanto la corriente como el voltaje en la Figura 1.6 son bipolares, es decir, que presentan valores positivos y negativos, mientras que las señales del flujo y la carga son siempre positivas. Con base a esto último, se considera, entonces, que el punto de operación del dispositivo memristivo, al que se le aplica una señal senoidal de voltaje como la de (1.21), se tiene solo en la parte de la curva  $\varphi - q$  que se encuentra en el primer cuadrante de la Figura 1.5, en donde su memductancia asociada es la pendiente de dicha curva.

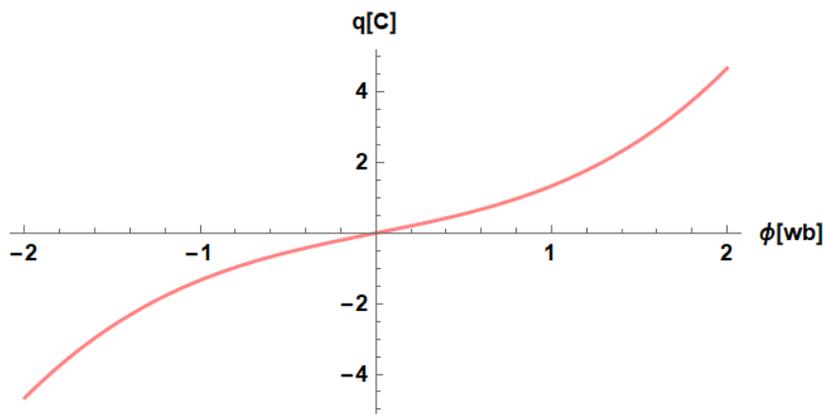


Figura 1.5 Gráfica de la relación constitutiva  $\varphi - q$

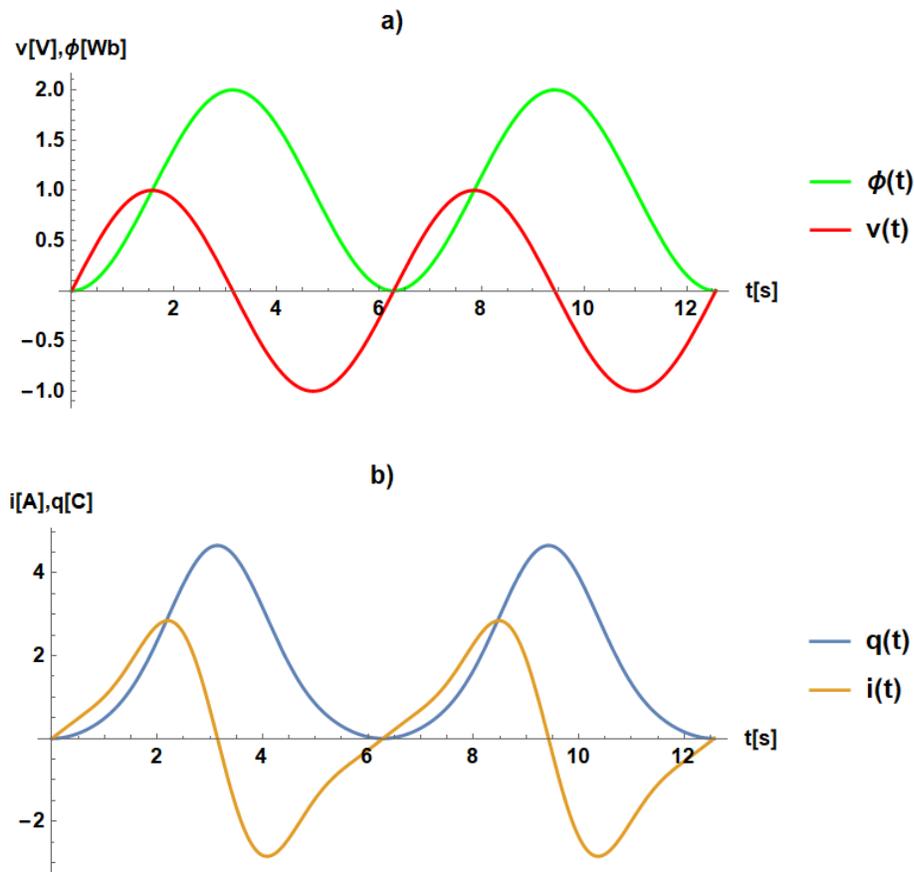


Figura 1.6 a) señal de voltaje de entrada y flujo correspondiente, b) corriente generada y carga correspondiente.

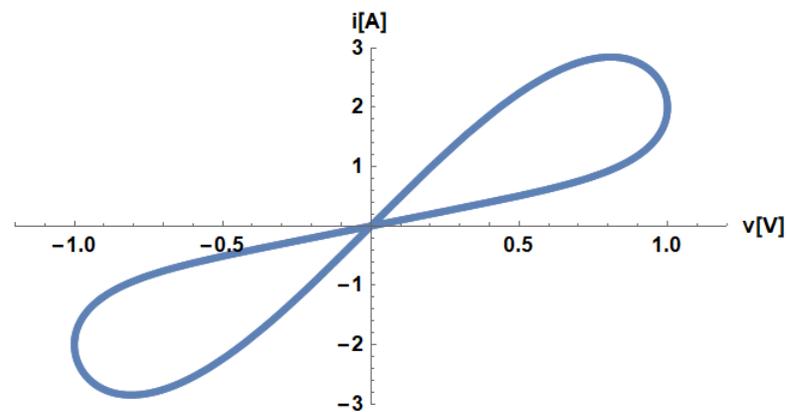


Figura 1.7 Lazo de histéresis obtenido al graficar la  $i$  vs  $v$ .

El lazo de histéresis pinchado obtenido al graficar la señal de voltaje de (1.21) contra la corriente obtenida en (1.27) se presenta en la Figura 1.7. De la Figura 1.6, se observa también, que los valores pico del voltaje y la corriente no ocurren en el

mismo instante de tiempo, fenómeno que también favorece a la formación del lazo de histéresis.

De la figura anterior, dada la forma del lazo de histéresis, con dos líneas aproximadamente rectas con pendientes distintas cruzando por el origen, y teniendo en cuenta que la pendiente es la memductancia (conductancia), se aprecia la existencia de un fenómeno de conmutación de resistencia.

Existen sistemas que, cuando se encuentran bajo ciertas condiciones específicas o con determinada condición inicial, pueden presentar el lazo de histéresis pinchado que es característico de los sistemas memristivos. Sin embargo, estos sistemas no deben ser clasificados como memristores pues esta característica solo se presenta bajo condiciones de degradación. Con el fin de ilustrar estos casos, a continuación, se presentan tres ejemplos de sistemas que poseen este comportamiento, los cuales son abordados en [8] y [7].

Los sistemas descritos por

$$\begin{aligned} y &= u + 2x \\ \frac{dx}{dt} &= u^2 - \frac{1}{2} \end{aligned} \quad (1.28)$$

Y por

$$\begin{aligned} y &= u + [1 - x^2]x \\ \frac{dx}{dt} &= \omega u \end{aligned} \quad (1.29)$$

Al aplicarles una señal de excitación como la dada en la ecuación (1.21), en la cual  $\omega = 5$  y  $A = 1$ , y, condiciones iniciales de  $x(0) = 0$ ; para el sistema de (1.28) y,  $x(0) = -A$  para (1.29), presentan un lazo de histéresis pinchado. Conforme la amplitud de las señales de excitación se incrementa, sus lazos de histéresis se pierden, por lo que estos sistemas no son memristivos. En la Figura 1.8 a) se muestra cómo se deforma la curva  $i - v$  del sistema (1.28) al realizar la variación de amplitud mencionada, mientras que en la Figura 1.8 b) se tiene la variación para el sistema (1.29). El sistema dado por:

$$y = u + x \frac{du}{dt} \quad (1.30)$$

$$\frac{d^2x}{dt^2} = \omega^2 u$$

presenta un lazo de histéresis pinchado si se le aplica una señal de excitación senoidal como la de la ecuación (1.21), con  $A = 0.8$  y  $\omega = 3$ , para las condiciones iniciales  $\frac{dx(0)}{dt} = -A\omega$  y  $x(0) = 0$ . Pero, al aplicársele una señal de excitación periódica no senoidal  $u = A\sin(\omega t) + B\cos(2\omega t)$  su figura de Lissajous deja de estar pinchada en el origen. Las gráficas de las curvas  $i - v$  descritas de este sistema se muestran en la Figura 1.9.

Cabe mencionar que, como la figura de Lissajous pinchada en el origen presentada en la Figura 1.9 pasa a los cuadrantes 2 y 4, el lazo de histéresis pinchado que el sistema (1.30) presenta, tampoco podría pertenecerle a un memristor pasivo.

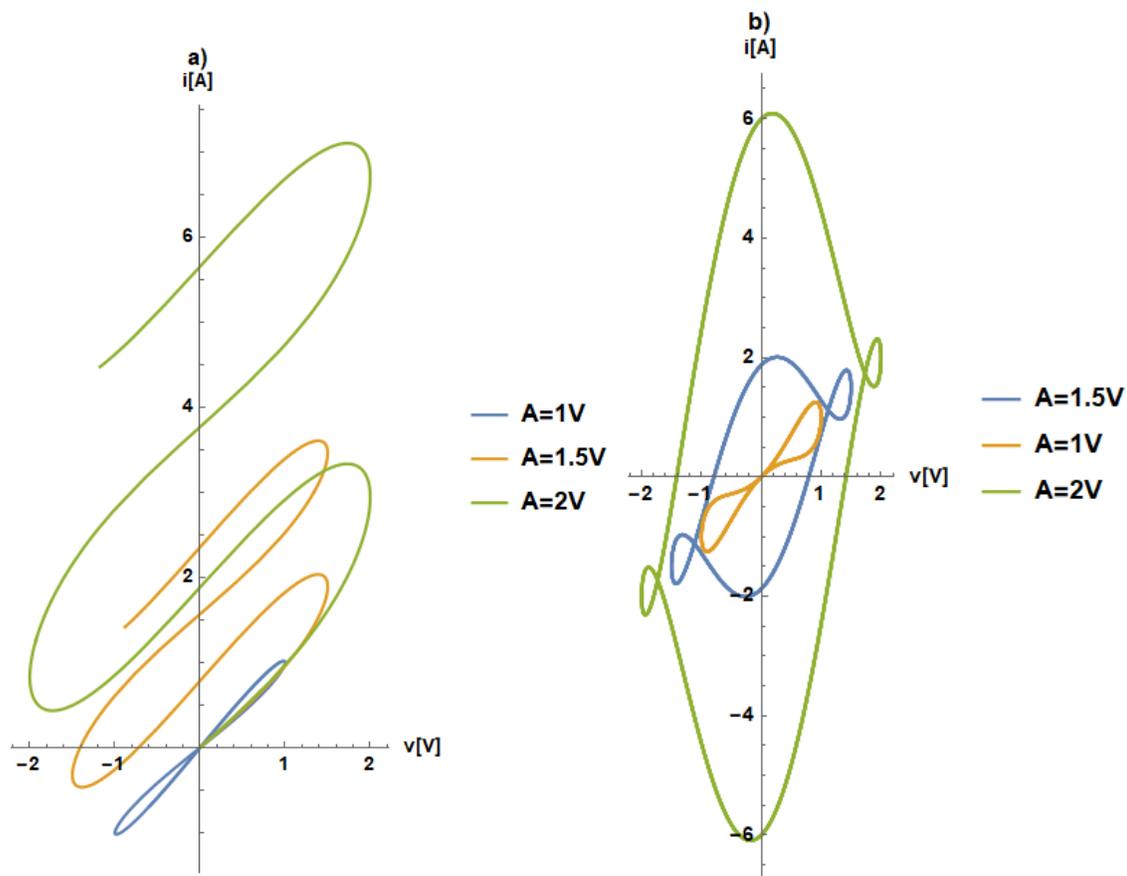


Figura 1.8. Variaciones de las curvas  $i-v$  de sistemas no memristivos producidas al variar la amplitud de la señal de excitación para a) sistema descrito por (1.28) y b) sistema descrito por (1.29).

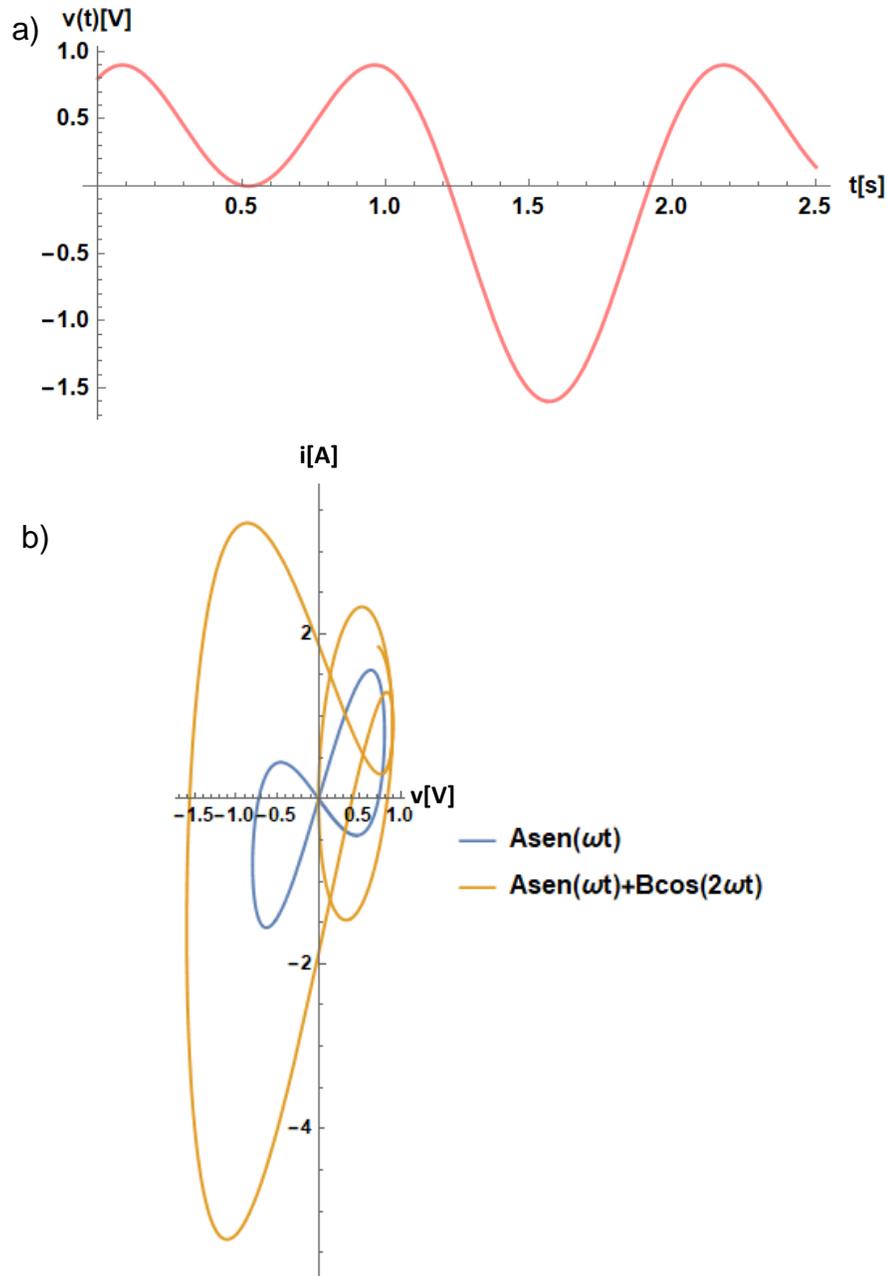


Figura 1.9 a) Señal periódica no senoidal, b) Variaciones en la curva de Lissajous del sistema (1.30) al aplicarle la señal de a).

En los tres sistemas mencionados anteriormente, además de las distorsiones que presentan en el lazo de histéresis pinchado al variar la amplitud de la señal de excitación o al cambiarla por una señal no senoidal, también experimentan distorsión al cambiar su condición inicial. En la Figura 1.10 se muestra dicha variación para cada sistema, de acuerdo con [7] y [8]. La gráfica de la Figura 1.10 a) muestra la variación en el lazo de histéresis pinchado perteneciente al sistema

descrito por (1.28), la Figura 1.10 b) pertenece al sistema de (1.29) mientras que los cambios de las curvas  $i - v$  del sistema de (1.30) se presentan en la Figura 1.10 c).

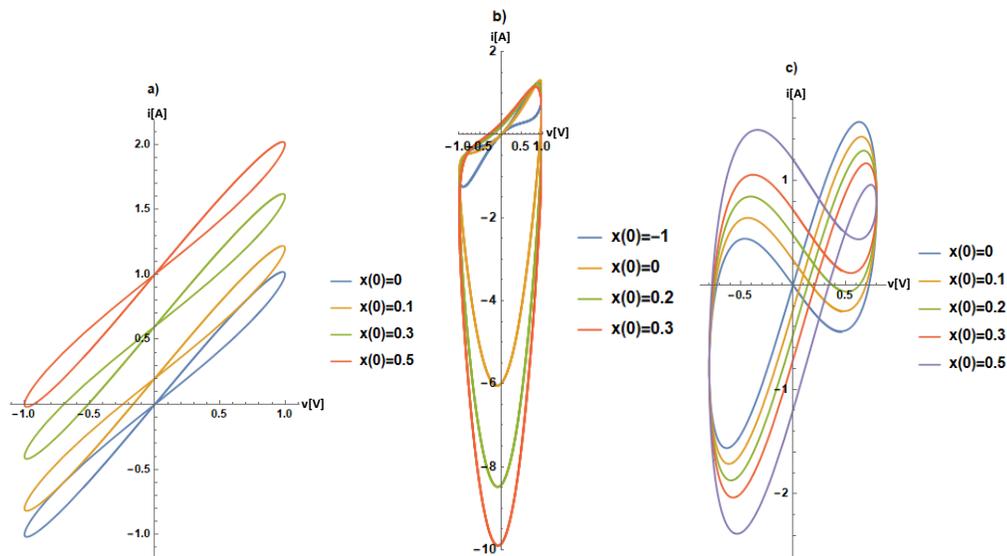


Figura 1.10 Distorsión en los lazos de histéresis pinchados de los sistemas a) (1.28), b) (1.29) y c) (1.30) presentada al cambiar las condiciones iniciales.

Para que un sistema pueda ser considerado memristivo siempre debe de tener un lazo de histéresis pinchado en el origen, es decir, para cualquier valor posible de la condición inicial, frecuencia  $\omega$ , amplitud  $A$  o forma de onda de la señal de excitación.

### 1.5.2 Área del lóbulo del lazo de histéresis

Otra característica distintiva de los memristores es la dependencia que tiene la forma del lazo de histéresis de la frecuencia de la señal de excitación, de tal forma que, al incrementar la frecuencia, el lazo de histéresis se contrae, disminuyendo el área que éste encierra en su interior. Esta afirmación supone la existencia de una frecuencia crítica  $\omega^*$  [6], por arriba de la cual el área de los lóbulos del lazo de histéresis decrece monótonamente conforme la frecuencia de la señal de entrada se incrementa ( $\omega > \omega^*$ ).

Para comprobar esta propiedad es necesario demostrar la dependencia que el área del lóbulo tiene de la frecuencia. Para ello considérese el dispositivo memristivo controlado por flujo de la sección anterior, el cual tiene una relación constitutiva dada por (1.22) y, al aplicar la señal de excitación de (1.21) tiene una respuesta de

corriente de acuerdo con (1.27). El área de los lóbulos del lazo de histéresis de este sistema puede calcularse realizando la integral de la curva paramétrica que se muestra en la Figura 1.7. Entonces, el área bajo una curva paramétrica para la cual  $x = f(t)$  y  $y = g(t)$  está dada por:

$$a = \int_{\alpha}^{\beta} g(t)f'(t)dt \quad \text{si } f(\alpha) < f(\beta) \quad (1.31)$$

En dónde  $\alpha$  y  $\beta$  son los límites inferior y superior que definen el intervalo de integración  $[\alpha, \beta]$ . El lazo de histéresis de la Figura 1.7 se forma a lo largo de un periodo  $T$ , formandose cada lóbulo en medio periodo  $\left(\frac{T}{2}\right)$ . Por lo tanto, el área encerrada por uno de los lóbulos es

$$a_{lobulo} = \int_{\frac{T}{2}}^{\frac{T}{4}} i(t)v'(t)dt - \int_0^{\frac{T}{4}} i(t)v'(t)dt \quad (1.32)$$

De (1.32) se aprecia que el área del lóbulo corresponde a la resta del área bajo la curva en  $\frac{T}{4} \leq t \leq \frac{T}{2}$  menos el área bajo la curva en  $0 \leq t \leq \frac{T}{4}$  por lo que se trata de la misma integral evaluada en intervalos de tiempo distintos. Sustituyendo las expresiones de voltaje y corriente en (1.31) se obtiene

$$a = \int_{\alpha}^{\beta} \left( A \sin(\omega t) + \frac{A^3}{\omega^2} (1 - \cos(\omega t))^2 \sin(\omega t) \right) A \omega \cos(\omega t) dt \quad (1.33)$$

De identidades trigonométricas, se sabe que

$$1 - \cos(\omega t) = 2 \sin^2\left(\frac{\omega t}{2}\right) \quad (1.34)$$

Sustituyendo (1.34) en (1.33) se tiene

$$a = \int_{\alpha}^{\beta} \left( A \sin(\omega t) + \frac{4A^3}{\omega^2} \sin^4\left(\frac{\omega t}{2}\right) \sin(\omega t) \right) A \omega \cos(\omega t) dt \quad (1.35)$$

Ya que

$$\sin^4\left(\frac{\omega t}{2}\right) = \frac{1}{8} (-4 \cos(t\omega) + \cos(2t\omega) + 3) \quad (1.36)$$

(1.35) queda como

$$a = \int_{\alpha}^{\beta} \left( A \sin(\omega t) + \frac{A^3}{2\omega^2} (-4\cos(t\omega) + \cos(2t\omega) + 3)\sin(\omega t) \right) A\omega \cos(\omega t) dt \quad (1.37)$$

Realizando la multiplicación se obtienen las siguientes integrales:

$$a = A^2\omega \int_{\alpha}^{\beta} \sin(\omega t)\cos(\omega t) dt - \frac{2A^4}{\omega} \int_{\alpha}^{\beta} \cos^2(t\omega) \sin(\omega t) dt + \frac{A^4}{2\omega} \int_{\alpha}^{\beta} \cos(2t\omega)\sin(\omega t)\cos(\omega t) dt + \frac{3A^4}{2\omega} \int_{\alpha}^{\beta} \sin(\omega t)\cos(\omega t) dt \quad (1.38)$$

Realizando las integrales se obtiene:

$$a = -\frac{A^2}{2} \cos^2(t\omega) \Big|_{\alpha}^{\beta} + \frac{2A^4}{3\omega^2} \cos^3(t\omega) \Big|_{\alpha}^{\beta} - \frac{A^4}{32\omega^2} \cos(4t\omega) \Big|_{\alpha}^{\beta} - \frac{3A^4}{4\omega^2} \cos^2(t\omega) \Big|_{\alpha}^{\beta} \quad (1.39)$$

Haciendo la resta indicada por (1.32) y evaluando en los intervalos correspondientes, con un periodo  $T = \frac{2\pi}{\omega}$ , el área del lóbulo queda como:

$$\begin{aligned} a_{lobulo} &= \frac{A^2}{2} \left( -\cos^2\left(\frac{\pi}{2}\right) + \cos^2(\pi) \right) + \frac{2A^4}{3\omega^2} \left( \cos^3\left(\frac{\pi}{2}\right) - \cos^3(\pi) \right) \\ &+ \frac{A^4}{32\omega^2} \left( -\cos(2\pi) + \cos(4\pi) \right) + \frac{3A^4}{4\omega^2} \left( -\cos^2\left(\frac{\pi}{2}\right) + \cos^2(\pi) \right) \\ &- \frac{A^2}{2} \left( -\cos^2\left(\frac{\pi}{2}\right) + \cos^2(0) \right) - \frac{2A^4}{3\omega^2} \left( \cos^3\left(\frac{\pi}{2}\right) - \cos^3(0) \right) \\ &- \frac{A^4}{32\omega^2} \left( -\cos(2\pi) + \cos(0) \right) - \frac{3A^4}{4\omega^2} \left( -\cos^2\left(\frac{\pi}{2}\right) + \cos^2(0) \right) \end{aligned} \quad (1.40)$$

Simplificando, se llega a:

$$a_{lobulo} = \frac{A^2}{2} + \frac{2A^4}{3\omega^2} + \frac{3A^4}{4\omega^2} - \frac{A^2}{2} + \frac{2A^4}{3\omega^2} - \frac{3A^4}{4\omega^2} = \frac{16A^4}{12\omega^2} \quad (1.41)$$

De (1.41) se aprecia que el área del lóbulo es proporcional a la cuarta potencia de la amplitud de la señal de excitación e inversamente proporcional al cuadrado de su frecuencia, con lo que se demuestra que, conforme la frecuencia tiende a infinito, el área del lóbulo se hace cero. Esta variación del área del lóbulo puede apreciarse de manera gráfica en la Figura 1.11, en donde se presentan las gráficas de los lazos de histéresis del dispositivo memristivo en cuestión para distintos valores de frecuencia.

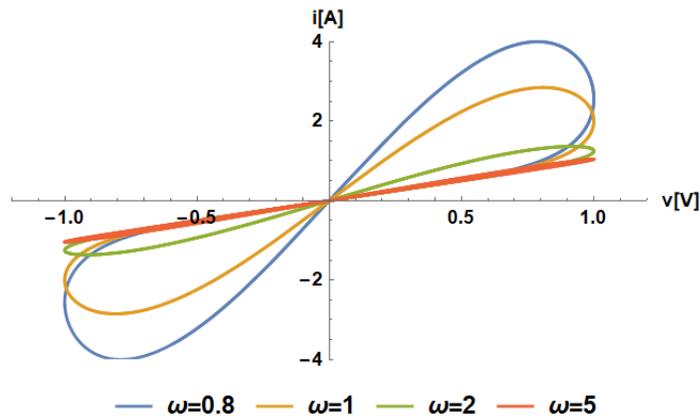


Figura 1.11 Reducción del área de los lóbulos al aumentar la frecuencia de la señal de excitación

Los lazos de histéresis pinchados pueden ser transversales o no transversales en el origen. Si la pendiente que tiene el lazo de histéresis, en el plano  $i - v$ , al acercarse al origen es distinta a la que tiene cuando se aleja, se dice que es transversal. Por otro lado, es no transversal, si la pendiente del lazo, al aproximarse al origen, es la misma que al alejarse. El lazo de histéresis que se presentó en la Figura 1.7 es transversal, un ejemplo de un lazo no transversal se presenta en la Figura 1.12.

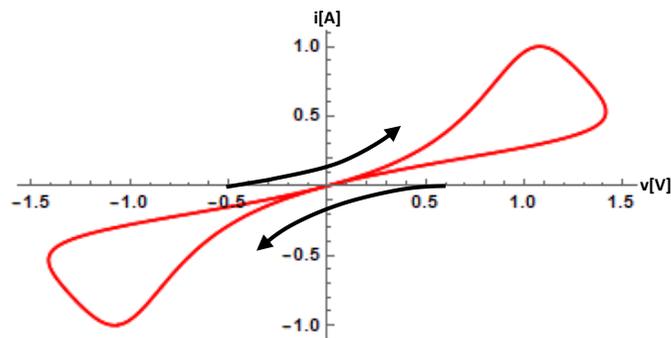


Figura 1.12 Lazo de histéresis no transversal

Nótese cómo el lazo no se cruza en el origen como el de la Figura 1.7, sino que se pincha y vuelve a abrirse.

### 1.5.3 Colapso del lazo de histéresis

En el punto anterior se expuso que el área de los lóbulos del lazo de histéresis pinchado decrece al aumentar la frecuencia de la señal de excitación. Partiendo de esto, se presenta otra propiedad característica del memristor, pues a pesar de que

la forma del lazo de histéresis pinchado llega a ser distinta para cada dispositivo memristivo, al seguir aumentando la frecuencia, de tal forma que tienda a infinito, todos ellos se degradan a un resistor lineal o no lineal e invariante en el tiempo, cuya curva característica  $v - i$  es ahora una función monovaluada que pasa a través del origen. Al igual que como sucede con las características anteriores, si, por ejemplo, un sistema presenta un lazo de histéresis pinchado en el origen, pero éste no colapsa en una función monovaluada, entonces no debe ser considerado memristivo. En la Figura 1.13 se muestran ejemplos de lazos de histéresis colapsados en funciones monovaluadas.

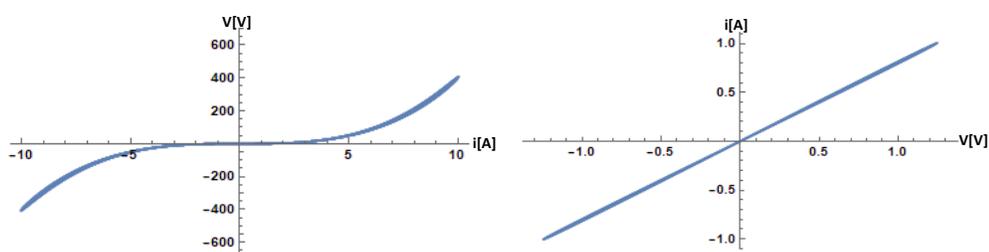


Figura 1.13 Lazos de histéresis colapsados en funciones monovaluadas en altas frecuencias

## 1.6 Clasificación de los memristores

Debido a que los *fingerprints* de un dispositivo memristivo llegan a tener diferencias con los de otro dispositivo, conservando las tres características descritas en la sección anterior, en [10] se estableció que los memristores pueden ser clasificados en tres clases de acuerdo con la complejidad de su representación matemática y el efecto que éstas tienen sobre los *fingerprints*. Estas clases son llamadas memristores ideales, que comprende a los memristores definidos en (1.7) y (1.10), memristores genéricos, los cuales son el caso especial indicado en (1.18) y (1.19), y memristores extendidos, siendo estos los sistemas descritos por (1.16) y (1.17). Cada una de estas clases posee dos representaciones, dependiendo de la señal de excitación que se emplee, serán controlados por corrientes o controlados por voltaje. Además, también se incluye una subclase derivada de los memristores genéricos la cual es llamada memristores genéricos ideales, que se obtiene por medio de una transformación matemática uno a uno. En el diagrama de la Figura

1.14 se representan la forma en que se relacionan las distintas clases de memristores.

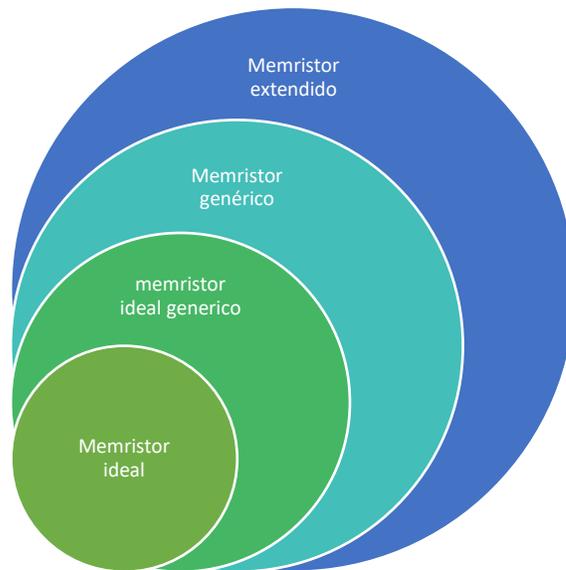


Figura 1.14 Clasificación de los memristores

### 1.6.1 Memristores ideales

Los memristores ideales se definen por funciones escalares simples, que corresponden a la memristancia o memductancia, dependiendo si son controlados por corriente o por voltaje, las cuales se obtienen de la relación constitutiva  $q - \varphi$ , pues son la pendiente de dicha curva; a partir de esta expresión y de la definición de corriente o voltaje, según sea el caso, se obtienen las ecuaciones que definen a los memristores ideales, la llamada ley de ohm dependiente del estado y la que vendría a ser la equivalente a la ecuación de estado en los sistemas memristivos, esta última indica cómo cambia la variable independiente respecto al tiempo.

Las ecuaciones para un memristor controlado por corriente son:

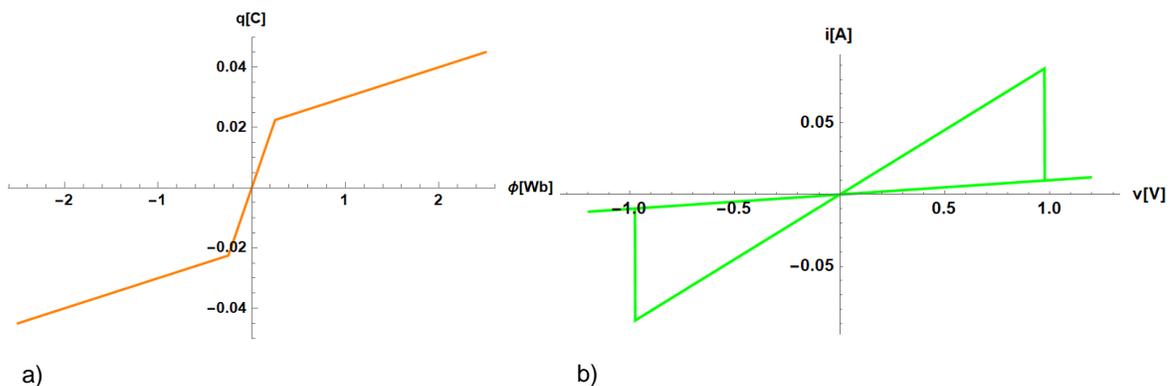
$$\begin{aligned} v &= R(q)i \\ \frac{dq}{dt} &= i \end{aligned} \tag{1.42}$$

Y para uno controlado por voltaje

$$i = G(\varphi)v \tag{1.43}$$

$$\frac{d\varphi}{dt} = v$$

La relación constitutiva de los memristores ideales puede estar caracterizada ya sea por una curva polinomial monótonamente creciente, como la mostrada en la Figura 1.5, o por una curva lineal por tramos, este último caso se ejemplifica en la Figura 1.15, donde se muestran la curva característica  $\varphi - q$  y su respectivo lazo de histéresis.



a)   
 Figura 1.15 a) Curva de la relación constitutiva  $\varphi - q$  definida por tramos, b) Lazo de histéresis pinchado para un memristor con la relación constitutiva de a).

Entre las características que distinguen los *fingerprints* de los memristores ideales de los de las demás clases se encuentran

- A menos de que el dispositivo se encuentre caracterizado por una curva  $\varphi - q$  lineal por tramos y su punto de operación se encuentre entre los dos puntos críticos, los memristores ideales no tienen curva de DC o es un punto, por lo cual no deben de conectarse a una fuente de DC como una pila, o se quemarían, esto se debe a que al aplicarse un voltaje  $E$  constante, el flujo sigue aumentando infinitamente; pues se define como la integral del voltaje.
- El lazo de histéresis pinchado presenta simetría impar respecto al origen al aplicársele una señal de excitación senoidal periódica, aún si tienen una curva característica  $\varphi - q$  que no sea simétrica; esto se debe a que el punto de operación se desplaza sobre la curva  $\varphi - q$  desde un punto inicial hasta un punto final en el semiciclo positivo y regresa al punto de origen en el semiciclo negativo.

- La forma del lazo de histéresis depende de la condición inicial, esto es más evidente en los memristores con una relación constitutiva lineal por tramos, como se muestra en la Figura 1.16.

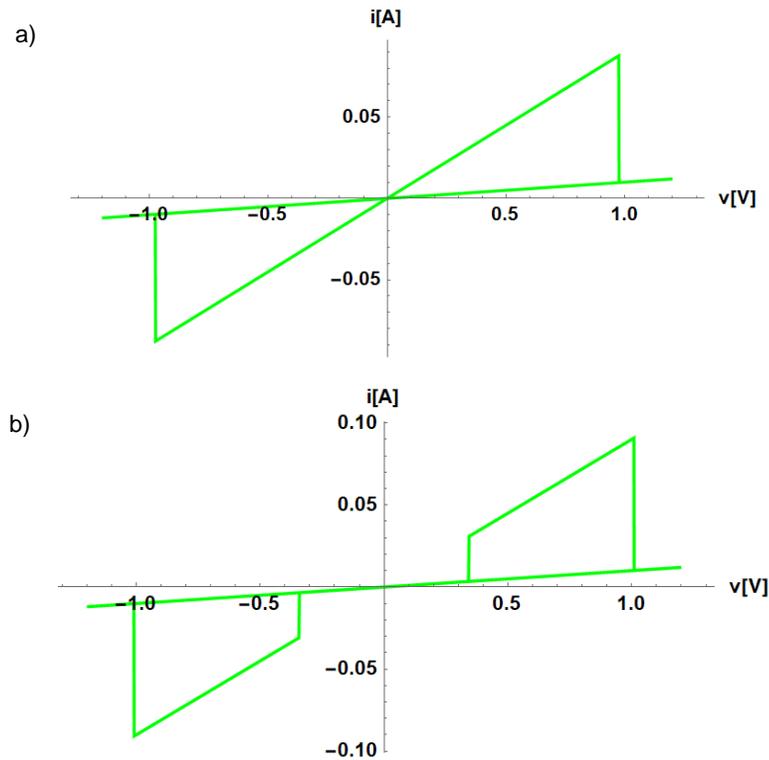


Figura 1.16 a) lazo de histéresis pinchado con una condición inicial  $\varphi_0 = 0.25$ , b) Lazo de histéresis pinchado con  $\varphi_0 = 0.3$ .

### 1.6.2 Memristores ideales genéricos

Todo memristor ideal puede convertirse en un memristor genérico definiendo una variable de estado escalar por medio de una función uno a uno diferenciable. A este tipo de memristores, cuya memristancia o memductancia ( $R(x), G(x)$ ) y ecuación de estado se derivan de la relación constitutiva de un memristor ideal, se les conoce como memristores ideales genéricos [10].

Las ecuaciones para un memristor ideal genérico controlado por voltaje son

$$i = G(x)v \quad (1.44)$$

$$\frac{dx}{dt} = \hat{g}(x)v$$

Y las de uno controlado por corriente

$$\begin{aligned} v &= R(x)i \\ \frac{dx}{dt} &= \hat{f}(x)i \end{aligned} \tag{1.45}$$

Donde  $R(x)$  y  $G(x)$  son la memristancia y la memductancia, respectivamente, y  $\hat{f}(x, i)$  y  $\hat{g}(x, v)$  son las funciones que definen la ecuación de estado.

Para la obtención de un memristor ideal genérico se realiza el siguiente procedimiento [10]:

1. Se parte de la relación constitutiva de un memristor ideal como, por ejemplo, la definida en la ecuación (1.22)

$$q = \varphi + \frac{1}{3}\varphi^3 \triangleq \hat{q}(\varphi) \tag{1.46}$$

2. Se escoge una función uno a uno diferenciable

$$x = \varphi^3 \triangleq \hat{x}(\varphi) \tag{1.47}$$

Y su obtiene su función inversa

$$\varphi = x^{1/3} \triangleq \hat{x}^{-1}(\varphi) \tag{1.48}$$

3. Se obtiene la memductancia por medio de

$$G(x) = \left. \frac{d\hat{q}(\varphi)}{dt} \right|_{\varphi=x^{1/3}} = (1 + \varphi^2)|_{\varphi=x^{1/3}} = 1 + x^{2/3} \tag{1.49}$$

4. Se obtiene la función de la ecuación de estado con

$$\hat{g}(x) = \left. \frac{d\hat{q}(\varphi)}{d\varphi} \right|_{\varphi=x^{1/3}} = 3\varphi^2|_{\varphi=x^{1/3}} = 3x^{2/3} \tag{1.50}$$

5. Substituyendo  $G(x)$  y  $\hat{g}(x)$  en (1.44) de las expresiones del memristor ideal genérico controlado por voltaje.

$$i = (1 + x^{2/3})v \tag{1.51}$$

$$\frac{dx}{dt} = (3x^{2/3})v$$

Una vez que se tiene un memristor ideal puede definirse una infinidad de memristores ideales genéricos. Ya que un memristor ideal y uno ideal genérico son matemáticamente equivalentes, ambos presentan lazos de histéresis pinchados idénticos cuando se les alimenta con la misma señal de entrada y tienen las mismas condiciones iniciales [11].

El proceso de obtención del memristor ideal genérico es un proceso bidireccional, es decir, una vez que se tiene un memristor ideal genérico se pueden encontrar las expresiones del memristor ideal del cual se derivó.

Tanto los memristores ideales como los ideales genéricos son memorias analógicas no volátiles.

### 1.6.3 Memristores genéricos

Los memristores genéricos son aquellos cuyas leyes de ohm dependientes del estado y ecuación del estado tienen la forma

$$\begin{aligned} v &= R(x)i \\ \frac{dx}{dt} &= f(x, i) \end{aligned} \tag{1.52}$$

Si son controlados por corriente, o

$$\begin{aligned} i &= G(x)v \\ \frac{dx}{dt} &= g(x, v) \end{aligned} \tag{1.53}$$

para los controlados por voltaje.

De las ecuaciones anteriores y de las definiciones (1.44) y (1.45) del memristor ideal genérico, se tiene que la diferencia entre un memristor genérico y uno ideal genérico, radica en que la ecuación de estado de un memristor genérico depende directamente de la señal de alimentación, mientras que en el ideal genérico la ecuación de estado es una función del estado que multiplica a la señal de excitación.

Los *fingerprints* de los memristores genéricos poseen las siguientes características:

- tienen curvas de DC definidas que resultan ser funciones monovaluadas.
- sus lazos de histéresis pinchada no son simétricos.
- la forma del lazo depende de la amplitud de la señal de excitación.
- sus lazos de histéresis pinchados colapsan en una línea recta cuando la frecuencia tiende a infinito.

En las Figura 1.17 y Figura 1.18 se presentan algunas de las características de los memristores genéricos mencionadas.

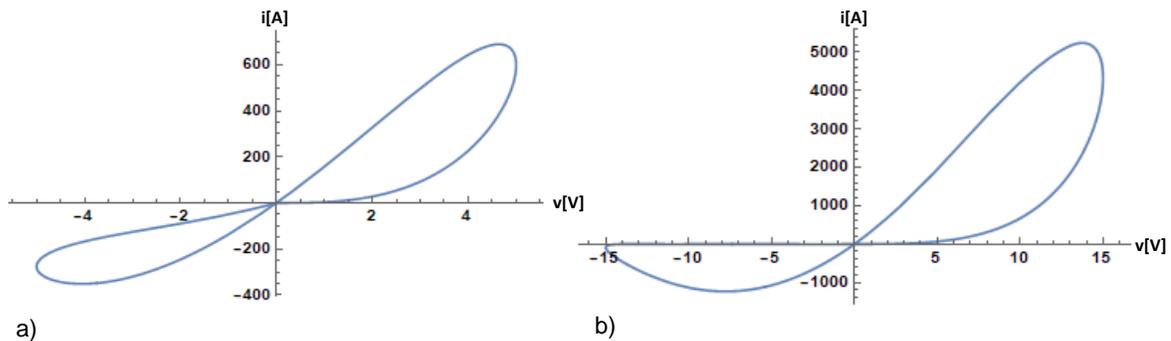


Figura 1.17 a) Lazo de histéresis no simétrico respecto al origen ( $A=5$ ), b) La forma del lazo cambia con la amplitud de la señal de excitación ( $A=15$ ).

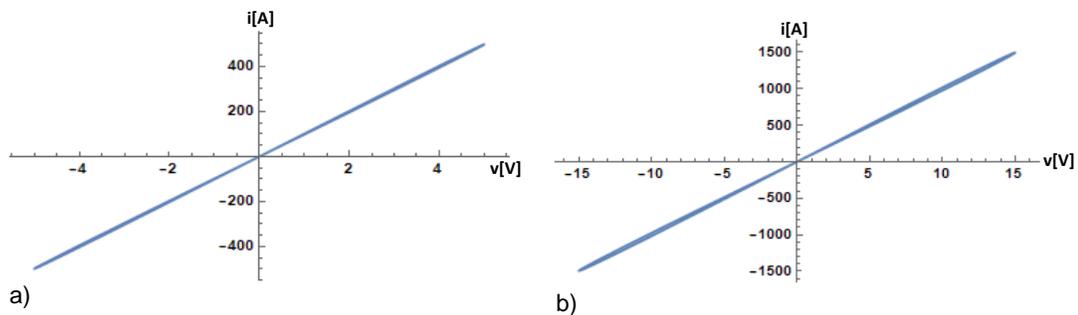


Figura 1.18 a) lazos de histéresis colapsados para amplitudes de a)  $5v$  y b)  $15v$ . La pendiente de ambas rectas es la misma a pesar de tener diferentes amplitudes.

#### 1.6.4 Memristores extendidos

Los memristores extendidos corresponden a la definición de sistemas memristivos hecha en (1.16) y (1.17), teniéndose entonces, que un memristor extendido controlado por corriente está dado por

$$v = R(x, i)i; R(x, 0) \neq \infty$$

$$\frac{dx}{dt} = f(x, i) \tag{1.54}$$

Mientras tanto, uno controlado por voltaje

$$i = G(x, v)v; \quad g(x, 0) \neq \infty$$

$$\frac{dx}{dt} = g(x, v) \quad (1.55)$$

Debido a que los memristores genéricos son un caso particular de los memristores extendidos, estos últimos poseen características similares a las ya descritas para los memristores genéricos. Entre las características que se deben resaltar se encuentran:

- llegan a tener varias curvas de DC.
- pueden no tener simetría respecto al origen.
- los lazos de histéresis colapsan en funciones monovaluadas.

En la Figura 1.19 se muestra un ejemplo de lazo de histéresis de un memristor extendido.

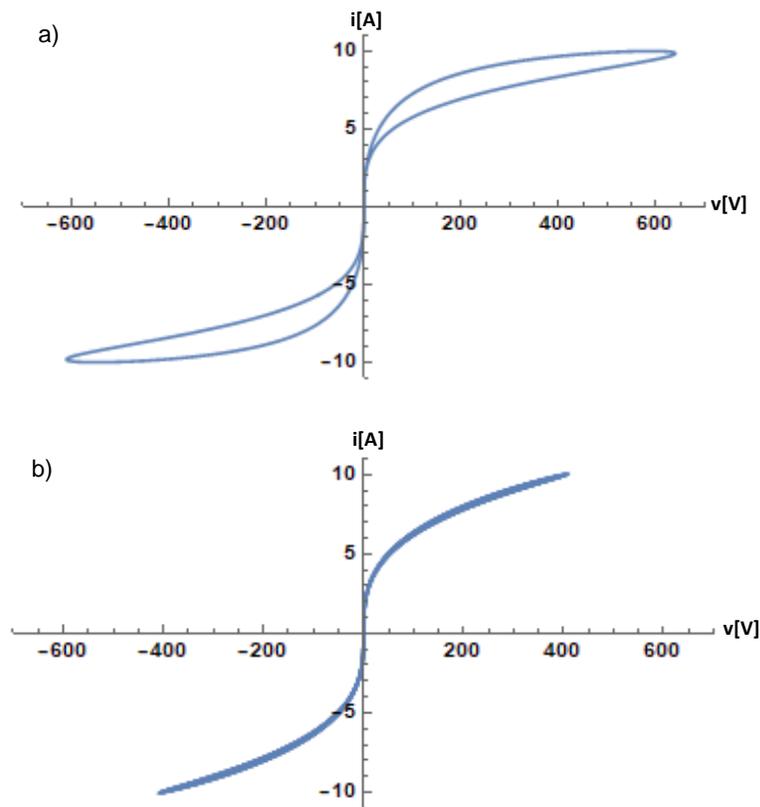


Figura 1.19 a) Lazo de histéresis de un memristor extendido, b) lazo de histéresis colapsado en función monovaluada.

En la Tabla 1.1 se hace la compilación de las expresiones que definen las clases de los memristores, tanto para los controlados por voltaje como para los controlados por corriente.

Tabla 1.1 Clasificación de los memristores con sus expresiones.

Memristor extendido	
Controlado por corriente	Controlado por voltaje
$v = R(x, i)i; R(x, 0) \neq \infty$ $\frac{dx}{dt} = f(x, i)$	$i = G(x, v)v; g(x, 0) \neq \infty$ $\frac{dx}{dt} = g(x, v)$

↓

Memristor genérico	
Controlado por corriente	Controlado por voltaje
$v = R(x)i$ $\frac{dx}{dt} = f(x, i)$	$i = G(x)v$ $\frac{dx}{dt} = g(x, v)$

↓

Memristor ideal genérico	
Controlado por corriente	Controlado por voltaje
$v = R(x)i$ $\frac{dx}{dt} = \hat{f}(x)i$	$i = G(x)v$ $\frac{dx}{dt} = \hat{g}(x)v$

↓

Memristor ideal	
Controlado por corriente	Controlado por voltaje
$v = R(q)i$ $\frac{dq}{dt} = i$	$i = G(\varphi)v$ $\frac{d\varphi}{dt} = v$

## 1.7 Memristores activos locales

A pesar de que se ha dicho que los memristores deben de ser pasivos para que sus *fingerprints* se ubiquen en los cuadrantes 1 y 3 del plano  $i - v$  y que estén pinchados en el origen, estos pueden ser activos locales, es decir, pueden poseer resistencia negativa cumpliendo con las características anteriormente mencionadas. Un ejemplo de esto es el termistor con coeficiente de temperatura positivo (termistor PTC), cuyo lazo de histéresis se presenta en la Figura 1.20. Nótese que tiene dos regiones de resistencia negativa.

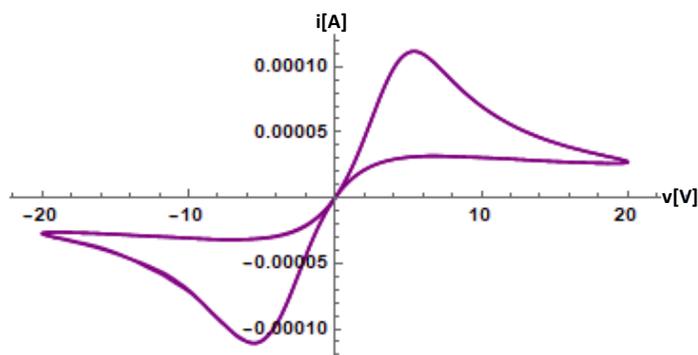


Figura 1.20 Lazo de histéresis de un termistor PTC activo local.

## 1.8 Memristores físicos

Conforme aumentó el interés por investigar los memristores, se fue encontrando que este comportamiento no era exclusivo de los dispositivos eléctricos y electrónicos, sino que también tenía presencia en sistemas biológicos como es el caso de los canales de conducción iónica que explican el comportamiento de las células nerviosas. De lo anterior, se ha concluido que los memristores no son un invento, sino un principio natural y que, por lo tanto, ha existido desde mucho tiempo antes de que los seres humanos aparecieran [12][13].

Con base a lo expuesto en [10] y en [17], se presentan varios ejemplos de sistemas memristivos que comprenden dispositivos semiconductores, orgánicos e inorgánicos, hechos de distintos materiales, estructuras internas y arquitecturas, además de sistemas biológicos.

### 1.8.1 Sistemas biológicos

Uno de los sistemas biológicos que presentan comportamiento memristivo es la piel humana, en la cual la conductancia eléctrica depende de la corriente que fluye a través de ella. En [14] se explica que esto se debe al transporte electro-osmótico del agua a través de los ductos sudoríparos y describe la electroósmosis usando un modelo de memristor. Un esquema del funcionamiento de los ductos sudoríparos, la señal de voltaje aplicada a la piel con su respectiva respuesta de corriente y el lazo de histéresis que se obtiene al graficar estos últimos, se presenta en la Figura 1.21.

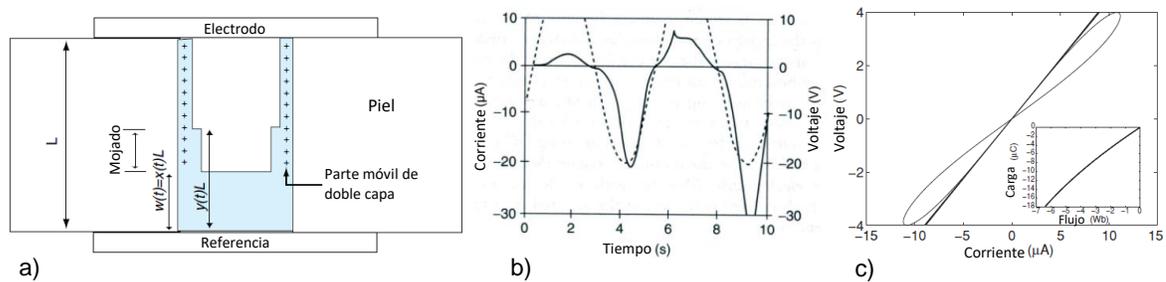


Figura 1.21 a) Modelo esquemático del funcionamiento de los ductos sudoríparos, b) Señales del voltaje aplicado a la piel y la respuesta de corriente, c) Lazo de histéresis  $i$  vs  $v$  de la piel. Tomadas de [14].

Otro sistema biológico con comportamiento memristivo es la amiba *Physarum polycephalum*. El experimento, realizado en [15], consiste en colocar dos electrodos separados 10mm; en cada electrodo se coloca una gota de agar, las cuales son colonizadas por la amiba, uniendo ambos electrodos por un tubo de protoplasma (fluido intracelular), un esquema se muestra en la Figura 1.22. Para ver el comportamiento eléctrico, aplicaron voltajes de entre  $\pm 100\text{mv}$  y  $\pm 250\text{mv}$ , en la Figura 1.23 se muestran resultados reportados en distintas muestras.

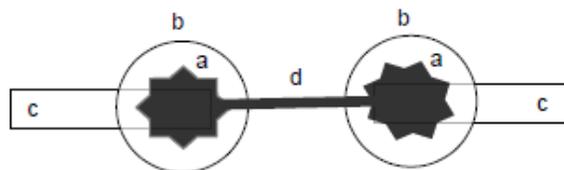


Figura 1.22 Esquema de experimento de la amiba, a: amiba, b: gotas de agar, c: electrodos, d: tubo de protoplasma.

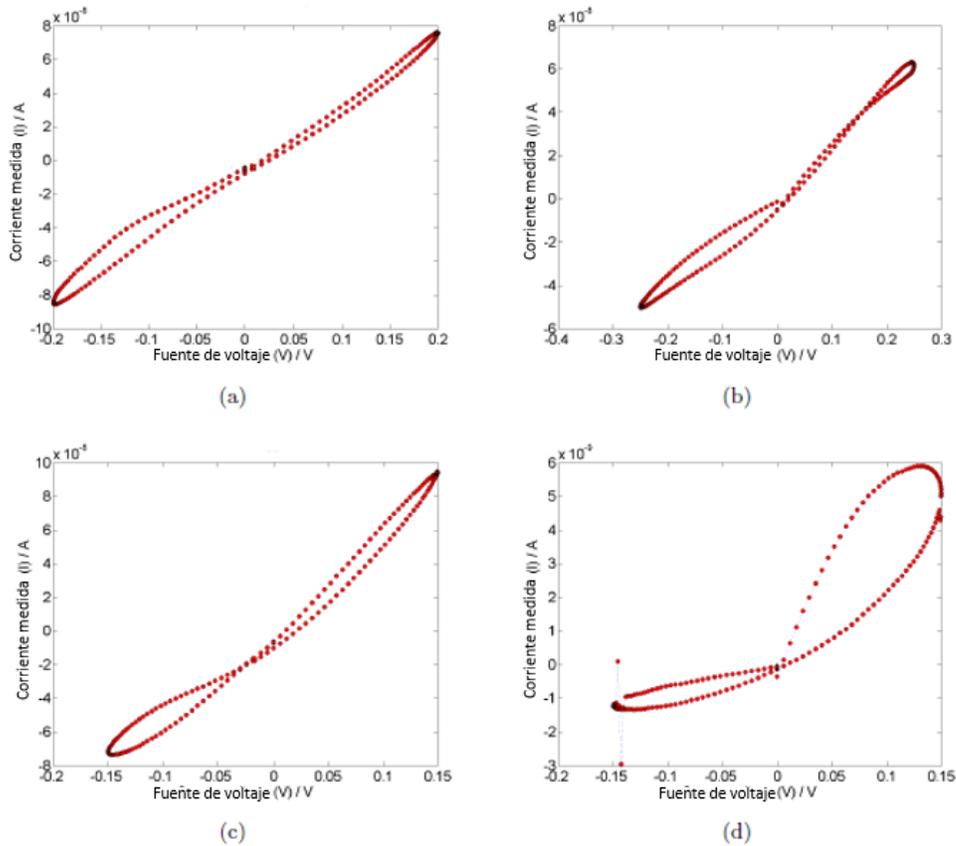


Figura 1.23 Comportamiento memristivo de la amiba *Physarum polycephalum*. Tomada de [15].

Las plantas, como la venus atrapamoscas, la Mimosa púdica (dormilona o vergonzosa) y el *aloe vera* (sábila), también presentan comportamiento memristivo. En [16] se describen una serie de experimentos en los que se aplica una señal de voltaje periódico en determinadas partes de las plantas anteriormente mencionadas, con los cuales se obtienen las gráficas  $i$  vs  $v$  que se presentan en la Figura 1.24.

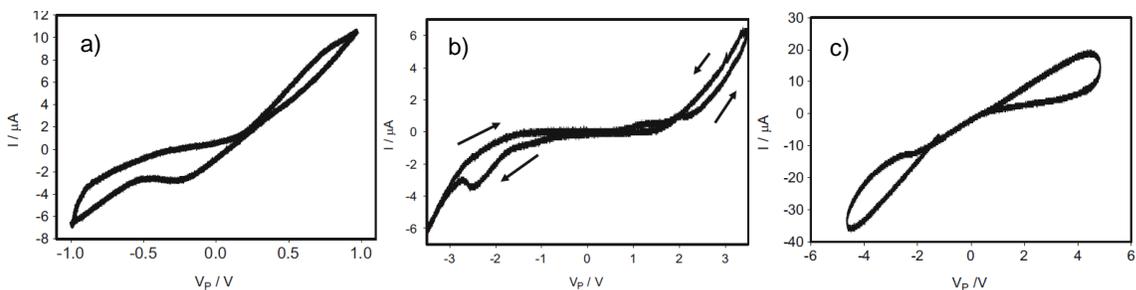


Figura 1.24 Lazos de histéresis reportados para a) *Venus atrapamoscas*, b) *Mimosa púdica*, c) *Aloe vera*. Tomada de [16]

### 1.8.2 Lámparas de descargas

Las lámparas de descargas tienen un comportamiento dinámico, pues la ionización y deionización depende del flujo de corriente instantánea, del flujo de corriente anterior y de la razón de cambio de la corriente. En 1938, Reich H. J. y Depp W. A. demostraron que los tubos pueden comportarse como resistores variables. Esto se debe a que, cuando se aplica un voltaje a través del tubo de descarga mayor al voltaje estático de ignición, la corriente se incrementa rápidamente pero el tiempo de deionización es mayor que el tiempo que la corriente tarda en disminuir, aumentando la resistencia conforme la deionización ocurre [12]. V. J. Francis presentó unas características dinámicas parecidas para filamentos de tungsteno, lámparas de vapor de mercurio de alta y baja presión, tubos de descarga y lámparas de vapor de sodio. Al aplicarle un voltaje periódico, los picos de la corriente a través de los dispositivos ocurren fuera de fase respecto a los picos de la señal del voltaje, con lo que obtienen lazos pinchados al graficar  $i$  vs  $v$ . En la Figura 1.25 se presentan las curvas  $i - v$  de las lámparas mencionadas anteriormente.

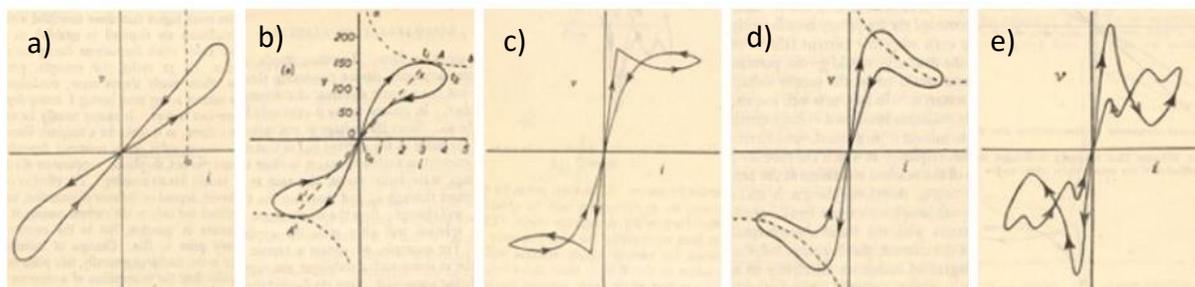


Figura 1.25 Lazos en el plano  $v - i$  de: a) lámpara de filamento de tungsteno, b) lámpara de vapor de mercurio de alta presión, c) lámpara de vapor de mercurio de baja presión, d) tubo de descargas y e) lámpara de vapor de sodio. Tomada de [12].

### 1.8.3 Dispositivos semiconductores

Con tal de aprovechar las características de los sistemas memristivos, por ejemplo: para el almacenamiento de datos; siendo usados como memorias, o en neurocomputación, realizando circuitos neuromemristivos, se han investigado diversas estructuras, compuestas de distintos materiales, entre las que destacan un tipo de estructuras en las cuales dispone un óxido semiconductor o metálico entre dos electrodos, siendo ésta la razón por la que se les conoce como de tipo “sándwich”.

Una de las primeras investigaciones donde se ha observado el comportamiento memristivo en estructuras de óxido fue realizada en 1962 por T. W. Hitmon [18] quien investigó cinco estructuras metal-óxido-metal conformados por Al-SiO-Au,  $\text{Al}_2\text{O}_3$ -Au, Ta-Ta<sub>2</sub>O<sub>5</sub>-Au, Zr-ZrO<sub>2</sub>-Al, Ti-TiO<sub>2</sub>-Au, con grosores de la capa de óxido entre 150 y 1000 Å. Variando el voltaje aplicado a las estructuras entre 0 y 15v, por medio de un circuito con un potenciómetro, mostrado en la Figura 1.26, Hitmon obtuvo la característica de corriente-voltaje para la estructura  $\text{Al}_2\text{O}_3$ -Au con grosores de 300 y 925 Å. Éstas se muestran en la Figura 1.27.

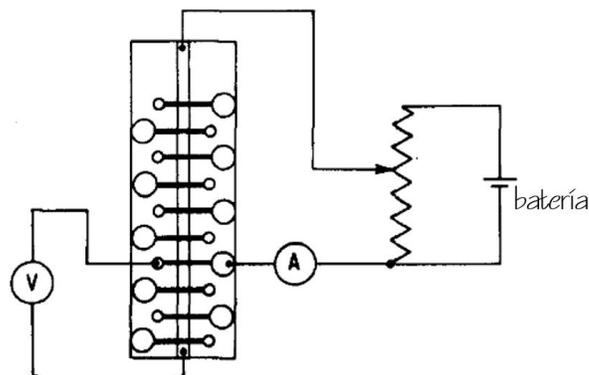


Figura 1.26 Circuito empleado por Hitmon para obtener las características  $i - v$  de las estructuras. Tomada de [18].

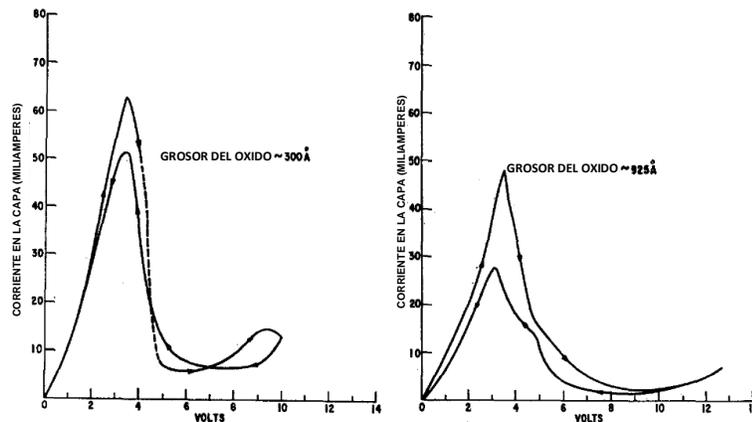


Figura 1.27 Características  $i - v$  de la estructura  $\text{Al}_2\text{O}_3$ -Au, sólo se aprecia el primer cuadrante del plano porque voltaje aplicado fue positivo. Tomadas de [18].

En 1968 F. Argall reportó en [19] el fenómeno de conmutación de estados de alta impedancia a baja impedancia en capas de óxido de titanio amorfo con un grosor alrededor de 1000Å, las cuales habían sido crecidas en hojas de titanio con

dimensiones de 1.5x3 cm con un electrodo auxiliar de cobre. En la Figura 1.28 se muestra una etapa del proceso de conmutación de impedancia descrito en [19], en el que se tiene un lazo de histéresis en el plano  $i - v$ .

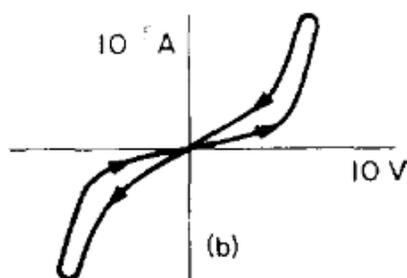


Figura 1.28 Lazo de histéresis reportado para las capas de óxido de titanio. Tomada de [19]

Una de las estructuras metal-óxido-metal con comportamiento memristivo más conocidas, es la fabricada y reportada en [21] por HP en 2008. La arquitectura de este dispositivo consiste en un arreglo de alambres entrecruzados de platino; entre el cruce de estos alambres se encuentra ubicada una capa de dióxido de titanio cuya composición es tal que, en la región adyacente al electrodo inferior se tiene  $\text{TiO}_2$  estequiométrico, es decir, por cada átomo de titanio hay dos de oxígeno, pero cerca del electrodo superior presenta pequeñas pérdidas de oxígeno, entre 2 y 3%, por lo que, este dióxido de titanio con vacancias de oxígeno es llamado  $\text{TiO}_{2-x}$ , donde  $x=0.05$  [20]. En la Figura 1.29 se muestra la curva característica  $i - v$  de los resultados experimentales de [21].

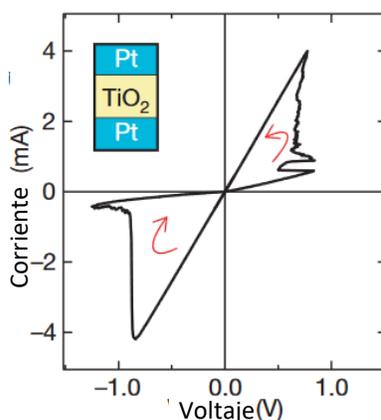


Figura 1.29 Lazo de histéresis reportado en la estructura fabricada por HP. Tomada de [21]

Otros dispositivos, con esta misma arquitectura, son: el reportado en [22], el cual está formado con electrodos de TiN y una capa de  $\text{HfO}_x$  sub estequiométrico de composición uniforme, este dispositivo tiene un arreglo de alambres entrecruzados similares al de HP. En [24] se presenta una estructura de óxido de silicio  $\text{SiO}_x$  crecido sobre una oblea de silicio tipo p y sobre el cual se deposita poly silicio tipo n. El memristor flexible fabricado en [23], consiste en un electrodo de cobre y el otro de plata entre los cuales se tiene una capa de óxido de cobre adyacente a una de óxido de plata, esta estructura la fabricaron sobre un substrato de polímero usando inyección de tinta. Por último, un memristor hecho con óxido de grafeno colocado entre electrodos de aluminio, depositados sobre Substrato flexible de polyethersulfone, fue reportado en [25]. En las siguientes figuras se muestran los lazos de histéresis reportados en las estructuras mencionadas anteriormente.

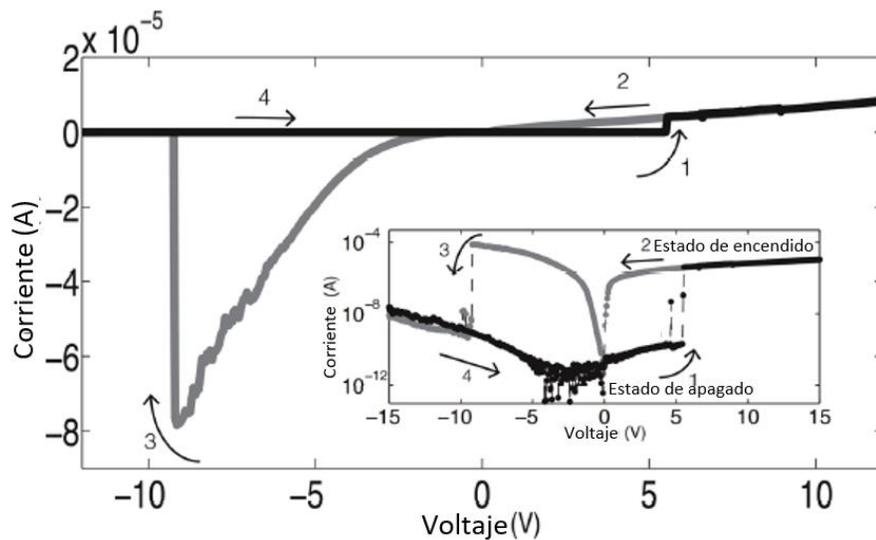


Figura 1.30 Lazos de histéresis reportado para la estructura de óxido de silicio. Tomada de [24].

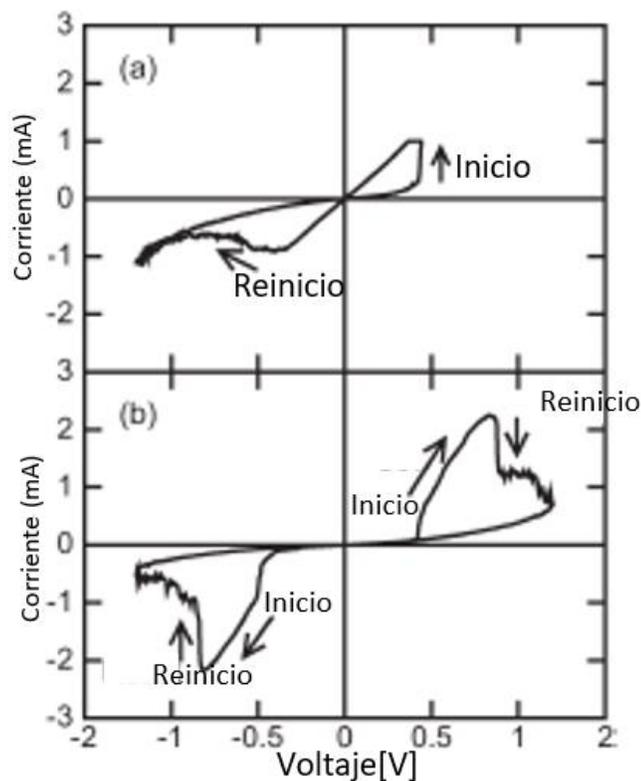


Figura 1.31 Lazos de histéresis reportados para la estructura de  $\text{HfO}_x$ , a) conmutación bipolar, b) conmutación complementaria. Tomada de [22].

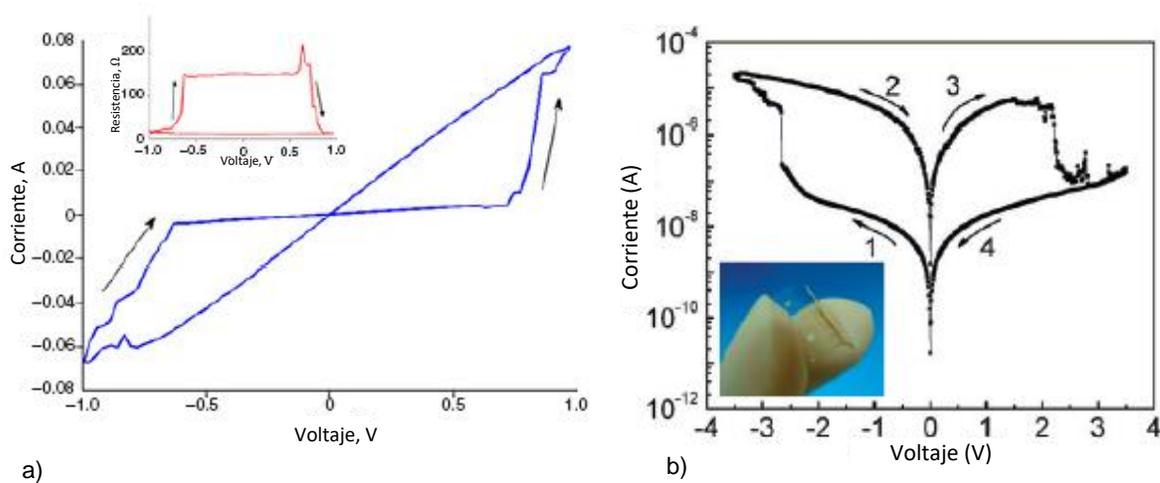


Figura 1.32 Lazos de histéresis de a) dispositivo de  $\text{Cu}/\text{CuO}/\text{AgO}/\text{Ag}$ , b) dispositivo de óxido de grafeno, presentado en escala logarítmica. Tomadas de [23] y [25] respectivamente.

#### 1.8.4 Dispositivo orgánico y polimérico

También se han fabricado estructuras con comportamiento memristivo utilizando materiales orgánicos y polímeros; ejemplo de esto son el dispositivo fabricado usando polianilina que se presenta en [26] y el de [27], hecho a base de Poli(3,4-

etilendioxitiofeno)-poli(estireno sulfonato) (PEDOT:PSS) y Tetracanoquinodimetano (TTF:TCNQ). La Figura 1.33 presenta los lazos de histéresis reportados para los dispositivos de polianilina y PEDOT:PSS-TTF:TCNQ.

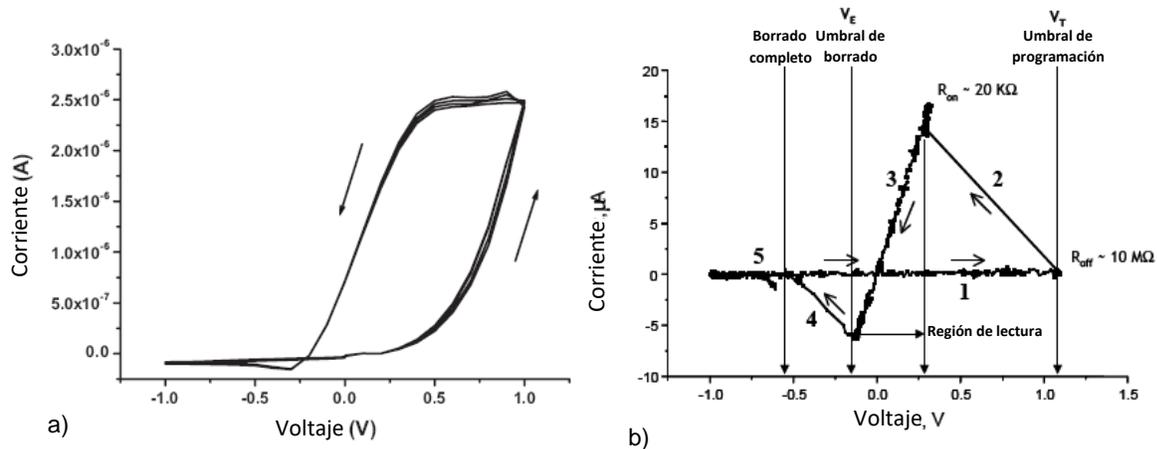


Figura 1.33 Lazos de histéresis de a) memristor de polianilina, b) memristor de PEDOT:PSS-TTF:TCNG. Tomados de [26] y [27], respectivamente.

### 1.8.5 Memristor de nanoalambre

En [28] se reporta la obtención de un memristor usando como único componente un nanoalambre metálico, cuya operación se basa en la electromigración. El dispositivo consiste de una resistencia de dos capas conformadas por copolímero de metil-metacrilato/ácido metacrílico (MMA/MAA) y poli(metil-metacrilato) (PMMA), hilado sobre substratos de silicio oxidado, sobre la cual se depositan nanoalambres con un grosor de 20nm, 100nm de ancho y 300nm de largo, conectados a dos grandes pistas que permiten el flujo de corriente. Dos pistas mas pequeñas se separan de las pistas de corriente, las cuales permiten aplicar un voltaje de polarización al nano alambre. La Figura 1.34 es una imagen SEM del dispositivo. La Figura 1.35 presenta el lazo de histéresis y un esquema del funcionamiento del memristor de nanoalambre.

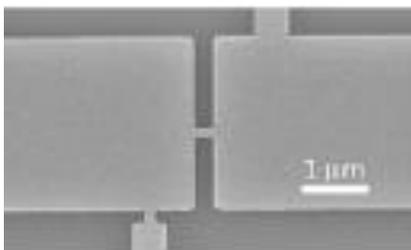


Figura 1.34 Imagen SEM del dispositivo de nanoalambres. Tomada de [28].

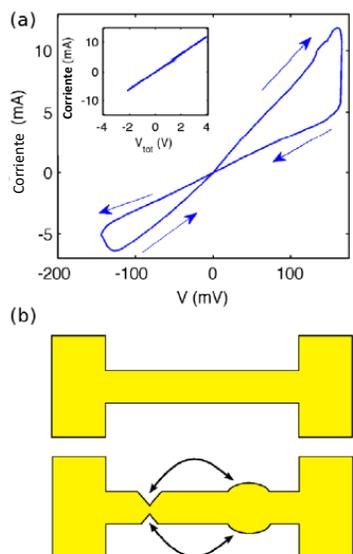


Figura 1.35. a) Lazo de histéresis del memristor de nanoalambre, b) Esquema del funcionamiento por electromigración del memristor. Tomadas de [28].

## 1.9 Memristores imperfectos

En la sección anterior, los lazos de histéresis presentados tanto para los sistemas biológicos (amiba y plantas) como el del memristor orgánico, no estaban pinchados en el origen, pero sí muy cerca de éste. A este tipo de sistemas que presentan un lazo de histéresis que está pinchado cerca del origen y que pueden modelarse añadiendo elementos de circuitos parásitos y/o baterías se les conoce como memristores imperfectos [10].

## 1.10 Resumen

Los memristores son dispositivos con un principio de funcionamiento natural presente en muchos sistemas dinámicos no lineales, caracterizados por un fenómeno de conmutación resistiva. En 1971 el Dr. Leon O. Chua los propuso como el cuarto elemento fundamental de circuitos para completar la relación faltante entre

el flujo y la carga. Desde entonces se están desarrollando dispositivos empleando distintos materiales, dispuestos en distintas arquitecturas, con el fin de aprovechar su comportamiento en la fabricación de memorias y neurocomputación, lo que originó que se desarrollara una clasificación de memristores, de acuerdo con las características que presentan sus *fingerprints*.

Con lo presentado en este capítulo se pretende exponer las características que un sistema debe tener para que pueda ser considerado memristor así como su clasificación de acuerdo con sus características y parámetro de control, y como esto se ve reflejado en las expresiones de sus relaciones corriente-voltaje y ecuación de estado. Lo anterior es de gran importancia para el desarrollo de este proyecto pues permite comprender los distintos modelos de los memristores (los cuales se presentan en el siguiente capítulo) más fácilmente, de donde se establece la forma de operación de los emuladores, además de que nos permite identificar si éstos se comportan como memristor o no.

## 1.11 Referencias

- [1]. Chua, Leon. (1971). Chua, L.O.: Memristor—the missing circuit element. *IEEE Trans. Circuit Theory* 18(5), 507-519. *Circuit Theory, IEEE Transactions on*. 18. 507 - 519. 10.1109/TCT.1971.1083337.
- [2]. Uhle, M. (1989). Hasler, M., Y. Neiryneck: *Nonlinear Circuits*. Artech House, Norwood 1986, 454 S. *Biometrical Journal - BIOM J.* 31. 608-608. 10.1002/bimj.4710310515.
- [3]. Chua, Leon & Kang, Sung-Mo. (1976). Memristive devices and systems. *Proceedings of the IEEE*. 64. 209-223. 10.1109/PROC.1976.10092.
- [4]. Domínguez, S.; Campoy, P.; Sebastián, J. M.; Jimenez, A. (2006). *Control en el espacio de estado* (pp. 3-12). Madrid, España. Pearson Educación S.A.
- [5]. Chua, Leon. (1968). Synthesis of new nonlinear network elements. *Proc. IEEE*. 56(8), 1325-1340. *Proceedings of the IEEE*. 56. 1325 - 1340. 10.1109/PROC.1968.6574.
- [6]. S. P. Adhikari, M. P. Sah, H. Kim and L. O. Chua, "Three Fingerprints of Memristor," in *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 60, no.11, pp.3008-3021, Nov. 2013. doi: 10.1109/TCSI.2013.2256171
- [7]. Chua, Leon. (2011). Resistance Switching Memories Are Memristors. *Applied Physics A*. 102. 765-783. 10.1007/s00339-011-6264-9.
- [8]. Kim, Hyongsuk & Pd. Sah, Maheshwar & Adhikari, Shyam. (2012). Pinched Hysteresis Loops is the Fingerprint of Memristive Devices [PDF file]. arXiv, Cornell University. pp.1-5. [arXiv:1202.2437](https://arxiv.org/abs/1202.2437).
- [9]. Biolek, Zdenek & Biolek, Dalibor & Biolkova, Viera. (2012). Computation of the Area of Memristor Pinched Hysteresis Loop. *Circuits and Systems II: Express Briefs, IEEE Transactions on*. 59. 607-611. 10.1109/TCSII.2012.2208670.
- [10]. Chua, Leon. (2014). If it's pinched it's a memristor. *Semiconductor Science and Technology*. 29. 104001. 10.1088/0268-1242/29/10/104001.

- [11]. Chua, Leon. (2015). Everything You Wish to Know About Memristors But Are Afraid to Ask. *Radioengineering*. 24. 319-368. 10.13164/re.2015.0319.
- [12]. Prodromakis, Themis & Toumazou, Christofer & Chua, Leon. (2012). Two centuries of memristors. *Nature materials*. 11. 478-81. 10.1038/nmat3338.
- [13]. D. Biolek and Z. Biolek, "About Fingerprints of Chua's Memristors," in *IEEE Circuits and Systems Magazine*, vol. 18, no. 2, pp. 35-47, Secondquarter 2018. doi: 10.1109/MCAS.2018.2821759
- [14]. Johnsen, Gorm & Lutken, Carsten & Martinsen, Ørjan & Grimnes, Sverre. (2011). Memristive model of electro-osmosis in skin. *Physical review. E, Statistical, nonlinear, and soft matter physics*. 83. 031916. 10.1103/PhysRevE.83.031916.
- [15]. Gale, Ella & Adamatzky, Andrew & De Lacy Costello, Benjamin. (2014). Slime Mould Memristors. *BioNanoScience*. 10.1007/s12668-014-0156-3.
- [16]. A. G. Volkov. Memristors and electrical memory in plants (2018). In F. Baluška, M Gagliano, G. Witzany (Ed.). *Memory and Learning in Plants, Signaling and Communication in Plants* (pp.152-157). Switzerland. Springer International Publishing. DOI: [10.1007/978-3-319-75596-0\\_8](https://doi.org/10.1007/978-3-319-75596-0_8)
- [17]. A. G. Radwan, M. E. Fouda. (2015). On the Mathematical Modeling of Memristor, Memcapacitor, and Meminductor. *Studies in Systems, Decision and Control* 26 (pp.32-34). Switzerland. Springer International Publishing. Doi: 10.1007/978-3-319-17491-4
- [18]. *Journal of Applied Physics* 33, 2669 (1962); <https://doi.org/10.1063/1.1702530>
- [19]. *Solid-State Electronics* Volume 11, Issue 5, May 1968, Pages 535-541; [https://doi.org/10.1016/0038-1101\(68\)90092-0](https://doi.org/10.1016/0038-1101(68)90092-0)
- [20]. R. S. Williams (2014). How We Found the Missing Memristor. In Tetzlaff R. (Ed.), *Memristors and Memristive Systems* (pp. 3-16). New York. Springer-Verlag. DOI: 10.1007/978-1-4614-9068-5

- [21]. B Strukov, Dmitri & S Snider, Gregory & Stewart, Duncan & Williams, Stan. (2008). The Missing Memristor Found. *Nature*. 453. 80-3. 10.1038/nature06932.
- [22]. Nardi, F & Balatti, Simone & Larentis, Stefano & Gilmer, David & Ielmini, D. (2013). Complementary Switching in Oxide-Based Bipolar Resistive-Switching Random Memory. *IEEE Transactions on Electron Devices*. 60. 70-77. 10.1109/TED.2012.2226728.
- [23]. Zou, Simin & Xu, Pingye & Hamilton, Michael. (2013). Resistive switching characteristics in printed Cu/CuO/(AgO)/Ag memristors. *Electronics Letters*. 49. 829-830. 10.1049/el.2013.1302.
- [24]. Mehonic, Adnan & Cueff, Sébastien & Wojdak, Maciej & Hudziak, Stephen & Jambois, Olivier & Labbe, Christophe & Garrido, Blas & Rizk, Refo & Kenyon, Anthony. (2012). Resistive switching in silicon suboxide films. *Journal of Applied Physics*. 111. 074507. 10.1063/1.3701581.
- [25]. Jeong, H.Y., Kim, J.Y., Kim, J.W., Hwang, J.O., Kim, J., Lee, J.Y., Yoon, T.H., Cho, B.J., Kim, S.O., Ruoff, R.S., & Choi, S. (2010). Graphene oxide thin films for flexible nonvolatile memory applications. *Nano letters*, 10 11, 4381-6.
- [26]. Berzina, Tatiana & Smerieri, Anteo & Marco, Bernabò & Pucci, Andrea & Giacomo, Ruggeri & Erokhin, Victor & P. Fontana, M. (2009). Optimization of an organic memristor as an adaptive memory element. *Journal of Applied Physics*. 105. 124515 - 124515. 10.1063/1.3153944.
- [27]. J. H. Kriegerand and S. M. Spitzer, "Non-traditional, non-volatile memory based on switching and retention phenomena in polymeric thin films," *Proceedings. 2004 IEEE Computational Systems Bioinformatics Conference*, Stanford, CA, 2004, pp. 121-124. DOI: [10.1109/NVMT.2004.1380823](https://doi.org/10.1109/NVMT.2004.1380823)
- [28]. Johnson, Stephen & Sundararajan, Abhishek & P Hunley, D & R Strachan, D. (2010). Memristive switching of single-component metallic nanowires. *Nanotechnology*. 21. 125204. 10.1088/0957-4484/21/12/125204.

## Capítulo 2 Modelos de memristores

### 2.1 Introducción

Desde que el Dr. Leon O. Chua propuso el comportamiento memristivo como representativo del cuarto elemento fundamental de circuito, y debido a las ventajas que su uso supone para la fabricación de circuitos de memoria de mayor densidad, así como en la neurocomputación entre otras aplicaciones, se ha buscado fabricar dispositivos que repliquen este comportamiento y junto con ello se han planteado distintos modelos que expliquen los mecanismos físicos que dan lugar a dicho comportamiento. Entre los modelos mayormente empleados y que se han vuelto una referencia, se encuentran los desarrollados por HP: arrastre lineal de iones, arrastre no lineal de iones y barrera túnel de Simmons; de igual manera, se encuentran los desarrollados por Kvatinsky: TEAM y VTEAM.

### 2.2 Mecanismos del fenómeno de conmutación resistiva

Incluso antes de que se propusiera el memristor como cuarto elemento de circuito y se describieran sus propiedades, ya se había observado el fenómeno de conmutación resistiva en estructuras formadas con capas delgadas de óxidos semiconductores entre electrodos metálicos. Con tal de explicar este fenómeno se propusieron varios mecanismos, en los cuales se incluían: formación de filamentos conductores, presencia de impurezas, ruptura de avalancha inducida y efecto túnel [29].

#### 2.2.1 Formación de filamentos metálicos

Una de las explicaciones del fenómeno de la conmutación resistiva fue propuesta por Gibbons y Beadle [30]. Ellos explicaban que dicho fenómeno, observado en switches conformados de capas delgadas de NiO, las cuales habían sido construidas con crecimiento térmico y con monocristales de NiO, se debía a la formación y ruptura de filamentos de níquel, los cuales, debían ser el producto de la difusión de partículas de níquel a través de la capa de óxido por la acción de la señal aplicada, formando un puente entre los dos contactos óhmicos en el estado de encendido (ON) y siendo un circuito abierto en el estado de apagado (OFF).

Este modelo de conmutación resistiva fue establecido con base a los resultados de una serie de pruebas experimentales, entre las cuales se destaca la dependencia que posee la impedancia del dispositivo, en su estado de encendido, de la temperatura y del área de los contactos. La dependencia de la temperatura era tal que, al realizar la medición de la resistencia del dispositivo, ésta se reducía de  $44\Omega$ , a temperatura ambiente, a  $27\Omega$  a  $-195\text{ }^\circ\text{C}$ , cuando éste era sumergido en nitrógeno líquido. En otras palabras, el dispositivo presentaba un coeficiente de temperatura positivo en su estado de encendido, lo cual es una característica de los metales. Por esta razón supusieron que la conmutación debería ser producto de un contacto metálico, pues no podía deberse a la capa de NiO, ya que al ser un óxido semiconductor éste posee un coeficiente de temperatura negativo. Por otra parte, para determinar el efecto que tenían los contactos en el estado de encendido, se usaron distintos contactos, tales como, contacto de latón a presión, contactos pintados de plata y contactos evaporados de plata, oro y aluminio, sin que se observaran cambios en la impedancia del estado de encendido, siendo ésta independiente del área de contacto.

### **2.2.2 Presencia de impurezas**

Debido a que el modelo filamentario no explicaba el fenómeno de conmutación en distintos óxidos, como era el caso del óxido de aluminio, Lamb y Rundle presentaron una explicación no filamentaria [31] que relacionaba la conmutación resistiva con la presencia de impurezas de hidrógeno. Para capas de silicio crecidas térmicamente sobre un sustrato de silicio tipo p y con un contacto eléctrico de aluminio, encontraron que la conductividad en el estado de encendido poseía un coeficiente de temperatura negativo pues, para campos bajos, en nitrógeno líquido, la corriente era varios órdenes de magnitud menor que a temperatura ambiente. Además, en campos altos (alrededor de  $10^5\text{ V/cm}$ ) la corriente se hacía menos dependiente de la temperatura, también, alrededor de los  $250^\circ\text{C}$  las curvas  $i - v$  tendían a aplanarse, de tal manera que la corriente era proporcional a la raíz cuadrada del voltaje al cubo. Otra de sus observaciones, fue que la resistencia de las capas presentaba una dependencia de la frecuencia para señales de entre 300 Hz a 1 MHz. De tratarse de filamentos metálicos, el estado de encendido debería de poseer

un coeficiente de temperatura positivo y su resistencia no debería presentar dependencia de la frecuencia de la señal sino hasta frecuencias más elevadas, en donde el “efecto de piel” comienza a tener lugar.

Por lo anteriormente descrito y por el hecho de que las capas crecidas teniendo especial cuidado en el control de las impurezas no presentaban el fenómeno de conmutación, los llevó a concluir que la conmutación resistiva podría deberse a la presencia de impurezas en las capas de óxido, lo cual confirmaron debido a que la conmutación estaba asociada a la atmósfera de hidrógeno que emplearon durante el proceso de depósito del contacto de aluminio.

### **2.2.3 Ruptura de avalancha inducida**

Chopra[32] investigó el fenómeno de resistencia negativa controlada por corriente (CCNR) de las estructuras tipo sándwich, formadas por capas delgadas de óxido entre electrodos metálicos, similar al que presentan los tubos de descargas de gas, en los cuales también se ha reconocido que presentan comportamiento memristivo [33]. El fenómeno de CCNR se presenta en muchos materiales que muestran comportamiento de conmutación resistiva antes de la ruptura[29]. Para una estructura con óxido de Ta entre electrodos de Ta y Au, se reporta la existencia de un efecto de histéresis. De acuerdo con Chopra, el efecto de histéresis está presente para estructuras con un tiempo de respuesta largo, y la transferencia de corriente es debida a trampas y no metal – metal; a veces, el efecto de histéresis puede estar formado por múltiples regiones de resistencia negativa, como se muestra en la Figura 2.1.

Chopra atribuyó este fenómeno a la ruptura de avalancha inducida, mecanismo en el cual, si el campo eléctrico es lo suficientemente grande, un electrón gana suficiente energía cinética y, al colisionar con un átomo rompe la red, creando un par electrón hueco, el cual adquiere suficiente energía para crear un par electrón hueco adicional.

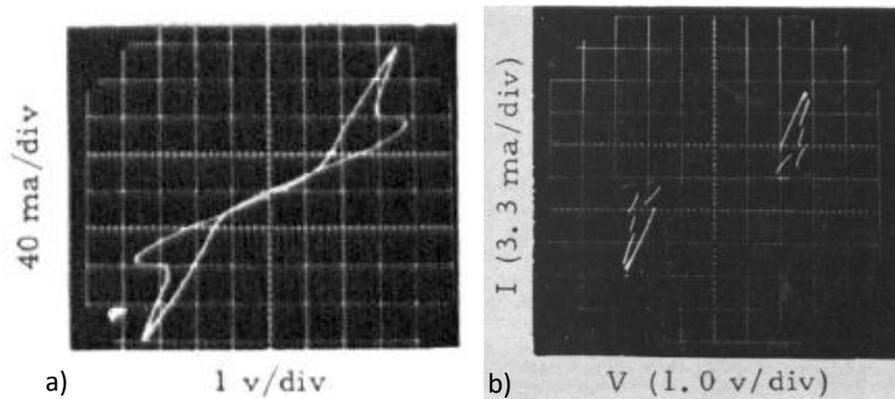


Figura 2.1 a) Efecto de histéresis reportado en estructuras con óxido de Ta, tomada de [34] b) Histéresis con múltiples regiones de resistencia negativa, tomada de [35].

### 2.3 Arrastre lineal de iones (HP)

En el capítulo anterior se mencionó que HP fabricó un dispositivo que consistía en un conjunto de electrodos de platino entrecruzados, entre los que se tenía óxido semiconductor de titanio. Este óxido se componía por dos segmentos o regiones, una de ellas se trataba de óxido estequiométrico ( $\text{TiO}_2$ ); por lo que, presentaba una alta resistencia, mientras que la otra poseía una alta concentración de impurezas, las cuales eran vacancias de oxígeno ( $\text{TiO}_{2-x}$ ), que se comportaban como una carga positiva móvil, razón por la cual esta región presentaba una baja resistencia.

Con el fin de explicar el comportamiento de esta estructura, Strukov et. al. desarrollaron un modelo que se basa en la idea de que la histéresis requiere algún tipo de reordenamiento atómico que module la corriente [36]. Con esto presente, propusieron que, para una capa semiconductor de grosor  $D$ , ubicada entre electrodos metálicos, su resistencia total puede ser vista como dos resistores variables conectados en serie, donde uno de ellos representa a la región con baja resistencia y se le conoce como  $R_{on}$ , mientras que el otro representa a la región de alta resistencia y se le denomina  $R_{off}$ . Entre ambas regiones tiene lugar una frontera, de esta forma, la región de baja resistencia tiene un espesor de  $w$  y la región de alta resistencia uno de  $D - w$ , como se ilustra en la Figura 2.2. Normalizando los espesores de ambas regiones con respecto al espesor total de la

capa de óxido  $D$ , los espesores de la capa dopada y no dopada son  $\frac{w}{D}$  y  $1 - \frac{w}{D}$  respectivamente.

Al aplicar una señal de polarización a través del dispositivo, la frontera entre las dos regiones se desplazará debido al arrastre de dopante por acción del campo interno que se ha establecido. De esta manera, conforme la frontera se desplaza, cambia la contribución que la resistencia de cada una de estas regiones hace a la resistencia total. Por ejemplo: si el espesor de la región dopada llegase a ser igual al espesor total de la capa de óxido ( $w = D$ ), la resistencia de la capa dopada contribuiría en un 100% a la resistencia total, mientras que la contribución de la capa no dopada sería nula, es decir  $R_{total} = R_{on}$ . Por otro lado, si  $w$  es nula, la resistencia de la capa no dopada es ahora la que contribuye 100% a la resistencia total, por lo que  $R_{total} = R_{off}$ . De esta forma la resistencia total del dispositivo se expresa como

$$R_{on} \frac{w(t)}{D} + R_{off} \left(1 - \frac{w(t)}{D}\right) \quad (2.1)$$

Para una señal de polarización  $i(t)$ , puede obtenerse una expresión para el voltaje por medio de la ley de Ohm

$$v(t) = \left( R_{on} \frac{w(t)}{D} + R_{off} \left(1 - \frac{w(t)}{D}\right) \right) i(t) \quad (2.2)$$

En las ecuaciones (2.1) y (2.2)  $w(t)$  es la variable de estado, nótese que se encuentra delimitada por las dimensiones físicas de la capa de óxido del dispositivo, es decir, solo puede tomar valores de entre 0 y  $D$ . La variable de estado en este modelo representa la forma en la que se distribuyen las impurezas en la capa de óxido. Para el caso más simple en el que se tiene un arrastre lineal iónico con una movilidad iónica promedio  $\mu_v$

$$\frac{dw(t)}{dt} = \mu_v \frac{R_{on}}{D} i(t) \quad (2.3)$$

Integrando (2.3) se obtiene:

$$w = \mu_v \frac{R_{on}}{D} q(t) \quad (2.4)$$

De (2.4) se aprecia que la variable de estado es proporcional a la carga que pasa a través del dispositivo hasta que su valor se aproxima a  $D$ , en donde ocurre la mayor excursión de resistencia (hard switching).

Sustituyendo (2.4) en (2.2) se obtiene la expresión de la memristancia

$$M(q) = R_{off} \left( 1 - \mu_v \frac{R_{on}}{D^2} q(t) \right) \quad (2.5)$$

De la ecuación (2.5) se aprecia que la memristancia presenta una dependencia de  $q$ , esto es precisamente lo que proporciona el comportamiento memristivo. En (2.5) también se observa que, a medida que aumenta la movilidad y/o los espesores de la capa de óxido se vuelven más pequeños, la memristancia se vuelve más grande, es por ello que este fenómeno se aprecia mejor en dispositivos de nanoescala.

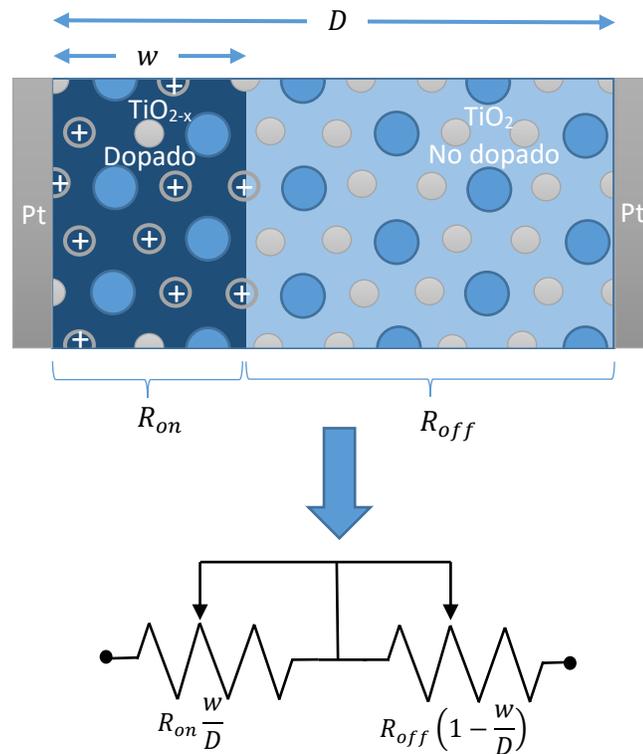


Figura 2.2 Esquema del dispositivo construido por HP y su modelo equivalente.

El modelo presentado por HP puede ser clasificado como de conmutación bipolar, esto significa que se requiere un voltaje bipolar para conmutar el dispositivo de su estado de apagado (OFF) a su estado de encendido (ON).

El modelo del arrastre lineal de iones proporciona una interpretación del fenómeno memristivo como puede entenderse como un par de ecuaciones de movimiento [36], en donde una de ellas son los grados de libertad atómicos ionizados que define el estado interno del dispositivo y otra para el transporte electrónico.

En la Figura 2.3 se grafica la variación de la variable de estado dada por la ecuación (2.3). En la Figura 2.4 se presentan las gráficas del voltaje aplicado a este modelo y la corriente obtenida, mientras que en la Figura 2.5 se muestra el lazo de histéresis obtenido con este modelo para una movilidad  $\mu_v = 10^{-10} \text{cm}^2/\text{Vsec}$ ,  $D = 10 \times 10^{-7} \text{cm}$ ,  $R_{on} = 100 \Omega$  y  $R_{off} = 16 \text{k}\Omega$ , para una señal de voltaje de la forma  $v_0 \sin(2\pi ft)$ , con amplitud  $v_0 = 1 \text{V}$  y frecuencia  $f = 0.5 \text{Hz}$ .

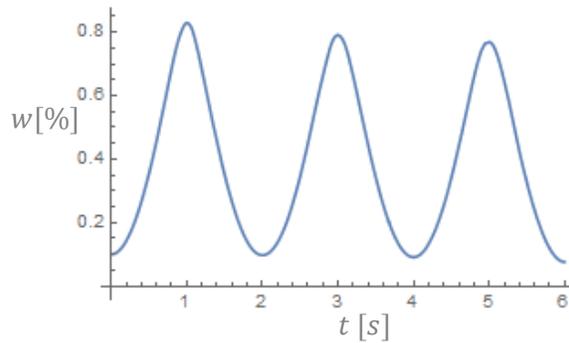


Figura 2.3 Variación de la variable de estado  $w$  del modelo de arrastre lineal de iones.

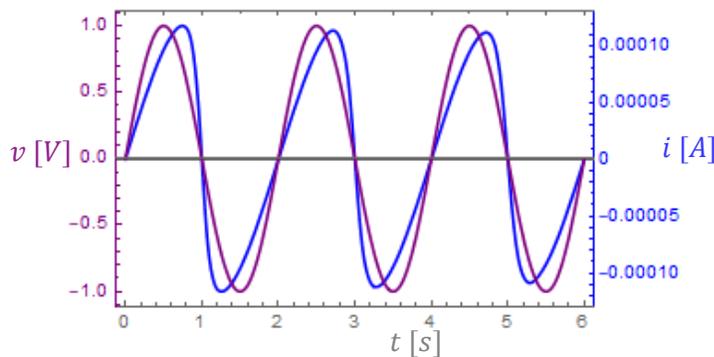


Figura 2.4 Corriente obtenida (curva azul) al aplicar un voltaje senoidal en el modelo del arrastre lineal de iones, la curva púrpura es la señal del voltaje dado por  $v_0 \sin(2\pi ft)$ .

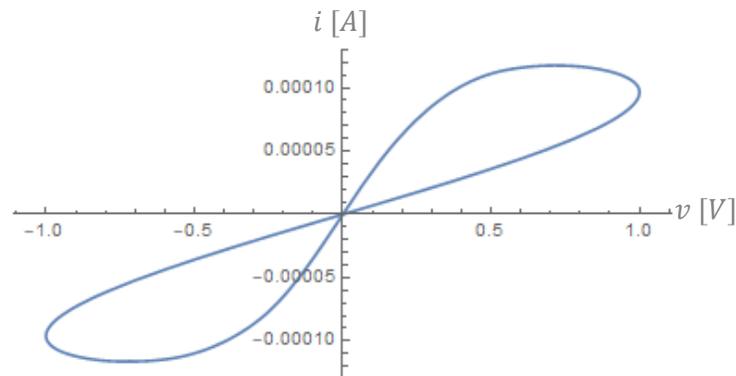


Figura 2.5 Lazo de histéresis obtenido del modelo de arrastre lineal de iones.

### 2.3.1 Funciones Ventana

Debido a que la variable de estado físicamente sólo puede tomar valores entre 0 y  $D$ , tiene que hacerse uso de funciones ventanas para garantizar que las expresiones matemáticas cumplen con esta condición, además de que agrega más comportamiento no lineal cerca de las fronteras. El uso de la función ventana no es exclusivo del modelo del arrastre lineal de iones, sino que se emplea en distintos modelos, como se verá en las secciones siguientes, en donde es multiplicada por la derivada de la variable de estado para que cumpla su cometido.

Una función ventana debe proporcionar dos cosas: el intervalo de trabajo de la variable de estado y no linealidad cerca de las fronteras para forzar a que se alcance el cero cuando la variable de estado está en una de ellas [37].

A continuación, se presentan varias de las funciones ventanas que se han propuesto.

#### 2.3.1.1 Función ventana de HP

Junto con el modelo del arrastre lineal de iones [36], Strukov et. al. propusieron la función ventana dada por

$$w(D - w)/D^2 \quad (2.6)$$

Donde  $w$  es la variable de estado y  $D$  es el espesor de la capa de óxido. En la Figura 2.6 se muestra la gráfica de la función ventana contra la variable de estado.

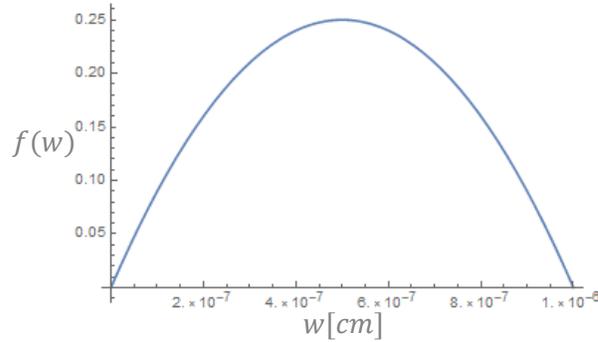


Figura 2.6 función ventana proporcionada para el modelo de arrastre lineal de iones.

Como se aprecia en esta imagen, los valores de la función ventana no se limitan entre 0 y 1, además de que no confina a la variable de estado, es decir, si ésta presenta valores mayores al espesor del óxido  $D$ , la función ventana presenta valores negativos, cuando debería tomar algún valor con tal de que la variable de estado quede entre 0 y  $D$ , el único fin de esta función ventana es proporcionar no linealidad al modelo.

### 2.3.1.2 Joglekar

Joglekar [38] desarrolló una función ventana la cual posee un parámetro de control de la no linealidad. Esta función ventana se presenta en la ecuación (2.7), en donde  $x$  es la variable de estado normalizada ( $x = w/D$ ) y  $p$  es el parámetro de control de la no linealidad.

$$f(x) = 1 - (2x - 1)^{2p} \quad (2.7)$$

En la Figura 2.7 se muestra la gráfica de la función ventana de Joglekar para tres valores distintos de  $p$ . Conforme el parámetro  $p$  se incrementa, la función ventana

tiende a verse como una función ventana rectangular (ideal) y la no linealidad decrece.

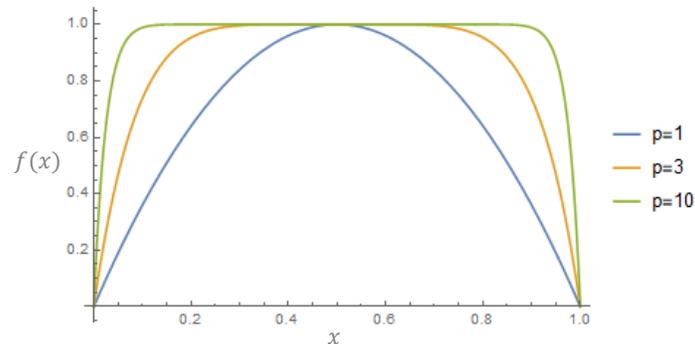


Figura 2.7 Funciones ventana de Joglekar para  $p=1, 3$  y  $10$

Como se aprecia en la Figura 2.7, la función ventana toma valores entre 0 y 1 cuando los valores de  $x$  se encuentran dentro del intervalo permitido ( $0 \leq x \leq D$ ), a diferencia de la función ventana de HP. Aún así, también presenta el problema de no delimitar la variable de estado cuando ésta sale del intervalo permitido.

### 2.3.1.3 Biolek

Con el fin de solucionar los problemas de efectos de frontera que la función ventana de Joglekar presentaba, tales como que el estado del memristor podría quedar “atrapado” cuando alcanza los límites de la capa de óxido, o la pérdida de memoria una vez que se han alcanzado estos límites, Biolek [39] desarrolló la función ventana dada por:

$$f(x) = 1 - (x - stp(-i))^{2p} \quad (2.8)$$

Donde  $x$  es la variable de estado,  $p$  es un parámetro de ajuste que, al incrementarse, la función ventana tiende a aplanarse y debe de ser un entero positivo,  $i$  es la corriente y

$$stp(i) = \begin{cases} 1 & \text{si } i \geq 0 \\ 0 & \text{si } i \leq 0 \end{cases} \quad (2.9)$$

Con esto, la función ventana modela el hecho de que la velocidad con la que la frontera entre la región dopada y la no dopada es distinta cuando se aproxima a un límite, que cuando se aleja. Sin embargo, se introduce un problema de continuidad

en los límites de la capa de óxido. En la Figura 2.8 se muestra la gráfica de la función ventana dada en (2.9), donde se observa que una corriente que incrementa conforme  $x$  también aumenta, se considera positiva y negativa en el caso contrario.

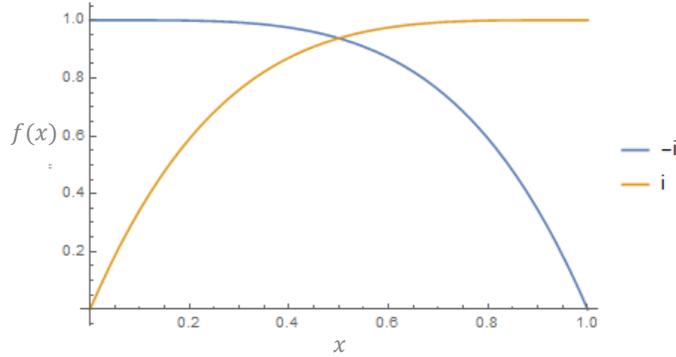


Figura 2.8 Función ventana de Biolek.

Como se aprecia en la gráfica, la función ventana vale cero cuando la variable de estado alcanza cualquiera de los dos límites de la capa de óxido.

#### 2.3.1.4 Prodromakis

Debido a los problemas anteriormente mencionados, que presentaban las funciones ventana, Prodromakis et. al. [40] presentaron una función ventana escalable, la cual se presenta en la ecuación (2.10), en donde  $x$  es la variable de estado,  $p$  es un parametro de control que debe ser un número real positivo y  $j$  es el parámetro de escalamiento que determina el máximo valor de la función ventana.

$$f(x) = j(1 - [(x - 0.5)^2 + 0.75]^p) \quad (2.10)$$

En la Figura 2.9 y Figura 2.10 se presentan las gráficas de la función ventana de Prodromakis para distintos valores de  $p$  y  $j$ , respectivamente.

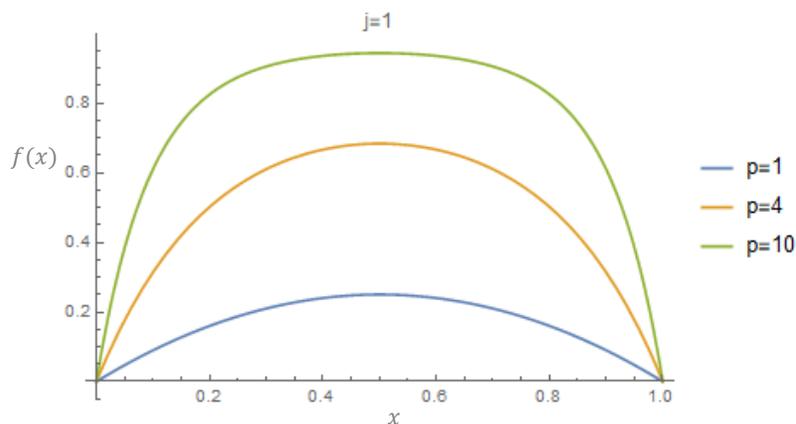


Figura 2.9 Función ventana de Prodrumakis con  $j=1$  y distintos valores de  $p$ .

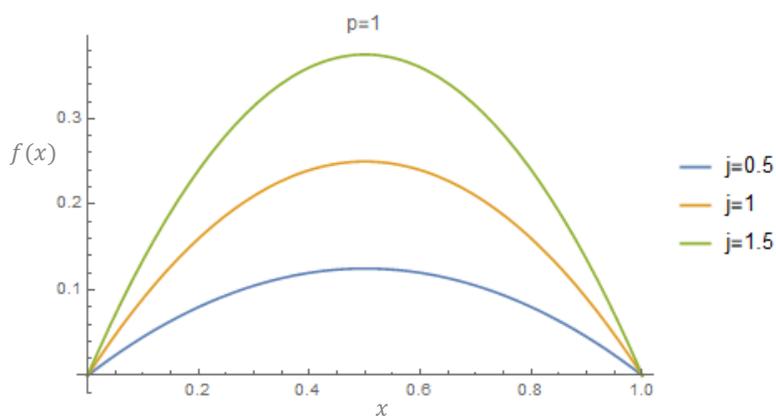


Figura 2.10 Función ventana de Prodrumakis con  $p=1$  y distintos valores de  $j$ .

De la Figura 2.9 se observa que, si se mantiene el parámetro  $j$  fijo y se varía  $p$ , la forma de la función ventana cambia, tendiendo a ser un rectángulo conforme los valores de  $p$  se incrementan. Mientras que en la Figura 2.10 se aprecia que, manteniendo el parámetro  $p$  fijo y variando  $j$ , la función ventana mantiene su forma y sólo varía su amplitud. Cabe resaltar que cuando  $j = 1$  la función ventana de Prodrumakis se reduce a la de HP.

### 2.3.1.5 Por tramos

Con tal de proporcionar una función ventana que fuese diferenciable continua, Xiaomu et. al. propusieron en [41] una función ventana definida por tramos

$$f(x) = \begin{cases} \left(1 + \left(\frac{x - 0.5}{a}\right)^{2b}\right)^{-1} & \text{si } x_0 \leq x \leq 1 - x_0 \\ kx(1 - x) & \text{para otro caso} \end{cases} \quad (2.11)$$

Donde  $a \in (0, 0.5)$ ,  $b \in \mathbb{Z}^+$  y  $x_0, k \in \mathbb{R}^+$ . Para asegurarse de que la función ventana sea diferenciable continua para los parámetros escogidos, se deben satisfacer las siguientes ecuaciones

$$\begin{aligned} kx_0(1 - x_0) - \frac{1}{1 - z_0^b} &= 0, \\ (1 + b)z_0^b - \frac{b}{4a^2}z_0^{b-1} + 1 &= 0, \\ z_0 &= \left(\frac{x_0 - 0.5}{a}\right)^2, \\ x_0 &< \frac{1}{2} \end{aligned} \quad (2.12)$$

La solución de estas ecuaciones existe si

$$\frac{b(1 - 4a^2)}{4a^2} > 2 \quad (2.13)$$

En la Figura 2.11 a) y b) se muestra la variación de la función ventana con la variación de los parámetros y mantenimiento fijos  $b$  y  $a$ , respectivamente. Como se observa en las gráficas, esta función ventana es plana en su parte superior; teniendo un valor de 1. Es con esta sección que se modela el arrastre lineal de iones del memristor, mientras que el modelado del comportamiento no lineal se tiene cerca de las fronteras, esto se debe a que cuando  $x \rightarrow 0$  o  $x \rightarrow 1$  el valor de la función ventana tiende a cero.

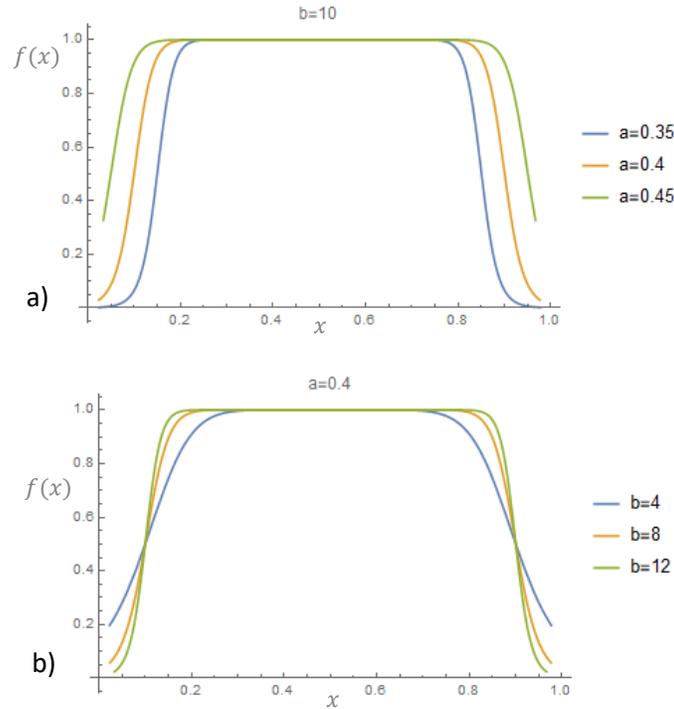


Figura 2.11 Función ventana por tramos a) manteniendo  $b$  fijo y variando  $a$ , con  $x_0 = 0.0233, 0.0239, 0.0335$  y  $k = 0.0909, 1.2771, 10.1102$ , respectivamente, b) manteniendo fijo  $a$  y variando  $b$  con  $x_0 = 0.0806, 0.0306, 0.0198$  y  $k = 5.4842, 2.4194, 0.6338$ , respectivamente.

### 2.3.1.6 TEAM

Kvatinsky et. al. [46] desarrollaron una función ventana con el fin de aproximar el comportamiento del modelo TEAM al modelo de la barrera túnel de Simmon. Se tienen dos funciones ventana,  $f_{off}(x)$  y  $f_{on}(x)$  las cuales se definen como:

$$\begin{aligned}
 f_{off}(x) &= \exp\left(-\exp\left(\frac{x - a_{off}}{\omega_c}\right)\right) \\
 f_{on}(x) &= \exp\left(-\exp\left(-\frac{x - a_{on}}{\omega_c}\right)\right)
 \end{aligned}
 \tag{2.14}$$

En donde  $x$  es la variable de estado y  $\omega_c$ ,  $a_{off}$  y  $a_{on}$  son parámetros de ajuste, estos dos últimos establecen el desplazamiento horizontal que tendrá su respectiva función ventana como se muestra en la Figura 2.12, en donde se presentan las gráficas de estas funciones ventanas.

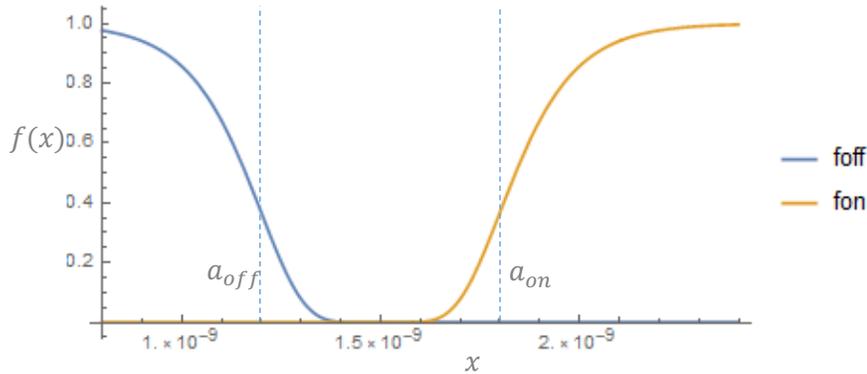


Figura 2.12 funciones ventana de la ecuación (2.14)

Nótese que conforme la variable de estado aumenta  $f_{off}$  tiende a cero, mientras que ocurre de manera contraria para  $f_{on}$ , esto se debe a que  $f_{off}$  se encarga de delimitar la variable de estado en el límite superior y  $f_{on}$  en el límite inferior.

## 2.4 Arrastre no lineal de iones

Este modelo se planteó con base a los resultados experimentales obtenidos del dispositivo fabricado por HP [42], en los cuales resalta la importancia que tienen las uniones metal semiconductor en la conmutación resistiva y como éstas controlan la resistencia del dispositivo. Se encontró que el comportamiento de la curva I-V en el estado de encendido tenía un comportamiento exponencial, descrito por  $I = \beta \sinh(\alpha V)$ , lo cual es característico del tuneleo de electrones, mientras que el comportamiento de la curva I-V en el estado de apagado era de tipo rectificante. Posteriores experimentos, realizados en monocristales de rutilo, en los cuales generaron una alta concentración de vacancias de oxígeno y posteriormente depositaron electrodos de Ti y Pt, revelaron la existencia de un contacto óhmico en la interfaz entre el electrodo y el óxido de titanio con alta concentración de impurezas, mientras que en la interfaz entre el electrodo y el óxido de titanio con baja concentración de impurezas se tenía una unión rectificante caracterizada por una barrera eléctrica tipo Schottky.

El proceso de conmutación resistiva, descrito en [42], para este modelo tiene lugar cuando la interfaz con alta concentración de vacancias (electrodo inferior) se conecta a tierra y en la interfaz con baja concentración de vacancias (electrodo

superior) se aplica una polarización negativa, esto establece un campo eléctrico interno que arrastra vacancias de dopante desde el electrodo inferior hacia el electrodo superior a través de la capa de óxido, formando canales con alta conductividad eléctrica que penetran la barrera Schottky y el dispositivo conmuta a el estado de encendido (ON), producto del tuneleo a través de una barrera residual delgada. Como resultado se obtiene una curva I-V exponencial simétrica. Para que el dispositivo conmute al estado de apagado (OFF), el electrodo superior se polariza positivamente, repeliendo las vacancias que forman los canales de conducción en las cercanías de este electrodo y recuperando la barrera Schottky que se tenía inicialmente. Bajo este comportamiento, se estableció que el fenómeno de conmutación resistiva entre los estados de encendido y apagado tiene lugar solamente en la interfaz rectificante del dispositivo, pues esta unión, al tener baja concentración de impurezas, es más sensible a los cambios en su concentración y, al estar en serie la unión óhmica y la unión rectificante, es esta última la que controla el transporte eléctrico y por lo tanto la resistencia total del dispositivo [42].

Este modelo se representa por un circuito equivalente que se compone de un diodo rectificador en paralelo con un memristor, como se muestra en la Figura 2.13. La característica  $i - v$  de este circuito equivalente es descrita por:

$$I = w^n \beta \sinh(\alpha V) + \chi(\exp(\gamma V) - 1) \quad (2.15)$$

Donde el primer término representa un memristor controlado por flujo, siendo una aproximación al tuneleo de electrones a través de una barrera residual en el estado de encendido;  $\alpha$  y  $\beta$  son parámetros de ajuste del estado de encendido y  $w$  es la variable de estado del memristor la cual es proporcional a la integral del voltaje respecto al tiempo y cuyos valores se encuentran entre 0 (OFF) y 1 (ON). El segundo término de la ecuación (2.15) es la aproximación a la característica  $i - v$  del rectificador;  $\chi$  y  $\gamma$  son constantes de ajuste usadas para caracterizar la barrera Schottky en el estado de apagado. Si  $n = 1$ , la velocidad de arrastre de las vacancias de oxígeno es directamente proporcional al campo eléctrico establecido.

En [43], se plantea que la variable de estado debe de depender de forma no lineal del voltaje aplicado, siendo la derivada de la variable de estado

$$\frac{dw}{dt} = a \cdot f(V) \cdot g(V) \quad (2.16)$$

Donde  $a$  es una constante,  $f(V)$  es una función ventana con valores entre 0 y 1 y  $g(V)$  una función no lineal que establece la dependencia de la variable de estado del voltaje. La función  $g(V)$  que propusieron fue obtenida resolviendo la ecuación (2.16) para un voltaje senoidal  $V = \sin(2\pi ft)$  y limitando los valores de la variable de estado  $w$  en el intervalo  $[S_1, S_2]$ , con valor inicial  $w_0 = S_1$  y con base a datos experimentales propusieron a  $g$  como una función polinomial

$$g(V) = V^q \quad (2.17)$$

En donde, para alguna  $q$  impar, la ecuación (2.17) satisface la integral de (2.16)

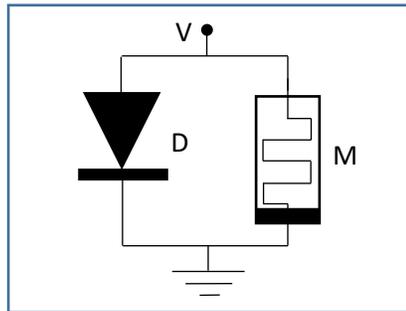


Figura 2.13 Circuito equivalente del modelo de arrastre no lineal de iones

Una señal de voltaje senoidal junto con la respuesta en corriente obtenida al aplicarla a este modelo se muestra en la Figura 2.14.

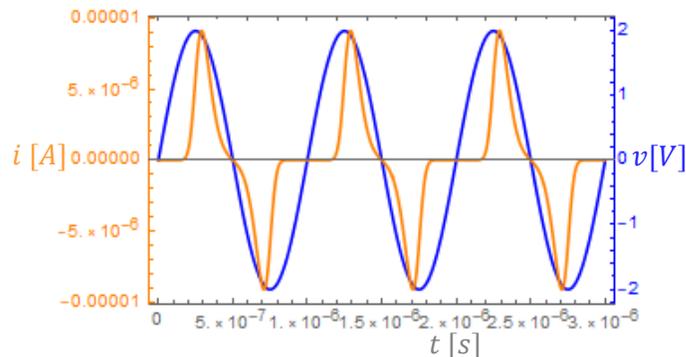


Figura 2.14 señales de voltaje y corriente del modelo de arrastre no lineal de iones.

El lazo de histéresis obtenido con este modelo al aplicarle las señales anteriores se presenta en la Figura 2.15.

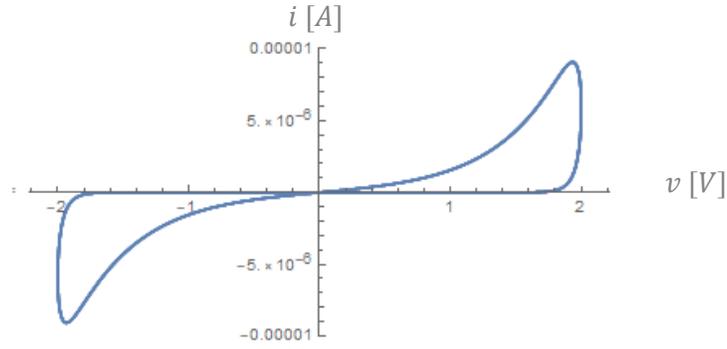


Figura 2.15 Lazo de histéresis del modelo no lineal de iones obtenido con las señales de la Figura 2.14.

## 2.5 Barrera túnel de Simmons

Como se mencionó en la sección anterior, un dispositivo formado por óxido de titanio entre electrodos de platino, en el que una de sus interfaces electrodo-semiconductor posee una alta concentración de impurezas, presenta un contacto óhmico que forma un canal de conducción que se desplaza a través de la capa de óxido con el voltaje aplicado, mientras que, la otra interfaz metal-semiconductor de baja concentración de impurezas es una unión rectificante, caracterizada por una barrera túnel cuyo ancho es modulado por el voltaje aplicado. Para modelar el comportamiento de este dispositivo, en [44] se propuso un circuito equivalente que consiste en un resistor óhmico en conexión serie con una barrera túnel. Al presentar una barrera túnel, ésta es la que controla el flujo de corriente a través del dispositivo.

La relación corriente - voltaje del memristor está dado por una ecuación de transporte eléctrico a través de una barrera túnel:

$$i = \frac{j_0 A}{\Delta w^2} \left\{ \phi_I e^{-B\sqrt{\phi_I}} - (\phi_I + e|v_g|) e^{-B\sqrt{\phi_I + e|v_g|}} \right\} \quad (2.18)$$

Cuyos parámetros están dados por:

$$j_0 = \frac{e}{2\pi h} \quad (2.19)$$

$$\Delta w = w_2 - w_1; w_1 = \frac{1.2\lambda w}{\phi_0}; w_2 = w_1 + w \left( 1 - \frac{9.2\lambda}{3\phi_0 + 4\lambda - 2e|v_g|} \right) \quad (2.20)$$

$$\phi_I = \phi_0 - e|v_g| \left( \frac{w_1 + w_2}{w} \right) - \left( \frac{1.15\lambda w}{\Delta w} \right) \ln \left( \frac{w_2(w + w_1)}{w_1(w + w_2)} \right) \quad (2.21)$$

$$B = \frac{4\pi\Delta w\sqrt{2m}}{h} \quad (2.22)$$

$$\lambda = \frac{e^2 \ln(2)}{8\pi k \epsilon_0 w} \quad (2.23)$$

Donde  $A$  es el área de contacto del memristor,  $e$  es la carga del electrón,  $v_g$  es el voltaje a través de la barrera túnel,  $m$  es la masa del electrón,  $h$  es la constante de Plank,  $k$  es la constante dieléctrica, y  $\phi_0$  es la altura de la barrera en electrón-volts.

La anchura de la barrera túnel varía con el tiempo y es modelada como:

En el caso de la conmutación al estado de apagado ( $i > 0$ )

$$\frac{dw}{dt} = f_{off} \sinh\left(\frac{|i|}{i_{off}}\right) \exp\left(-\exp\left(\frac{w - a_{off}}{w_c} - \frac{|i|}{b}\right) - \frac{w}{w_c}\right) \quad (2.24)$$

Con los parámetros de ajuste  $f_{off} = 3.5 \pm 1 \mu\text{m/s}$ ,  $i_{off} = 115 \pm 4 \mu\text{A}$ ,  $a_{off} = 1.2 \pm 0.02 \text{ nm}$ ,  $b = 500 \pm 70 \mu\text{A}$  y  $w_c = 107 \pm 4 \text{ pm}$

Para el caso de conmutación al estado de encendido ( $i < 0$ )

$$\frac{dw}{dt} = -f_{on} \sinh\left(\frac{|i|}{i_{on}}\right) \exp\left(-\exp\left(\frac{a_{on} - w}{w_c} - \frac{|i|}{b}\right) - \frac{w}{w_c}\right) \quad (2.25)$$

Con los parámetros de ajuste  $f_{on} = 40 \pm 10 \mu\text{m/s}$ ,  $i_{on} = 8.9 \pm 0.3 \mu\text{A}$ ,  $a_{on} = 1.8 \pm 0.01 \text{ nm}$ ,  $b = 500 \pm 90 \mu\text{A}$  y  $w_c = 107 \pm 3 \text{ pm}$

El circuito equivalente en que se basa este modelo se muestra en la Figura 2.16, donde se aprecia que para este modelo la variable de estado  $w$  desempeña una función opuesta a la del modelo de arrastre lineal de iones, pues, cuando el ancho de la barrera túnel es máximo, la resistencia total del dispositivo también lo es, y cuando es mínima, se tiene el valor mínimo de resistencia.

La curva de histéresis correspondiente a este modelo se puede observar en la Figura 2.17 junto con la señal de voltaje aplicada.

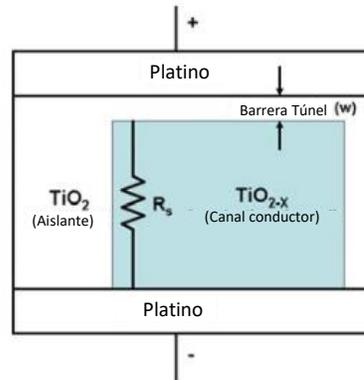


Figura 2.16 Circuito equivalente del modelo de la barrera túnel de Simmons, tomada de [45].

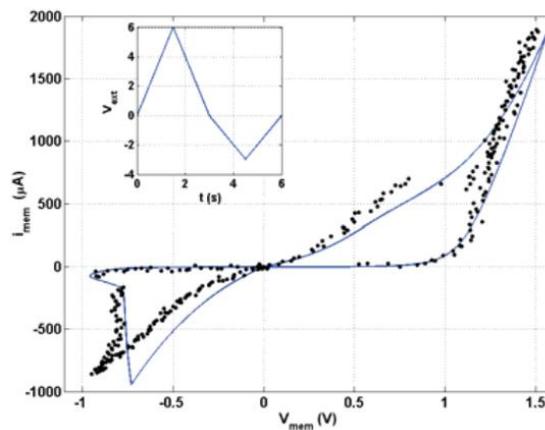


Figura 2.17 Lazo de histéresis del modelo, junto con datos experimentales, tomada de [45].

## 2.6 Modelo de memristor adaptativo de umbral (TEAM)

Este modelo[46] tiene el propósito de ajustarse a los datos experimentales de cualquier tipo de dispositivo memristivo; entre sus características se encuentran:

- No posee una relación voltaje- corriente definida, sino que ésta puede ser escogida libremente
- Está basado en el modelo de la barrera túnel de Simmons realizando simplificaciones para obtener un modelo más simple y conservando una buena aproximación.
- Debido a la alta dependencia no lineal de la corriente del dispositivo memristivo, el dispositivo puede ser modelado como un dispositivo con umbrales de corriente.

La derivada de la variable de estado es modelada como la multiplicación de dos funciones independientes, una de estas funciones depende de la variable de estado, mientras que la otra depende de la corriente.

$$\frac{dx(t)}{dt} = \begin{cases} k_{off} \cdot \left(\frac{i(t)}{i_{off}} - 1\right)^{\alpha_{off}} \cdot f_{off}(x), & 0 < i_{off} < i \\ 0, & i_{on} < i < i_{off} \\ k_{on} \cdot \left(\frac{i(t)}{i_{on}} - 1\right)^{\alpha_{on}} \cdot f_{on}(x), & i < i_{on} < 0 \end{cases} \quad (2.26)$$

Donde  $\alpha_{off}$ ,  $\alpha_{on}$ ,  $k_{off}$  y  $k_{on}$  son constantes,  $i_{off}$  e  $i_{on}$  son umbrales de corriente y  $x$  es la variable de estado, la cual representa el ancho efectivo de la barrera túnel. Las funciones  $f$  representan la dependencia de la variable de estado y se comportan como funciones ventanas, delimitando los valores de  $x$  entre las fronteras  $x_{on}$  y  $x_{off}$ ; pueden usarse otras funciones dependientes de  $x$  en lugar de las propuestas, éstas no necesariamente tienen que ser iguales ya que la dependencia de  $x$  puede ser asimétrica

Para una dependencia lineal entre el voltaje y la corriente, la memristancia también depende linealmente de  $x$ . Un ejemplo de relación I-V para este caso es;

$$v(t) = \left[ R_{on} + \frac{R_{off} - R_{on}}{x_{off} - x_{on}} (x - x_{on}) \right] \cdot i(t) \quad (2.27)$$

Sin embargo, para dispositivos prácticos, la memristancia depende de manera no lineal, pues depende del efecto túnel. Cualquier cambio en el espesor de la barrera túnel producirá un cambio en la memristancia; suponiendo que este cambio se da de manera exponencial, entonces la relación corriente voltaje podría ser

$$v(t) = R_{on} \exp\left(\frac{\lambda}{x_{off} - x_{on}}\right) (x - x_{on}) \quad (2.28)$$

Donde  $\lambda$  es un parámetro de ajuste dado por

$$\frac{R_{off}}{R_{on}} = e^{\lambda} \quad (2.29)$$

Posibles funciones ventana que ajusten este modelo (TEAM) al modelo de la barrera túnel de Simmons son

$$f_{off}(x) = \exp \left[ -\exp \left( \frac{x - a_{off}}{\omega_c} \right) \right] \quad (2.30)$$

$$f_{on}(x) = \exp \left[ -\exp \left( -\frac{x - a_{on}}{\omega_c} \right) \right] \quad (2.31)$$

Para una señal de voltaje senoidal de un volt de amplitud y una frecuencia de 5MHz, aplicada a este modelo, se obtiene la corriente que se muestra en la Figura 2.18 , mientras que el lazo de histéresis para estas dos señales se presenta en la Figura 2.19.

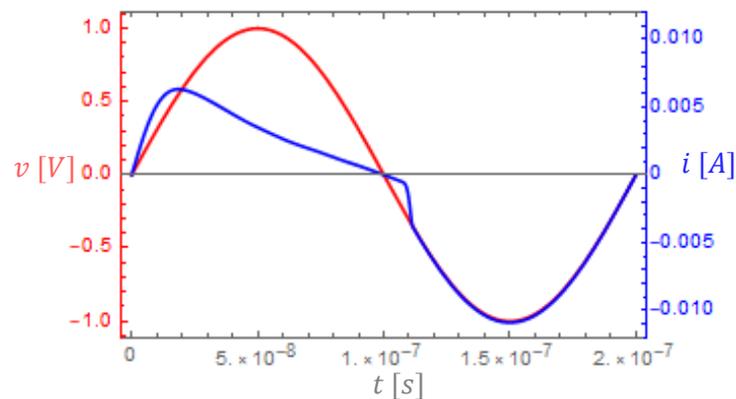


Figura 2.18 Señal de voltaje aplicada al modelo (rojo) y si respectiva respuesta de corriente (azul).

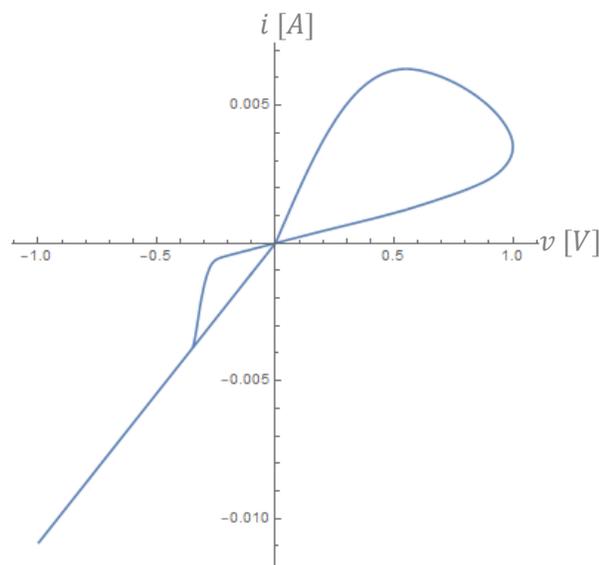


Figura 2.19 Lazo de histéresis del modelo obtenido con las señales de la Figura 2.18.

## 2.7 VTEAM

El modelo TEAM funciona con umbrales de corriente, esto es, para corrientes que estén por debajo de cierto valor la resistencia del memristor no cambia. Tomando en cuenta esto y que, datos experimentales de varios dispositivos sugieren la existencia de voltajes de umbral, es apropiado contar con un modelo que cumpla con estas características, además de que éstos son necesarios para que distintas aplicaciones funcionen apropiadamente, ya que, por la propia naturaleza del funcionamiento de los memristores (cambio de resistencia), los memristores con umbrales de corriente pueden ocasionar problemas, pues, para alcanzar algún valor de resistencia deseado se debe aplicar una corriente de polarización mayor que el umbral. Si el cambio de resistencia es tal que ésta se incrementa, la corriente disminuirá con lo cual también disminuye la velocidad de cambio y, si ésta no es lo suficientemente grande, podría disminuir a un valor por debajo del umbral y el cambio de resistencia no se llevaría a cabo. Una medida que puede tomarse para eliminar este problema, es aplicar corrientes más grandes, aunque esto incrementa el consumo de potencia.

Bajo esta premisa, en [47] se desarrolló el modelo de memristor adaptativo de voltajes de umbral (VTEAM), el cual, al estar basado en el modelo TEAM, tampoco posee una relación voltaje corriente definida y ésta puede escogerse libremente. De forma similar al modelo TEAM, la derivada de la variable de estado en el modelo VTEAM está dada por:

$$\frac{dw(t)}{dt} = \begin{cases} k_{off} \cdot \left(\frac{v(t)}{v_{off}} - 1\right)^{\alpha_{off}} \cdot f_{off}(w), & 0 < v_{off} < v \\ 0, & v_{on} < v < v_{off} \\ k_{on} \cdot \left(\frac{v(t)}{v_{on}} - 1\right)^{\alpha_{on}} \cdot f_{on}(w), & v < v_{on} < 0 \end{cases} \quad (2.32)$$

Donde  $k_{off}$ ,  $k_{on}$ ,  $\alpha_{off}$  y  $\alpha_{on}$  son constantes, y  $v_{off}$  y  $v_{on}$  son los voltajes umbral,  $k_{off}$  debe de ser un numero positivo, mientras que  $k_{on}$  debe ser negativo. Las funciones  $f_{on}(w)$  y  $f_{off}(w)$  representan la dependencia que la derivada de la variable de estado tiene de sí misma, estas funciones se comportan como funciones

ventana y mantienen a  $w$  dentro del intervalo  $[w_{on}, w_{off}]$ , al igual que en el modelo TEAM, en este modelo también pueden usarse distintas funciones ventanas.

Un ejemplo de una relación corriente-voltaje con dependencia lineal está dado por

$$i(t) = \left[ R_{on} + \frac{R_{off} - R_{on}}{w_{off} - w_{on}} (w - w_{on}) \right]^{-1} \cdot v(t) \quad (2.33)$$

Donde  $w_{off}$  y  $w_{on}$  son las fronteras del intervalo de  $w$ , y  $R_{off}$  y  $R_{on}$  son las resistencias del dispositivo cuando  $w$  tiene el valor  $w_{off}$  o  $w_{on}$ , respectivamente.

Un ejemplo de relación voltaje-corriente con dependencia exponencial de la variable de estado es:

$$i(t) = \frac{e^{-\frac{\lambda}{w_{off}-w_{on}}(w-w_{on})}}{R_{on}} \cdot v(t) \quad (2.34)$$

En donde  $\lambda$  es un parámetro de ajuste y puede ser calculado usando

$$e^{\lambda} = \frac{R_{off}}{R_{on}} \quad (2.35)$$

Como se mencionó anteriormente, la ventaja de este modelo es que se puede aproximar a datos experimentales y otros modelos. Por ejemplo, puede ajustarse al modelo de Yakopcic usando los parámetros de ajuste de la Tabla 2.1 y las funciones ventana de las ecuaciones (2.30) y (2.31). Las curvas resultantes se muestran en la Figura 2.20 y Figura 2.21.

Tabla 2.1 Valores de los parámetros para ajustarse al modelo de Yakopcic

Parámetro	valor
$\alpha_{off}$	3
$\alpha_{on}$	3
$v_{off}$ [V]	0.16
$v_{on}$ [V]	-0.15
$R_{off}$ [ $\Omega$ ]	1069.5
$R_{on}$ [ $\Omega$ ]	387

$k_{off}$ [m/s]	$2.49 \times 10^{-6}$
$k_{on}$ [m/s]	$-2.2 \times 10^{-4}$
$w_{off}$ [nm]	10
$w_{on}$ [nm]	0
$w_{ini}$ [nm]	8.9

En la Figura 2.20 a) y b) se presentan la señal de voltaje aplicada a este modelo y su respuesta de corriente, respectivamente, mientras que la Figura 2.21 a) es la gráfica de la variable de estado contra el tiempo, y b) es el lazo de histéresis obtenido.

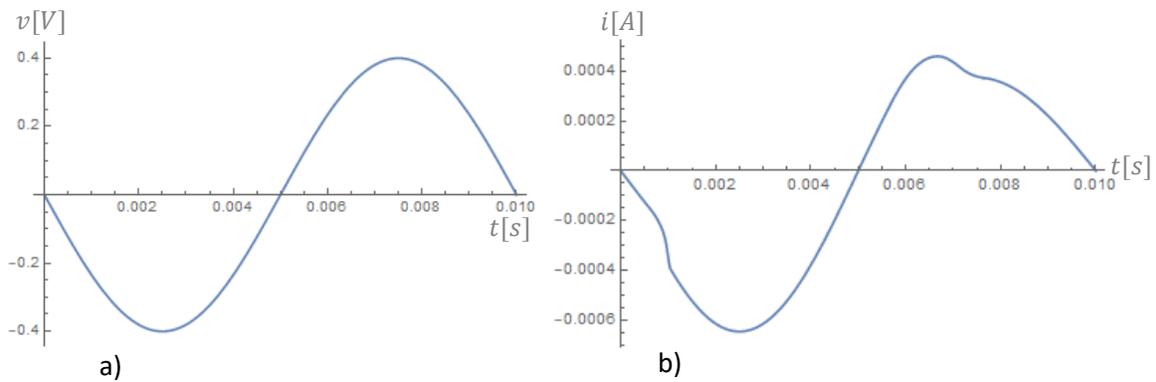


Figura 2.20 a) señal de voltaje aplicada al modelo VTEAM, b) señal de corriente obtenida

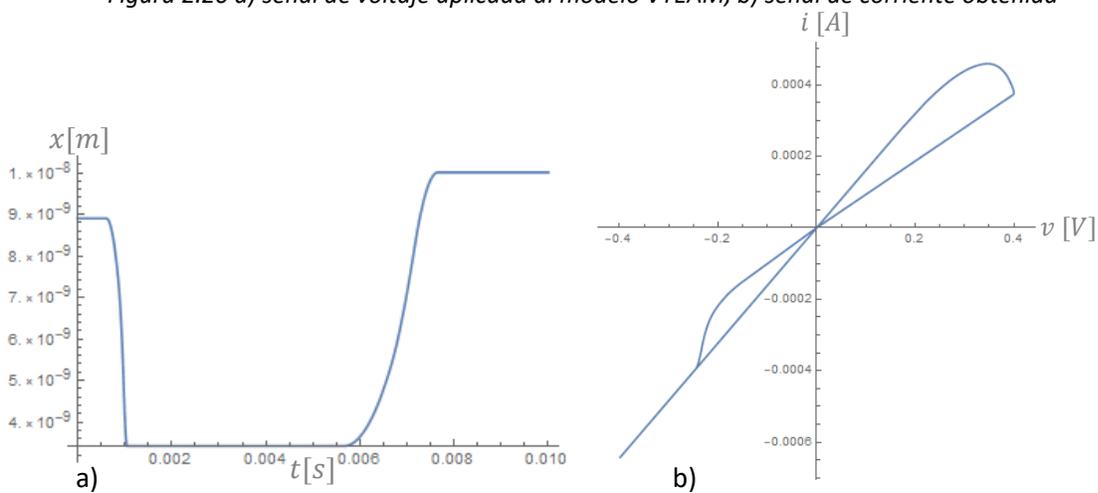


Figura 2.21 a) variación del estado respecto al tiempo, b) lazo de histéresis obtenido con los parámetros de la Tabla 2.1.

## 2.8 Resumen

Conforme las estructuras y dispositivos que presentaban el fenómeno de conmutación resistiva y posteriormente memristancia se fueron desarrollando, se tuvieron que desarrollar modelos con el fin de explicar, controlar y predecir los mecanismos físicos responsables de dichos fenómenos. Los modelos desarrollados por HP van desde el modelo simple del arrastre lineal de iones, hasta el modelo más aproximado a los datos experimentales pero complicado y computacionalmente ineficiente de la barrera túnel de Simmons. Como prácticamente cada dispositivo memristivo que se fabrica tiene su propio modelo, es conveniente contar con un modelo que sea capaz de ajustarse a las curvas medidas de estos dispositivos y es aquí en donde radica la importancia de los modelos TEAM y VTEAM.

En este capítulo se presentan distintas explicaciones de los fenómenos que pueden dar lugar a que dispositivos semiconductores tengan comportamiento memristivo, así como los principales modelos matemáticos de memristores que se han desarrollado. Lo anteriormente presentado tiene el fin de establecer la forma en que pueden implementarse las características que poseen los memristores de manera análoga en un emulador empleando elementos discretos, además de que son los modelos los que indican la forma en que estos deben operar e incluso influir en la síntesis de los emuladores.

## 2.9 Referencias

- [29]. F. Argall. (1968). Switching phenomena in titanium oxide thin films. *Solid-State Electronics*. ISSN: 0038-1101. Vol: 11. Issue: 5. pp. 535-541. DOI: [10.1016/0038-1101\(68\)90092-0](https://doi.org/10.1016/0038-1101(68)90092-0).
- [30]. J. F. Gibbons, W. E. Beadle. (1964). Switching properties of thin NiO films. *Solid-State Electronics*. Elsevier. Vol. 7, pp. 785-797. DOI: [https://doi.org/10.1016/0038-1101\(64\)90131-5](https://doi.org/10.1016/0038-1101(64)90131-5).
- [31]. D R Lamb, P C Rundle. (1967). A non-filamentary switching action in thermally grown silicon dioxide films. *British Journal of Applied Physics*. 18 29. DOI: <https://doi.org/10.1088/0508-3443/18/1/306>.
- [32]. K. L. Chopra. (1965). Avalanche-induced negative resistance in thin oxide films. *J. Appl. Phys.* 36,184. DOI: <https://doi.org/10.1063/1.1713870>
- [33]. Prodromakis, Themis & Toumazou, Christofer & Chua, Leon. (2012). Two centuries of memristors. *Nature materials*. 11. 478-81. 10.1038/nmat3338.
- [34]. K. L. Chopra. (1965). Avalanche-induced negative resistance in thin oxide films. *J. Appl. Phys.* 36,184. DOI: <https://doi.org/10.1063/1.1713870>
- [35]. K. L. Chopra. (1963), Current-controlled negative resistance in thin niobium oxide films. *Proceedings of the IEEE*, vol. 51, no. 6, pp. 941-942, DOI: [10.1109/PROC.1963.2339](https://doi.org/10.1109/PROC.1963.2339)
- [36]. B Strukov, Dmitri & S Snider, Gregory & Stewart, Duncan & Williams, Stan. (2008). The Missing Memristor Found. *Nature*. 453. 80-3. 10.1038/nature06932. DOI: <https://doi.org/10.1038/nature06932>
- [37]. A. G. Radwan, M. E. Fouda. (2015). On the Mathematical Modeling of Memristor, Memcapacitor, and Meminductor. *Studies in Systems, Decision and Control* 26 (pp.19-23). Switzerland. Springer International Publishing. Doi: [10.1007/978-3-319-17491-4\\_3](https://doi.org/10.1007/978-3-319-17491-4_3)

- [38]. Joglekar, Yogesh & Wolf, Stephen. (2008). Joglekar YN, Wolf SJ (2009, July) The elusive memristor: properties of basic electrical circuits. Eur J Phys. European Journal of Physics. 30. 10.1088/0143-0807/30/4/001.
- [39]. Biolek, Zdenek & Biolek, Dalibor & V, Biolkova. (2009). SPICE Model of Memristor with Nonlinear Dopant Drift. Radioengineering. 18. 210-214
- [40]. Prodromakis, Themis & Peh, Boon & Papavassiliou, C. & Toumazou, Christofer. (2011). A Versatile Memristor Model With Nonlinear Dopant Kinetics. IEEE Transactions on Electron Devices - IEEE TRANS ELECTRON DEVICES. 58. 3099-3105. DOI: [10.1109/TED.2011.2158004](https://doi.org/10.1109/TED.2011.2158004)
- [41]. Yu, Juntang & Mu, Xiaomu & Xi, Xiangming & Wang, Shuning. (2013). A Memristor Model with Piecewise Window Function. Radioengineering. 22. 969-974.
- [42]. Yang, Jianhua Joshua & D Pickett, Matthew & Li, Xuema & A A Ohlberg, Douglas & Stewart, Duncan & Williams, Stan. (2008). Memristive Switching Mechanism for Metal/Oxide/Metal Nanodevices. Nature nanotechnology. 3. 429-33. 10.1038/nnano.2008.160. DOI: <https://doi.org/10.1038/nnano.2008.160>
- [43]. Lehtonen, Eero & Laiho, Mika. (2010). CNN using memristors for neighborhood connections.1-4.10.1109/CNNA.2010.5430304.DOI: [10.1109/CNNA.2010.5430304](https://doi.org/10.1109/CNNA.2010.5430304)
- [44]. Matthew D. Pickett, Dmitri B. Strukov, Julien L. Borghetti, J. Joshua Yang, Gregory S. Snider, Duncan R. Stewart, and R. Stanley Williams. (2009). Switching dynamics in titanium dioxide memristive devices. J. Appl. Phys. 106, 074508. DOI: <https://doi.org/10.1063/1.3236506>
- [45]. Abdalla, Hisham & D. Pickett, Matthew. (2011). SPICE modeling of memristors. Proceedings - IEEE International Symposium on Circuits and Systems. 1832 - 1835. 10.1109/ISCAS.2011.5937942. DOI: [10.1109/ISCAS.2011.5937942](https://doi.org/10.1109/ISCAS.2011.5937942)
- [46]. Kvatinsky, Shahar & Friedman, E.G. & Kolodny, Avinoam & C. Weiser, U. (2013). TEAM: ThrEshold adaptive memristor model. Circuits and Systems I: Regular Papers, IEEE Transactions on. 60. 211-221. 10.1109/TCSI.2012.2215714. DOI: [10.1109/TCSI.2012.2215714](https://doi.org/10.1109/TCSI.2012.2215714)

[47]. Kvatinsky, Shahar & Ramadan, Misbah & Friedman, E.G. & Kolodny, Avinoam. (2015). VTEAM: A General Model for Voltage-Controlled Memristors. *Circuits and Systems II: Express Briefs, IEEE Transactions on.* 62. 786-790. 10.1109/TCSII.2015.2433536. DOI: [10.1109/TCSII.2015.2433536](https://doi.org/10.1109/TCSII.2015.2433536)

## **Capítulo 3 Emuladores de memristores y aplicaciones**

### **3.1 Introducción**

Debido a que la tecnología de los memristores continua en desarrollo, la fabricación y adquisición de dispositivos memristivos representa un alto costo; esto ha dado lugar a que se desarrollen emuladores con el propósito de investigar y experimentar con el fenómeno memristivo.

Mientras un simulador modela e imita el comportamiento del dispositivo o sistema que se simula, dando la impresión de que es la misma cosa, un emulador realmente replica el comportamiento que el dispositivo o sistema real hace, pero empleando un entorno, dispositivo o sistema diferente. Así, la función principal de un simulador es el estudio y análisis y la del emulador es reemplazar un dispositivo o sistema conservando su comportamiento [48].

De acuerdo con la manera de implementar las ecuaciones que describen el comportamiento memristivo, los emuladores se clasifican en dos grandes grupos: analógicos y digitales; a su vez, ambos pueden implementarse de dos formas, ya sea controlando un dispositivo con resistencia variable o generando una señal que, al ser realimentada que genere el comportamiento o que directamente sea la señal de salida.

Con el uso de los emuladores se han conseguido importantes resultados de la aplicación del comportamiento memristivo, entre los que destacan el desarrollo de sinapsis memristiva en circuitos neuromórficos, obtención de circuitos caóticos y posibles formas en que el memristor podría ser empleado como memoria, que en un futuro podrían desarrollarse para la fabricación de memorias de alta densidad.

### **3.2 Emuladores digitales**

Este tipo de emulador se caracteriza por el empleo de circuitos digitales para implementar las ecuaciones características de algún modelo de memristor. Entre los circuitos digitales con los cuales pueden estar conformados se encuentran los sumadores y/o restadores digitales, multiplicadores, multiplexores, contadores, compuertas lógicas, memorias, etc., como se muestra en la Figura 3.1, en donde se

aprecia que se “arman” las ecuaciones empleando los elementos anteriormente mencionados. Con el fin de reducir su complejidad, estos emuladores suelen implementarse usando tarjetas de desarrollo como son los FPGAs, DSP,s o microcontroladores, esto se ilustra en el diagrama de bloques de la Figura 3.2.

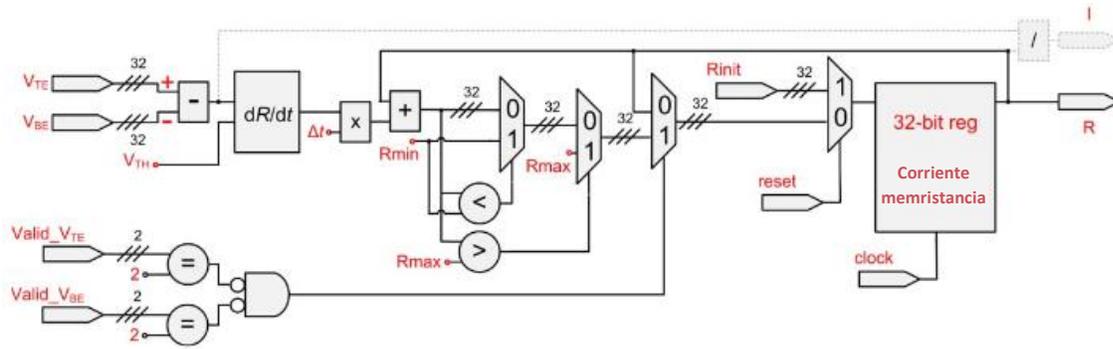


Figura 3.1 Emulador digital de memristor realizado en un FPGA. Tomada de [47].

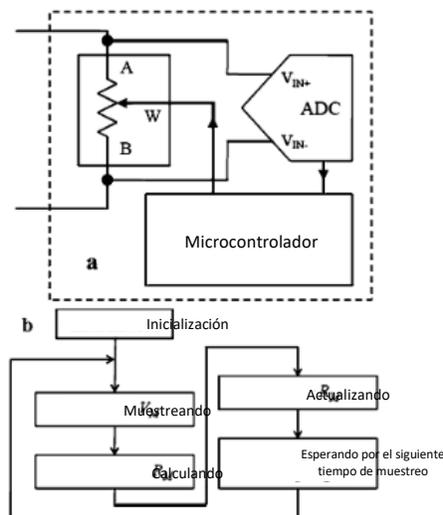


Figura 3.2 a) Emulador digital de memristor usando un microcontrolador, b) Diagrama de flujo del funcionamiento del emulador. Tomada de [50].

El emulador de la Figura 3.1 fue propuesto por Vourkas et. al. en [47], éste es un emulador completamente digital realizado en un FPGA, el cual se encarga de realizar todas las operaciones internamente y proporciona una señal de salida equivalente a la variación de la resistencia o corriente, incluso la señal de excitación se genera internamente por el FPGA. A diferencia del anterior, el emulador de la Figura 3.2 [50] toma una señal de excitación externa, la muestrea usando un ADC y, a partir del valor obtenido, un microcontrolador calcula el valor de resistencia que

debe tener un potenciómetro digital para un determinado valor de la señal de entrada; en este caso, las ecuaciones del memristor se realizan en el programa del microcontrolador y no de manera “física” con elementos de circuitos digitales.

Debido a que se trata de circuitos digitales, y que la ecuación de estado de los memristores son ecuaciones diferenciales, éstas deben de resolverse de forma numérica. En la Figura 3.3 se ilustra la realización a bloques del modelo TEAM, donde se resuelve la ecuación diferencial empleando el método de Euler.

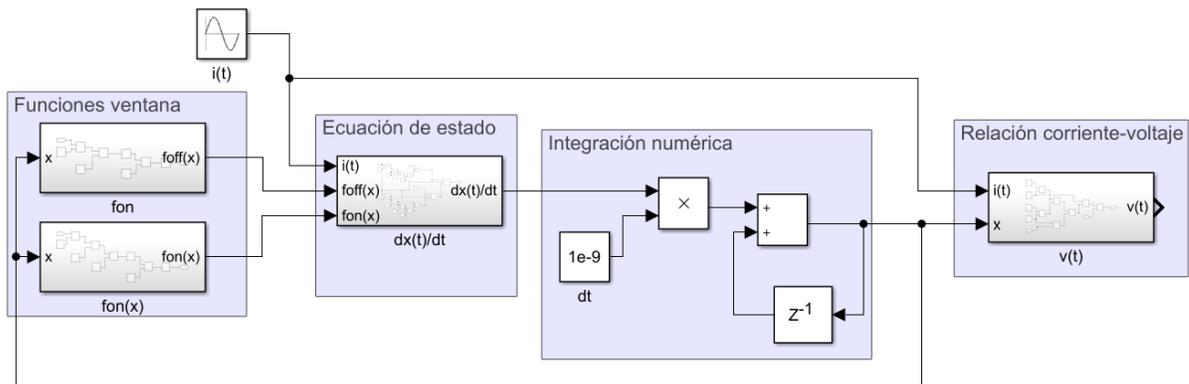


Figura 3.3 Desarrollo a bloques del modelo TEAM

La Figura 3.4 ejemplifica la forma en que las ecuaciones de un modelo memristivo se “arman” usando componentes de circuitos digitales, este diagrama corresponde a la ecuación de estado del modelo TEAM presentado en la Figura 3.3.

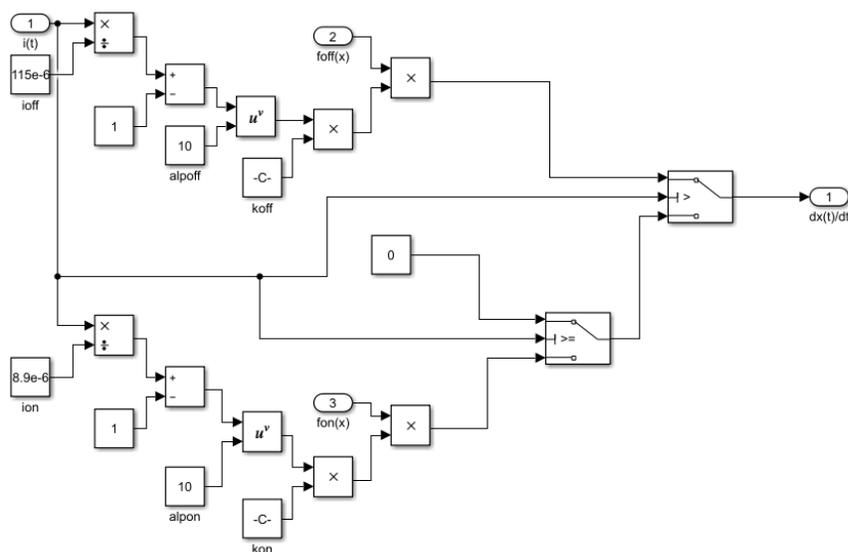


Figura 3.4 Desarrollo a bloques de la ecuación de estado del modelo TEAM.

### 3.3 Emuladores analógicos

En los emuladores analógicos, las ecuaciones del sistema memristivo que se desea emular, se llevan a cabo utilizando componentes analógicos, además de emplear resistores y capacitores, destaca el uso de los amplificadores operacionales; ya que por medio de éste es posible realizar circuitos que desempeñen las funciones de integradores, diferenciadores, sumadores, restadores, inversores, comparadores, etc. En la Figura 3.5 y la Figura 3.6 se presentan los diagramas esquemáticos de los emuladores analógicos propuestos en [51] y [52], respectivamente. El funcionamiento de estos emuladores se basa principalmente en las ecuaciones de la relación corriente-voltajes, pues el efecto de la memristancia, para ambos emuladores, tiene lugar en las resistencias de entrada  $R$  y  $R_s$ ; en estas resistencias, una de sus terminales se conecta a la señal de entrada mientras que en la otra se realimenta una señal de voltaje, con una forma de onda tal, que genera una diferencia de potencial con la señal de entrada, generando así la corriente del memristor. La corriente generada en las resistencias de entrada, así como la señal de voltaje de retroalimentación, son determinadas precisamente a través de la relación de corriente-voltaje.

En el emulador de la Figura 3.5 a) se añade un circuito de función de forma, el cual se encarga de proporcionar un comportamiento no lineal al memristor; siendo ésta una función cúbica. La implementación de la función de forma se hace con multiplicadores analógicos, como se presenta en la Figura 3.5 b).

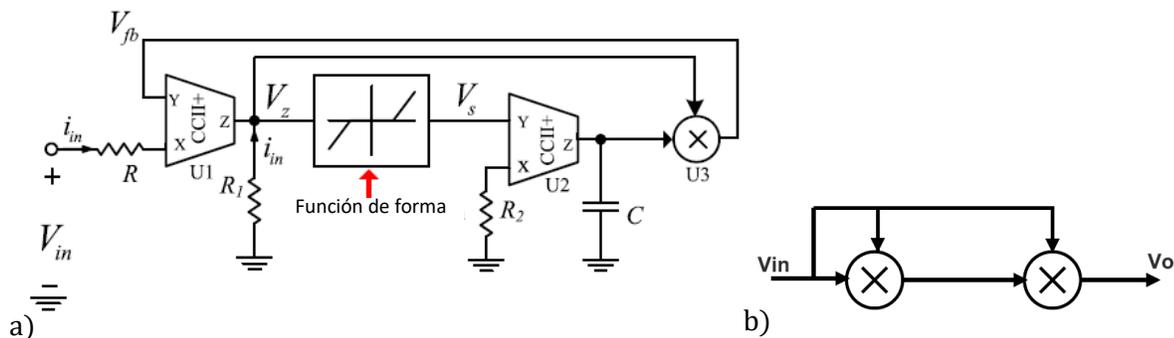


Figura 3.5 a) Diagrama de emulador analógico que usa transportadores de corriente (current conveyors), multiplicadores analógicos y una función de forma para generar una señal de retroalimentación, b) Diagrama de bloques de la función de forma. Tomadas de [51].

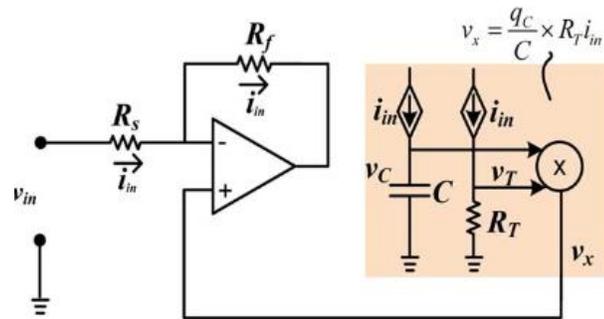


Figura 3.6 emulador analógico que emplea espejos de corriente y multiplicadores para generar la señal de retroalimentación a  $R_s$ . tomada de [52].

Al igual que en los emuladores digitales, otra opción con la que se cuenta en los emuladores analógicos es controlar algún elemento de resistencia variable. Para este tipo de emuladores, la ecuación de estado suele ser la de mayor importancia, pues es la que dicta cómo varía la resistencia. Los diagramas de los emuladores propuestos en [56] y [57] se presentan en la Figura 3.7 a) y b), respectivamente. El emulador de la Figura 3.7 a) emula la memristancia por medio de un resistor dependiente de la luz (LDR) o fotoresistencia, la cual es controlada por la luminosidad de un led. En este circuito, el voltaje de entrada se aplica en paralelo a la fotoresistencia y a un integrador que alimenta al led encargado de controlarla, de esta manera la intensidad luminosa del led varía de acuerdo con la integral del voltaje de entrada y, por tanto, también lo hace la resistencia del LDR. De la misma forma, en el emulador de la Figura 3.7 b) se integra el voltaje de entrada, la diferencia es que aquí el elemento de resistencia variable consiste en un transistor FET.

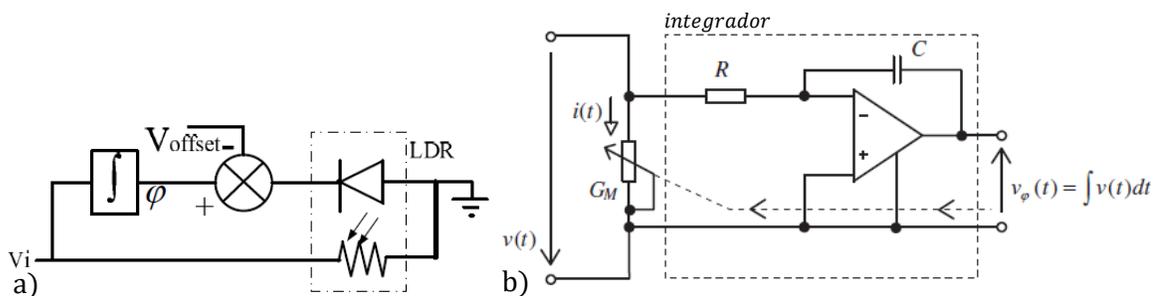


Figura 3.7 Emulador analógico basado en un integrador y un resistor dependiente de la luz (LDR), b) Emulador analógico basado en un integrador y un FET. Tomadas de [56] y [57], respectivamente.

Una desventaja que presentan los emuladores con señal retroalimentada, como los presentados en Figura 3.5 y la Figura 3.6, es que los elementos pueden presentar niveles de offset, por lo que no se garantiza que la señal de salida sea cero cuando la señal de entrada también es cero. Esto se ve reflejado en la forma del lazo de histéresis, pues el cruce por cero presenta desplazamiento, es decir, no se pincha en el origen. Para corregirse este efecto indeseado debe de hacerse un ajuste del offset. Este problema no suele presentarse en los emuladores con control de elemento de resistencia variable, como el presentado en la Figura 3.7 b), ya que la señal de control de la resistencia no se involucra directamente con la señal de excitación, pues por lo regular se aplica a otras terminales independientes de las de donde se aplica la señal de excitación. Por tanto, para una señal de excitación de voltaje, la corriente a través del elemento de resistencia variable será cero cuando el voltaje sea cero, aunque la señal de control no lo sea. Además de que la operación flotada es más sencilla en este tipo de emuladores.

### 3.4 Tipos de comportamiento en los memristores

Debido a que los principales modelos memristivos han atribuido este fenómeno al arrastre de iones[36], a la modificación del ancho de una barrera tipo Schottky por efecto del arrastre de iones[42] y por modulación del ancho de una barrera túnel[44], podría darse el caso de que, si un memristor se comporta como incremental con cierta polarización, podría comportarse como su contraparte decremental al polarizarlo de forma opuesta.

Supóngase que se tiene un memristor físico, si éste se satura, por ejemplo, a su resistencia máxima  $R_{off}$  y se polariza de tal modo que su resistencia decrezca con una señal positiva y que aumente con una señal negativa, entonces se dice que tiene un comportamiento decremental. Sí, por el contrario, éste se satura a la resistencia mínima  $R_{on}$  y se polariza de tal modo que su resistencia se incremente al aplicar un voltaje positivo y se reduzca con un voltaje negativo, entonces se dice que opera en modo incremental. De lo anterior se tiene que los comportamientos decremental e incremental dependen de la polarización del memristor y de la configuración del estado resistivo inicial[42]. En la Figura 3.8 se ilustra el proceso

descrito anteriormente, en donde los estados iniciales de un memristor se muestran en la Figura 3.8 a)i y b)i, siendo a)i el estado de alta resistencia y b)i el de baja resistencia. En a)ii y b)ii de esta misma figura, se presentan las formas de polarización de un memristor, mientras que a)iii y b)iii son las respectivas variaciones de resistencia para la señal de voltaje dada.

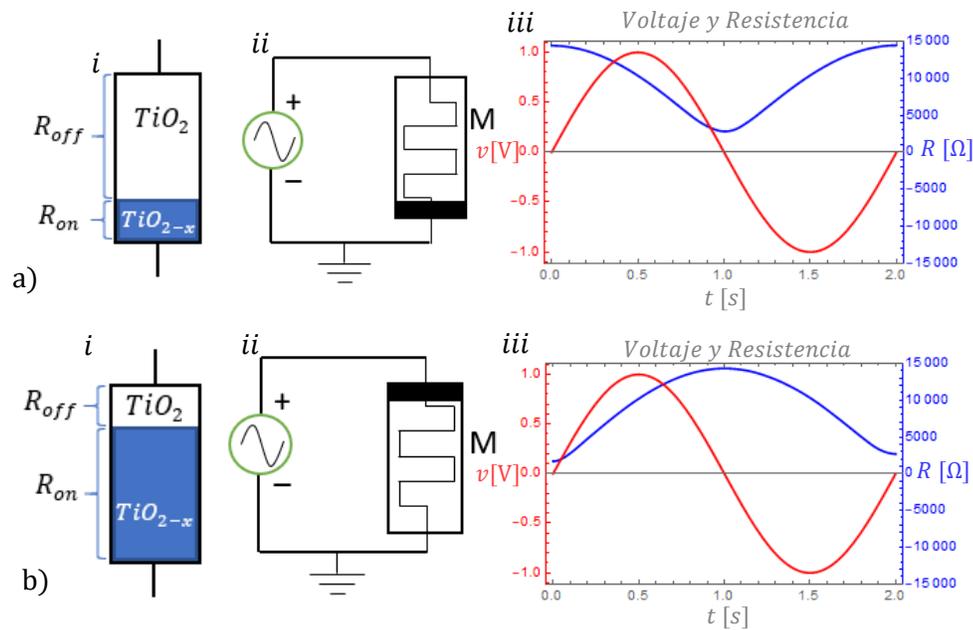


Figura 3.8 Comportamiento a) decremental y b) incremental en un memristor.

A la par del comportamiento resistivo del memristor descrito anteriormente, la variable de estado puede presentar variaciones positivas o negativas con una polarización directa, dependiendo de cómo haya sido definida. Debido a que es importante definir e identificar el tipo de comportamiento de un emulador, así como tener presente las modificaciones en las ecuaciones de los modelos que cada uno conlleva, a continuación, se presenta un análisis, haciendo uso del modelo de HP, de los cuatro casos que pueden tenerse según es el comportamiento del estado y la resistencia en un memristor.

### 3.4.1 Caso 1 Memristor incremental: la variable de estado incrementa con $v+$ y la $R$ incrementa con el estado.

Este caso consiste en que tanto la variable de estado como la resistencia varían de forma positiva cuando el memristor es sometido a una polarización directa y de

forma negativa con una polarización inversa. En la Figura 3.9 se presentan la variación de la variable de estado y la resistencia, así como las señales de corriente y voltaje y el lazo de histéresis

La relación corriente-voltaje, la ecuación de estado y la condición inicial para este caso se presentan en la ecuación (3.1), nótese que la relación corriente-voltaje se modificó de la definición original para obtener el comportamiento incremental.

$$i = \frac{v(t)}{R_{on} + \frac{w[t]}{D_{ox}}(R_{off} - R_{on})}; \quad w'[t] = \frac{\mu v R_{on}}{D_{ox}} i(t); \quad w[0] = 1 \times 10^{-7} m \quad (3.1)$$

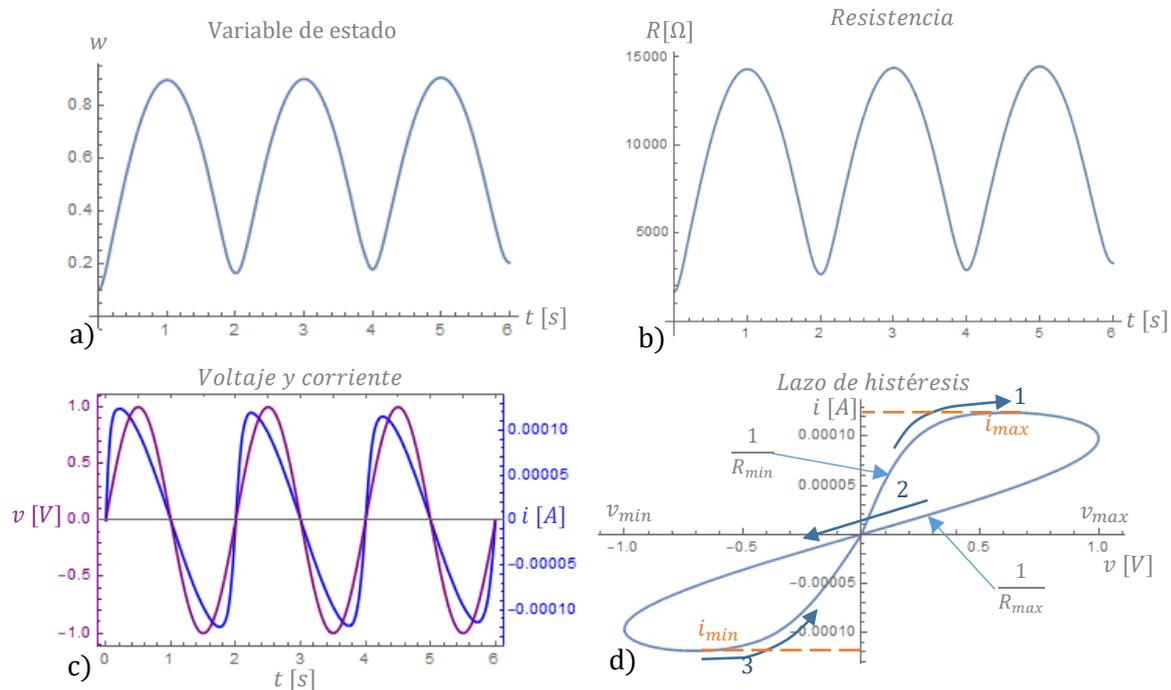


Figura 3.9 Comportamiento de un memristor incremental en el que la resistencia incrementa con la variable de estado.

Como puede observarse en la Figura 3.9 a), en polarización directa, la variable de estado parte desde el valor dado por la condición inicial hasta un valor máximo el cual se alcanza al final del semiciclo positivo de la señal de entrada, siendo ésta la señal de voltaje que se muestra en la Figura 3.9 c). Durante el semiciclo negativo éste comienza a decrecer hasta alcanzar un valor mínimo que, de nuevo, corresponde con el final del semiciclo, esta vez negativo. Por su parte, la variación de la resistencia, mostrada en la Figura 3.9 b), sigue el mismo comportamiento; yendo de  $2k\Omega$  hasta  $15k\Omega$  durante el semiciclo positivo y de  $15k\Omega$  a  $2k\Omega$  en el

semiciclo negativo, el valor de la resistencia mínima y máxima no llegan a alcanzar los valores de  $R_{on}$  y  $R_{off}$  debido a que el estado no alcanza los valores de 0 y 1, respectivamente. El comportamiento de la resistencia se ve reflejado en la señal de corriente mostrada en la Figura 3.9 c), donde se aprecia que los niveles máximos de corriente se tienen al principio del semiciclo positivo y al final del semiciclo negativo, lo cual es de esperarse pues coinciden con los mínimos de resistencia. En la Figura 3.9 d) se presenta el lazo de histéresis correspondiente a este caso, las flechas indican el sentido de giro del lazo; partiendo de la primera flecha, éste es el principio del semiciclo positivo, donde se tiene una línea aproximadamente recta muy inclinada, es decir, posee una pendiente grande, el valor de esta pendiente es aproximadamente el inverso del mínimo de resistencia. La segunda flecha es la transición del semiciclo positivo al semiciclo negativo, aquí se tiene otra línea cuyo valor de pendiente se aproxima al inverso de la resistencia máxima

Entonces, yendo en sentido contrario al giro del lazo, entre los picos de corriente se tiene la resistencia mínima, siguiendo el sentido de giro del lazo, la resistencia máxima se encuentra entre picos de voltaje. El proceso de transición de la resistencia mínima a la máxima se tiene entre los picos de voltaje y corriente.

### 3.4.2 Caso 2 Memristor decremental: La variable de estado aumenta con $v+$ y $R$ disminuye conforme el estado aumenta

Este caso corresponde con la definición original del modelo HP como se puede observar en la ecuación (3.2), en donde se presentan la relación corriente-voltaje, la ecuación de estado y la condición inicial.

$$i(t) = \frac{v}{R_{off} + \frac{w[t]}{D_{ox}}(R_{on} - R_{off})}; \quad w'[t] = \frac{\mu v R_{on}}{D_{ox}} i(t); \quad w[0] = 1 \times 10^{-7} m \quad (3.2)$$

En la Figura 3.10 a) se aprecia que la variable de estado presenta un comportamiento similar a la del caso anterior, sin embargo, la resistencia varía de forma opuesta; parte de un valor máximo al comienzo del semiciclo positivo y alcanza un mínimo al final de éste, Durante el semiciclo negativo, la resistencia comienza a incrementar y de nuevo alcanza un valor máximo cuando éste finaliza; esto se ilustra en la Figura 3.10 b). La manera en que el comportamiento de la

resistencia repercute en la forma de onda de la señal de corriente es que ahora el máximo de corriente se encuentra al final del semiciclo positivo y el mínimo al principio negativo, es decir, en la transición del semiciclo positivo al negativo, pues es donde se tiene el mínimo de resistencia. Nótese la diferencia que existe entre las señales de corriente de la Figura 3.9 c) y la de la Figura 3.10 c) dando la sensación de estar inclinadas en direcciones opuestas, por lo que éste podría ser un buen criterio para identificar si se trata de un memristor incremental o decremental por medio de las señales de voltaje y corriente. La Figura 3.10 d) es el lazo de histéresis del memristor con el comportamiento descrito. A diferencia del mostrado en la Figura 3.9 d) el sentido de giro de éste es en dirección opuesta, además de que a simple vista se nota ligeramente más estrecho.

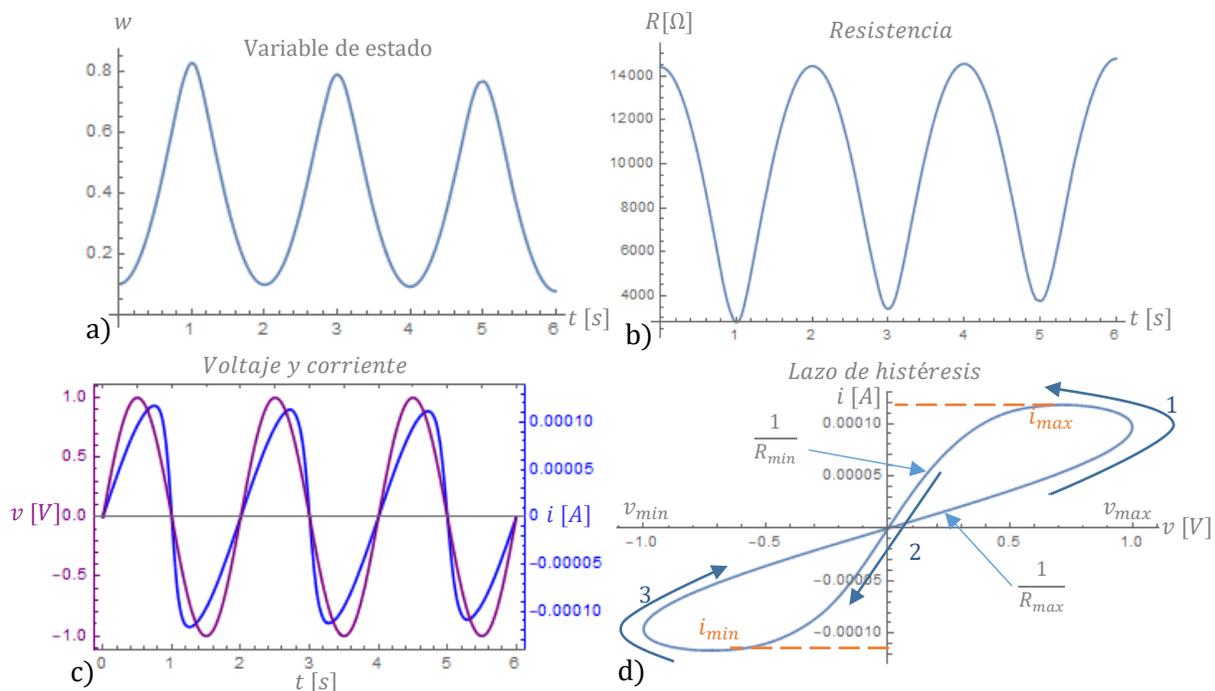


Figura 3.10 Comportamiento de un memristor decremental cuya resistencia incrementa de manera opuesta a la variable de estado.

### 3.4.3 Caso 3 memristor incremental: La variable de estado disminuye con $v+$ ; conforme ésta disminuye, $R$ aumenta.

En los dos casos anteriores la variable de estado incrementaba con una polarización directa y disminuía con inversa, en este caso se presenta un comportamiento

opuesto: disminuye con polarización directa y aumenta con polarización inversa. La ecuación de estado, la relación corriente-voltaje y la condición inicial están dados por la ecuación (3.3), en donde se observa que, la relación corriente-voltaje es la misma que la del caso 1, además, para obtener el comportamiento mencionado de la variable de estado, se ha agregado un signo negativo a la ecuación de estado y la condición inicial se ha cambiado de tal modo que sea más próxima a la frontera superior del estado.

$$w'[t] = -\frac{\mu v R_{on}}{D_{ox}} i(t); \quad i(t) = \frac{v}{R_{off} + \frac{w[t]}{D_{ox}} (R_{off} - R_{on})}; \quad w[0] = 9 \times 10^{-7} m \quad (3.3)$$

La variación de la variable de estado y la resistencia, así como las señales de corriente y voltaje y el lazo de histéresis de este caso se presentan en la Figura 3.11 a), b), c) y d), respectivamente.

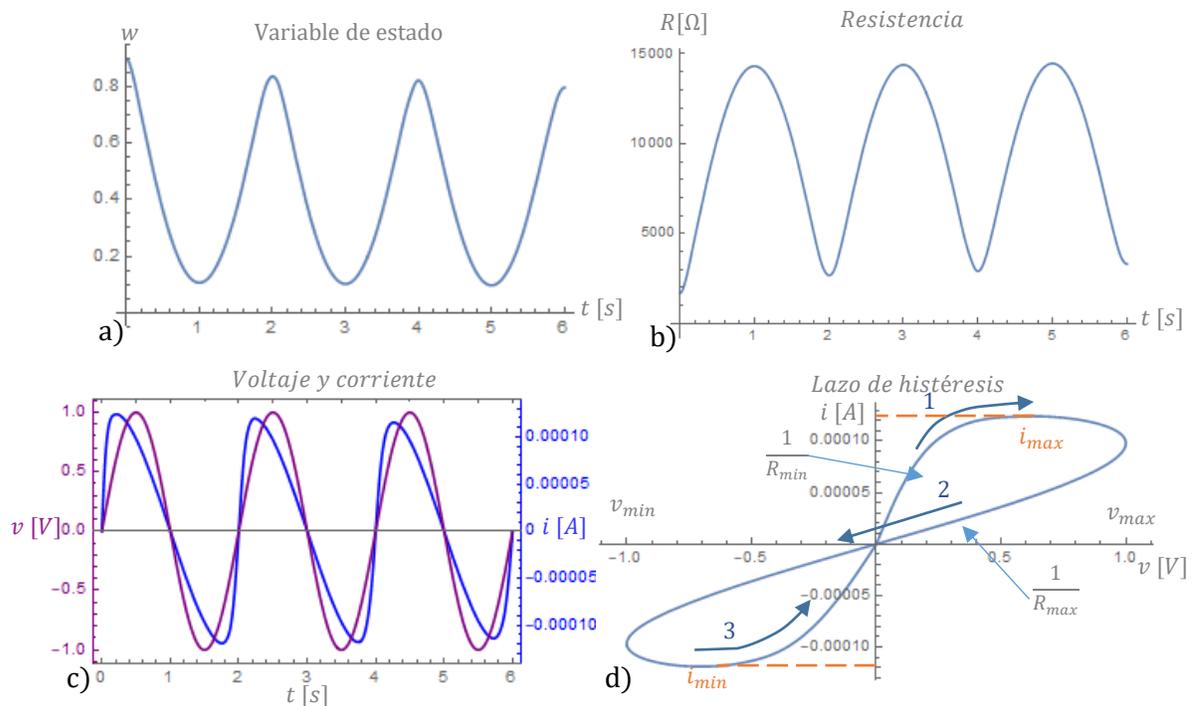


Figura 3.11 Comportamiento de memristor incremental con estado decreciente.

Al tener una relación corriente-voltaje igual a la de la ecuación (3.1), este caso presenta un comportamiento igual al del 1: la resistencia incrementa en el semiciclo positivo y alcanza un valor máximo al final de éste, disminuye en el semiciclo negativo y alcanza el máximo cuando éste termina, como se aprecia en la Figura 3.11 b), lo que ocasiona que los picos de corriente se localicen en la transición del

semiciclo negativo al positivo, como se puede observar en la Figura 3.11 c) y el lazo de histéresis de la Figura 3.11 d) presenta las mismas características que el de la Figura 3.9 d). La única diferencia es la variación en sentido opuesto de la variable de estado, la cual se muestra en la Figura 3.9 a), aunque no repercute de manera significativa en el comportamiento, pues al parecer ésta sólo indica la forma en que la resistencia varía, pero no su sentido.

### 3.4.4 Caso 4 memristor decremental: La variable de estado disminuye con $v+$ y $R$ varía en el mismo sentido del estado.

De manera similar al caso anterior, la ecuación de estado de este caso presenta un signo negativo y una condición inicial próxima a la frontera superior del estado, mientras que la ecuación de la relación corriente-voltaje es igual que la del caso 2, como se observa en la ecuación (3.4)

$$w'[t] = -\frac{\mu v R_{on}}{D_{ox}} i(t); \quad i(t) = \frac{v}{R_{on} + \frac{w[t]}{D_{ox}} (R_{off} - R_{on})}; \quad w[0] = 9 \times 10^{-7} m \quad (3.4)$$

En la Figura 3.12 se muestra el comportamiento de la variable de estado, la resistencia, las señales de voltaje y corriente y el lazo de histéresis.

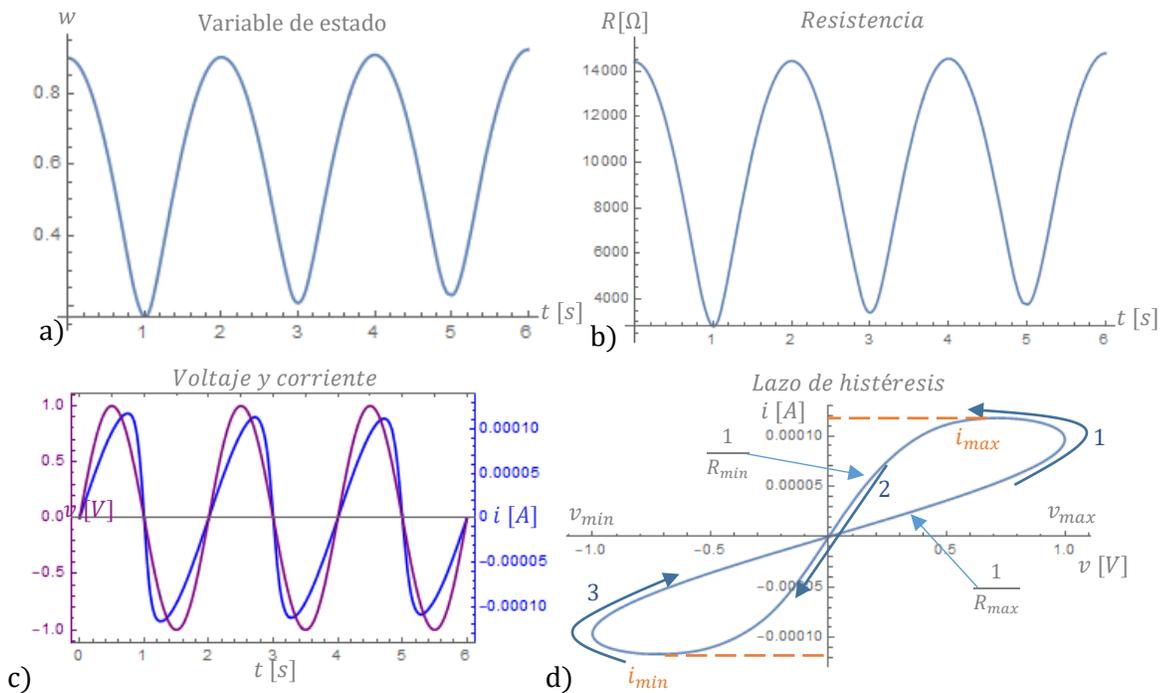


Figura 3.12 Comportamiento de memristor decremental con estado decreciente.

Al igual que como ocurrió entre el caso 1 y 3, este caso presenta el mismo comportamiento en la variación de la resistencia, la forma de onda de la corriente y el lazo de histéresis que el caso 2, excepto por la variable de estado, la cual varía de forma opuesta, como puede notarse al comparar la Figura 3.10 a) y la Figura 3.12 a).

Analizar estos casos es importante para el desarrollo de emuladores, ya que estos siguen el comportamiento de acuerdo a cómo son implementadas las ecuaciones de un modelo y por lo tanto cambiar a su contraparte no es tan sencillo como en la explicación de la Figura 3.8. Además, los circuitos suelen tener referencias internas cuando se les polariza. Considérese los emuladores que emplean señales externas para su operación presentados en la primera parte de este capítulo; cambiar la polaridad en los emuladores de la Figura 3.2 y la Figura 3.7b) no produce ningún cambio en su comportamiento, simplemente las señales se desfazan. Para los emuladores de la Figura 3.5 y la Figura 3.6, por la forma de operar de los amplificadores operacionales que ambos tienen en la entrada, las corrientes a través de las resistencias no se copiarían hacia los circuitos internos, por los que estos emuladores simplemente no funcionarían. El peor caso es el del emulador de la Figura 3.7 a) pues el LED optoacoplador que emplea sufriría daños.

## **3.5 Aplicaciones**

### **3.5.1 Memorias**

Desde que se observó el fenómeno de conmutación resistiva en estructuras metal-óxido semiconductor-metal se ha especulado en su uso como elementos de memoria [58]. En [60] Y. Ho et. Al. propusieron los métodos y circuitos con los cuales puede emplearse un memristor como memoria, partiendo del modelo de memristor propuesto por HP.

Lo primero a realizar, es definir los niveles lógicos, es decir, determinar los valores de resistencia dentro los cuales se considera que la memristancia equivale a un 1 lógico y en cuáles a un cero lógico. Por ejemplo: podría dividirse el intervalo de variación de la memristancia en dos y establecerse que los valores de resistencia mayores al valor medio equivalen al cero lógico y los menores al uno lógico. Debe

de tenerse en cuenta que, por ley de ohm, para una señal de voltaje dada, cuanto más grande sea la resistencia, más pequeña será la corriente y viceversa, por lo que la convención del ejemplo anterior podría tratarse de un caso de lógica directa si el proceso de lectura se basa en amplitud de corriente, aunque eso depende de cómo se defina el proceso de lectura. En [60] utilizan la variable de estado para definir los niveles en lugar de usar la resistencia directamente, y proponen dejar un margen de seguridad. La Figura 3.1 ilustra este proceso, para valores de estado entre 1 y 0.6 se considera uno lógico, mientras que de 0 a 0.4 se considera que se tiene un 0; de 0.4 a 0.6 es el margen de seguridad en el cual el estado lógico es indeterminado.

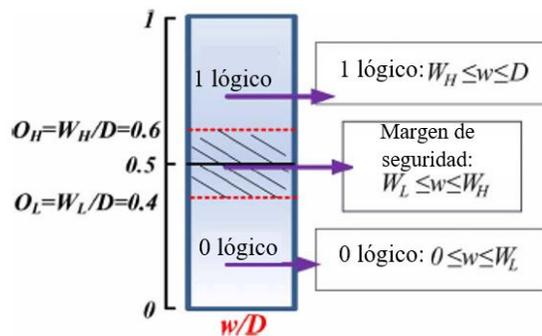


Figura 3.13 Definición de niveles lógicos en un memristor, con base en la variable de estado. Tomada de [60].

La operación de escritura se basa en el hecho de que el estado del memristor, y por consiguiente su resistencia, se modifican al aplicarle una señal de excitación. De esta forma, suponiendo que se tiene un memristor incremental, por medio de una señal de pulsos cuadrados, con la amplitud y duración suficiente, se logra alcanzar el nivel que se ha establecido como uno. Para escribir un cero lógico se debe emplear un pulso con amplitud negativa que, al igual que el pulso anterior, posea amplitud y duración suficiente para llevar la memristancia dentro de los niveles que se definieron como el cero lógico. Este proceso se ilustra en la Figura 3.14.

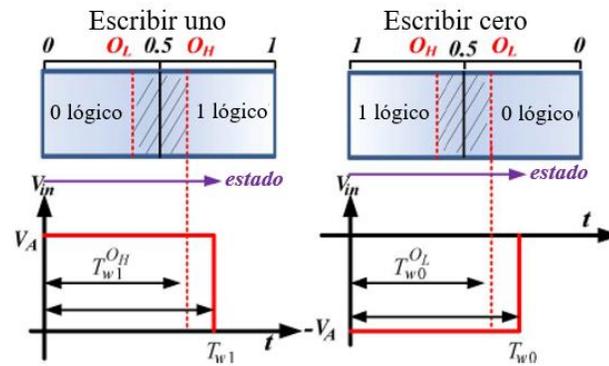


Figura 3.14 Pulsos empleados para escribir 1 y 0. Tomada de [60].

El proceso de lectura es un poco más complicado, pues como se mencionó anteriormente, aplicar una señal a un memristor causa que se modifique su estado. Si se empleara una señal de pulsos de corta duración para leer el estado lógico del memristor, al llevar a cabo varias operaciones de lectura de manera consecutiva, la información almacenada en él podría ser modificada, por lo que usar este método de lectura resulta poco confiable. Para evitar estas modificaciones la lectura debe realizarse con un pulso negativo seguido de un pulso positivo, de tal forma que el efecto que un pulso pudiese realizar quede anulado por contraparte que le sigue. Existe la posibilidad de que la variación de la memristancia con polarización positiva sea distinta a como varía en polarización negativa, es decir, el memristor no es simétrico. Esta característica debe tomarse en cuenta para el diseño de los pulsos de lectura. En la Figura 3.15 se muestran los pulsos empleados para el proceso de lectura que se ha propuesto en [60], así como también la modificación y corrección que estos realizan sobre el estado del memristor cuando se tienen almacenados un 1 y un cero lógicos.

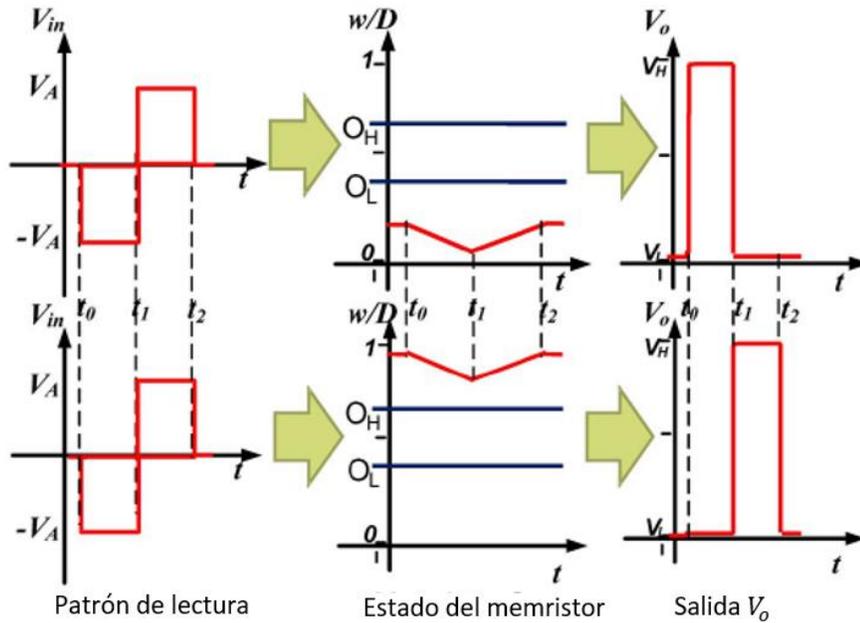


Figura 3.15 Pulsos para el proceso de lectura y su efecto sobre el estado del memristor, tomada de [60].

La Figura 3.16 es el diagrama del circuito propuesto en [60] con el cual se realizan las operaciones de lectura y escritura; nótese que cuando se escribe algún dato, el memristor se aterriza y el voltaje de entrada empleado son los pulsos mostrados en la Figura 3.14, mientras que para la lectura, el memristor se conecta al amplificador operacional y la señal de entrada se cambia por los pulsos de la Figura 3.15.

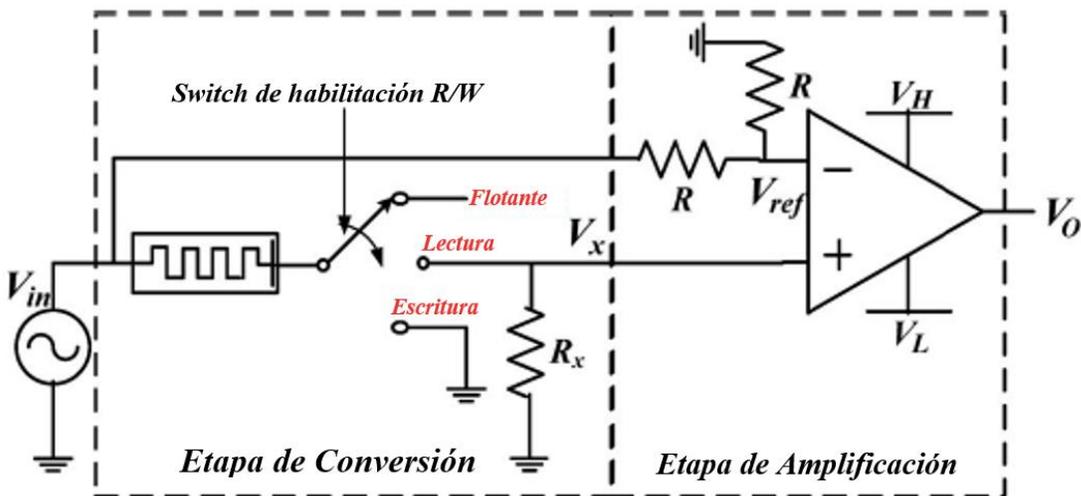


Figura 3.16 circuito de escritura y lectura para una memoria memristiva, tomada de [60].

En este ejemplo, se considera que el memristor tiene dos estados lógicos: 1 y 0, que equivalen a los datos almacenados. Para algún memristor que tuviese un

intervalo de resistencia bastante amplio y una resolución lo suficientemente fina, se podrían almacenar más datos, para cada uno de los cuales se le tendría que definir su intervalo de resistencia similar, al proceso de cuantización que se hace en el procesamiento digital de señales.

### **3.5.2 Circuitos analógicos programables**

La importancia del uso del memristor en circuitos analógicos programables radica en su capacidad de modificar su resistencia, pues esta característica se usa en aplicaciones como amplificadores y filtros para compensar variaciones de temperatura, voltaje o procesos. Esta característica también puede ser aprovechada en la construcción de atenuadores programables, amplificadores de ganancia programable, filtros programables, etc. [37].

En [61] se propone el uso del memristor como un resistor programable de ajuste fino, para ser usado en un amplificador de ganancia programable. El principio de funcionamiento del resistor programable se basa en que la resistencia de un memristor puede seguir variando aun cuando se le aplica una señal de alta frecuencia. Al aplicar una señal de alta frecuencia al memristor, éste se comporta como una resistencia lineal estática, lo cual es cierto si la señal de excitación aplicada es balanceada, es decir, el semiciclo positivo es exactamente igual al semiciclo negativo, pero con polarización opuesta. Para una señal no balanceada, aunque ésta sea de alta frecuencia, la memristancia presentará cambios, pues existe una acumulación de flujo o carga debido a dicho desbalance, lo que terminan produciendo las variaciones en la memristancia. En la Figura 3.17 se presentan dos ejemplos de señales desbalanceadas, en a) el desbalance se debe a que el semiciclo positivo tiene una mayor amplitud que el semiciclo negativo, y en b) debido a que la duración del semiciclo positivo es mayor que la del semiciclo negativo.

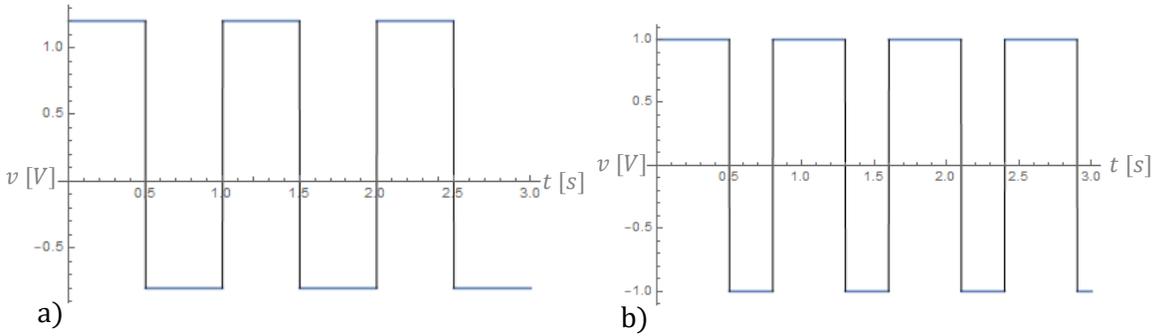


Figura 3.17 Ejemplos de señales desbalanceadas a) por amplitud o nivel de offset, b) por ciclo útil.

El circuito para la realización del resistor programable propuesto en [61] se muestra en la Figura 3.18. En este diagrama un memristor se conecta a dos circuitos: el de operación en modo normal y el de programación. En el circuito de operación en modo normal, el memristor se conecta a señales diferenciales de alta frecuencia y se comporta como un resistor lineal estático, mientras que, en el circuito de programación, el memristor exhibe sus propiedades características, pues se emplean señales diferenciales no balanceadas. Para que el circuito funcione correctamente, ambos circuitos deben de estar aislados y ser polarizados por separado; el circuito de programación debe de tener una impedancia infinita cuando se está en el modo de operación normal y una impedancia cero durante el proceso de programación, esto con el fin de evitar efectos de cargas no deseadas en el modo normal de operación, propósito que se logra con los switches  $S$ . Como la resistencia programada del memristor podría modificarse por acumulación de flujo debido a desacoples o señales de  $CD$ , cuando se está en el modo normal de operación, se emplean los capacitores  $C_B$  para aislar el memristor de dichos efectos.

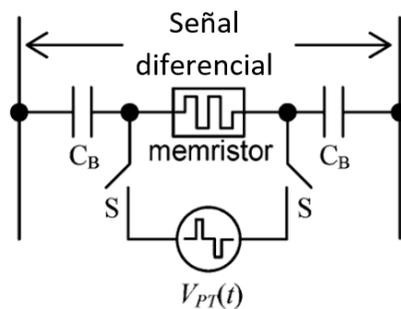


Figura 3.18 circuito para resistor programable usando un memristor, tomada de [61].

La programación de la resistencia del memristor puede llevarse a cabo tanto con señales de corriente como de voltaje, según más convenga de acuerdo con el modelo del memristor. En [61] se considera un memristor controlado por voltaje; para facilidad de la programación y controlabilidad, la programación se hace por medio del modelado de una señal pulsante, con lo cual el flujo puede controlarse determinando el número de pulsos, ciclo útil, amplitud del pulso y frecuencia. Dependiendo de si se trata de un memristor incremental o decremental, debe de establecerse la polaridad de los pulsos para incrementar o disminuir la resistencia; para el caso estudiado en [61] se tiene un memristor decremental, es decir su resistencia disminuye con pulsos positivos y aumenta con pulsos negativos, esto se muestra en la Figura 3.19.

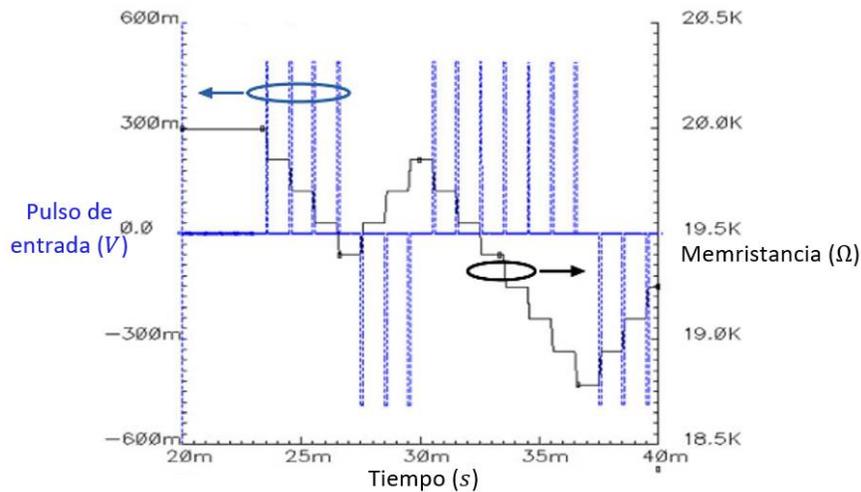


Figura 3.19 señal de pulsos para programar la resistencia del memristor, tomada de [61].

En la Figura 3.20 se presenta el empleo del resistor programable en un circuito amplificador de tipo cascode, el uso de resistor programable permite programar la ganancia del amplificador.

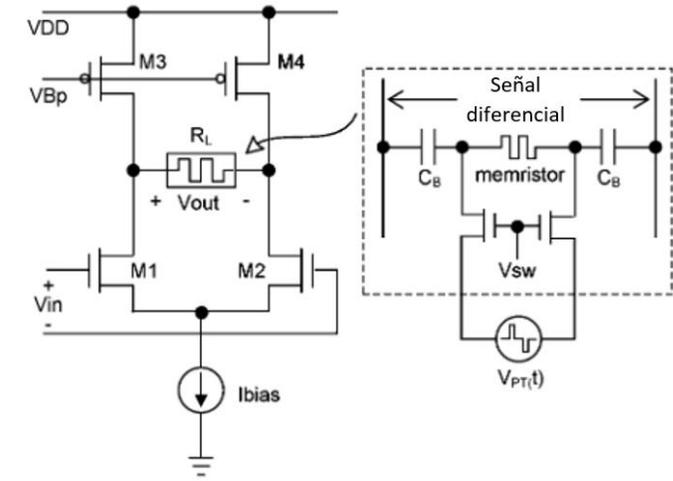


Figura 3.20 Empleo del resistor programable para realizar un amplificador de ganancia programable, tomada de [61].

### 3.5.3 Circuitos neuromórficos

Los circuitos neuromórficos son redes neuronales artificiales que tratan de imitar el comportamiento del cerebro humano y animal; en las redes neuronales biológicas ocurren dos procesos importantes, la memoria asociativa y la plasticidad. La memoria asociativa es la habilidad para relacionar diferentes recuerdos a un mismo hecho o evento, mientras que la plasticidad se refiere a la flexibilidad que se tiene de acuerdo con el tipo de señal que se recibe [62].

Los circuitos electrónicos que simulan redes neuronales con capacidad de memoria asociativa se componen de dos elementos: neuronas y sinapsis o conexión entre neuronas [62]. La tarea del memristor en las redes neuronales es desempeñar la función de la sinapsis, pues ésta debe de ser plástica y capaz de almacenar un conjunto continuo de datos, es decir, poseer memoria analógica.

Pershin y Di Ventra propusieron una red neuronal simple en [62], conformada por tres neuronas y con sinapsis memristiva. Esta red neuronal simula el experimento de memoria asociativa del perro de Pavlov, el cual consiste en que una señal (visual) de comida hace que un perro salive; si la señal de comida se acompaña con un sonido, después de un tiempo el perro relacionará el sonido con la comida, viéndose reflejado en la salivación.

La red neuronal de Pershi y Di Ventra se muestra en la Figura 3.21, en donde los bloques azules son las neuronas y los amarillos las conexiones entre ellas o sinapsis.

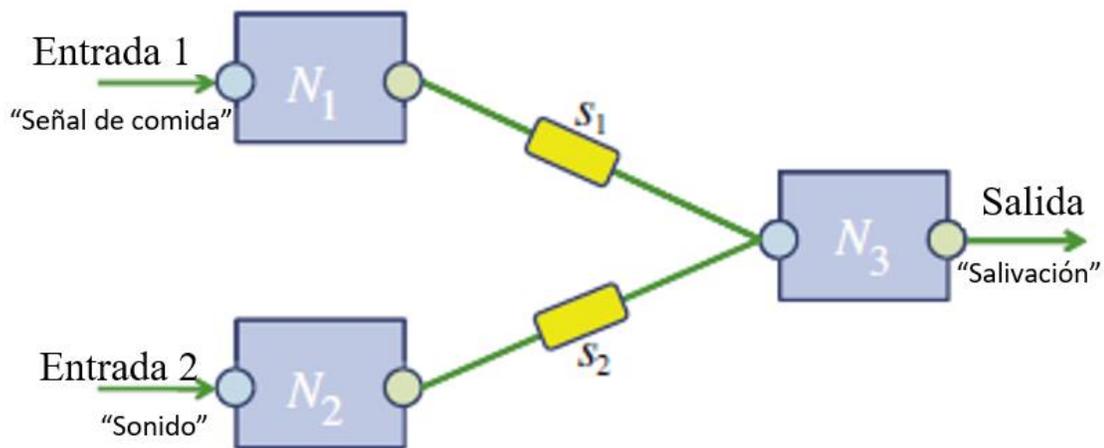


Figura 3.21 Red neuronal para simulación del experimento del perro de Pavlov, tomada de [62].

En la Figura 3.22 a) se muestra el circuito de una neurona implementada en [62] usando un microcontrolador y un convertidor analógico digital (ADC). En la entrada  $I$  de la neurona son recibidos los potenciales provenientes de los receptores (oído, vista) o de la sinapsis. El ADC y el microcontrolador supervisan las señales de entrada y miden su amplitud; si la amplitud de estos potenciales supera un umbral, la neurona envía potenciales de acción a través de la entrada  $I$  y la salida  $O$ . Este potencial de acción consiste en pulsos de voltaje cuya amplitud es constante pero su frecuencia depende de la amplitud de la señal de entrada (potenciales de receptores o de sinapsis), el microcontrolador es el encargado de generar estos pulsos por medio de la conexión y desconexión de la entrada y la salida a  $-2.5\text{v}$  y  $2.5\text{v}$ , respectivamente, además de que determina la frecuencia de los pulsos de acuerdo con la amplitud de la señal de entrada. La señal de entrada y los pulsos generados por la neurona se muestran en la Figura 3.22 b).

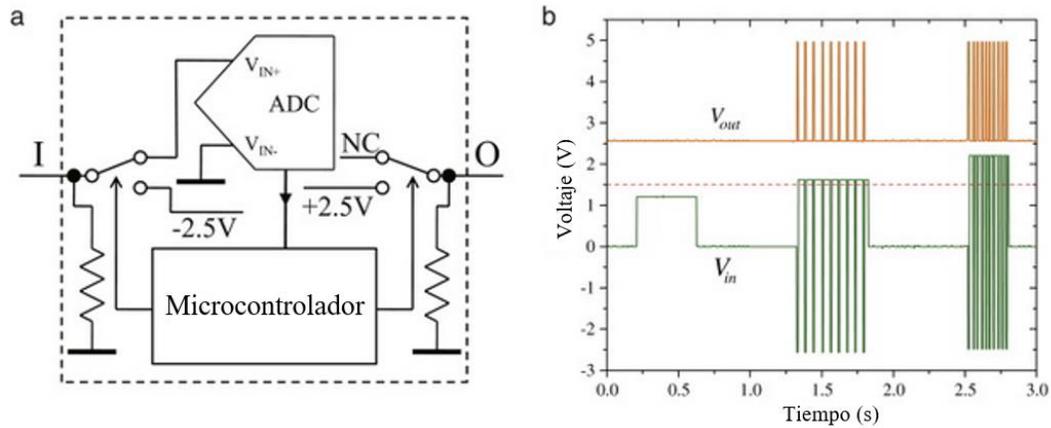


Figura 3.22 a) Diagrama del circuito de una neurona, b) señales de entrada y salida de la neurona. Tomada de [62].

El circuito de la red neuronal de [62] se muestra en la Figura 3.23, donde se aprecia que el memristor usado para la sinapsis es el que se presentó en la Figura 3.2 a), el cual es un memristor con umbrales de voltaje, es decir, su resistencia no cambia si la señal de excitación no supera estos umbrales.

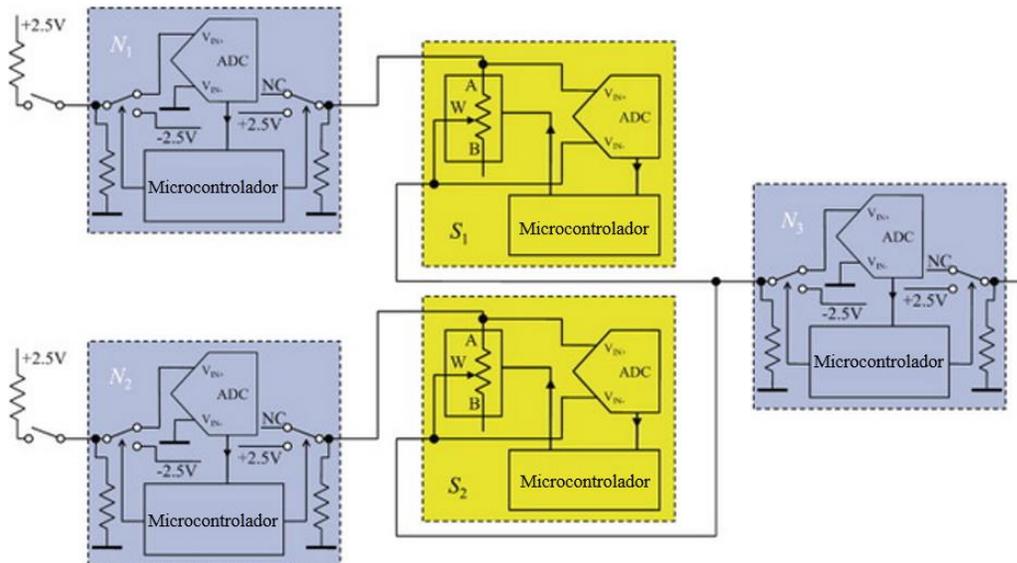


Figura 3.23 Diagrama del circuito de la red neuronal, tomada de [62].

De acuerdo con el experimento de Pavlov descrito anteriormente y la Figura 3.21, la neurona  $N_1$  es la que recibe el estímulo de la señal de comida mientras que  $N_2$  es la neurona de la señal del sonido y la salivación se tiene en la salida de la neurona  $N_3$ . Inicialmente, el memristor de la sinapsis  $S_1$  tiene una resistencia baja y el de la sinapsis  $S_2$  tiene una resistencia alta, de este modo la conexión de la sinapsis  $S_1$  es

fuerte y la de la sinapsis  $S_2$  es débil. Cuando se aplican estímulos de forma separadas a las neuronas de señal de comida y sonido, tiene respuesta en la salida de la neurona de salivación con los estímulos en la neurona de señal de comida, pero no con los de la neurona de sonido. Esto se debe precisamente a que el memristor de  $S_1$  tiene una resistencia baja, por lo que los potenciales de acción generados en  $N_1$  al ser estimulada pueden superar el umbral de disparo de  $N_3$ , provocando que ésta también genere potenciales de acción; esto no ocurre con  $N_2$  debido a la alta resistencia de  $S_2$ . Al aplicar estímulos simultáneos en las neuronas de señal de comida y de sonido, la neurona de salivación se dispara por acción de la señal de comida, generando los pulsos de acción. Como se había mencionado anteriormente, estos pulsos de acción se tienen tanto en la entrada de la neurona como en la salida, y ya que  $N_2$  también genera pulsos al ser estimulada, estos se superponen con los generados por  $N_3$ , produciendo en el memristor de la sinapsis  $S_2$  una gran diferencia de potencial que modifica su resistencia; de esta manera se da el proceso de aprendizaje o memoria asociativa, así al aplicar estímulos posteriores únicamente a la neurona de sonido, se producirá una respuesta en la neurona de salivación. En la Figura 3.24 se muestran las señales del proceso de aprendizaje descrito anteriormente.

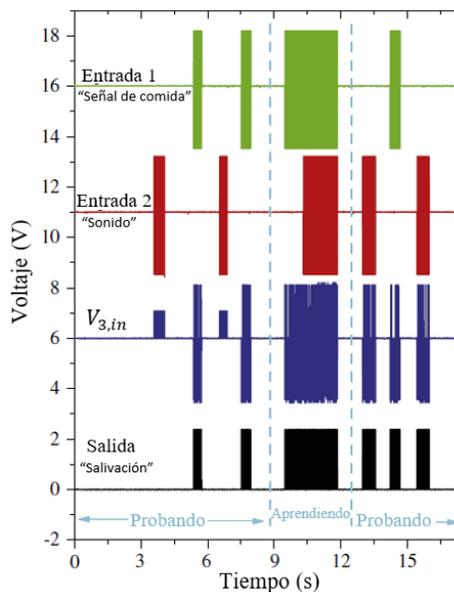


Figura 3.24 señales de la red neuronal durante el proceso de aprendizaje o memoria asociativa, tomada de [62].

### 3.5.4 Sistemas caóticos

Los sistemas caóticos surgieron del problema de tres cuerpos, que consiste en determinar las trayectorias y posición de tres cuerpos celestes. Este problema se mantuvo sin solución hasta que Poincare lo replanteó preguntándose si tal sistema permanecería estable para siempre o en algún momento alguno de los cuerpos saldría disparado. Para analizar tal cuestión, desarrolló una aproximación geométrica y con ello surgieron los sistemas dinámicos o su análisis. Poincare fue el primero en darse cuenta de la posibilidad del caos, en el cual un sistema determinístico presenta un comportamiento aperiódico que depende sensiblemente de las condiciones iniciales, de tal modo que las predicciones a largo plazo eran imposibles. No fue hasta la llegada de las computadoras de alta velocidad, en 1950, que fue posible realizar experimentos con el comportamiento caótico, pues éstas permitieron realizar cálculos a gran velocidad. Uno de los experimentos más importantes fue el realizado por quien se le considera pionero de la teoría del caos, Edward N. Lorenz. Él experimentaba con un modelo simplificado de rolos convectivos horizontales (vórtices de rolos horizontales o calles de nubes) cuando descubrió el movimiento caótico en un atractor extraño. Lorenz observó que la solución de sus ecuaciones nunca alcanzaba el equilibrio o un estado periódico, sino que continuaban oscilando de manera irregular y aperiódica, también observó que, cambiando las condiciones iniciales ligeramente, el comportamiento resultante era completamente diferente, lo que implica que el sistema era impredecible[63].

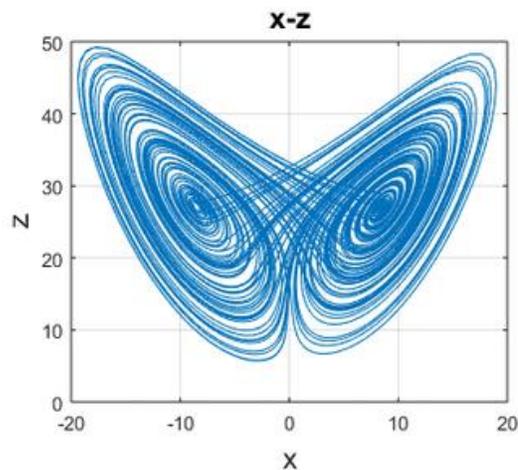


Figura 3.25 Atractor de Lorenz, tomada de [64].

En 1985, Leon O. Chua propuso el llamado circuito de Chua, el circuito autónomo más simple que exhibe comportamiento caótico, y estableció las condiciones necesarias, pero no suficientes, para que el circuito presente dicho comportamiento [65]. Éstas se enumeran a continuación.

- El circuito debe contener dos o tres puntos de equilibrio inestables.
- Debido a que ningún sistema autónomo de ecuaciones diferenciales ordinarias que tenga menos de tres variables de estado puede ser caótico, el circuito requiere por lo menos tres elementos de circuito lineales pasivos con capacidad de almacenamiento de energía, como son los inductores y los capacitores.
- El circuito debe contener un resistor no lineal controlado por voltaje, que sea caracterizado por una curva  $v$ - $i$  lineal por tramos con pendiente negativa. Para que este resistor sea físicamente realizable, éste debe ser eventualmente pasivo, es decir, su curva  $v$ - $i$  debe terminar en el 1er y 3er cuadrante del plano  $i$ - $v$ .

En la Figura 3.26 se muestran ejemplos de las curvas  $v - i$  de resistores no lineales que cumplen con las características establecidas.

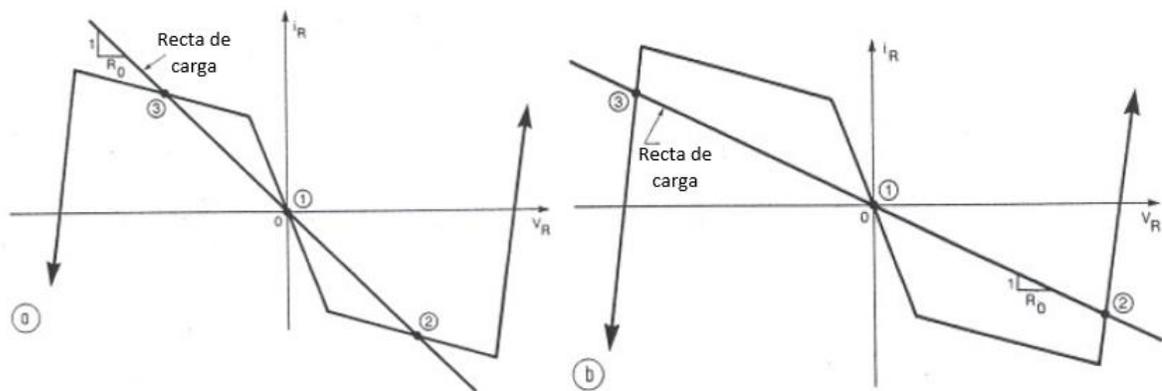


Figura 3.26 Ejemplos de curvas  $v - i$  de resistores no lineales

Debido a que el resistor no lineal se trata de un elemento de circuito que debe ser sintetizado, la última condición puede ser resumida en que el circuito debe de contener al menos un elemento no lineal y al menos un resistor local activo.

El circuito de Chua se muestra en la Figura 3.27, en donde se observa que, como lo indica una de las condiciones, éste posee tres elementos de almacenamiento de carga: dos capacitores y un inductor, el resistor  $R$  es quien establece la recta de carga del circuito, mientras que el elemento  $\mathcal{R}$  es el resistor no lineal, éste introduce la no linealidad necesaria para que el circuito tenga tres puntos de equilibrio, y al ser un elemento activo, proporciona la energía necesaria para que el circuito oscile autónomamente.

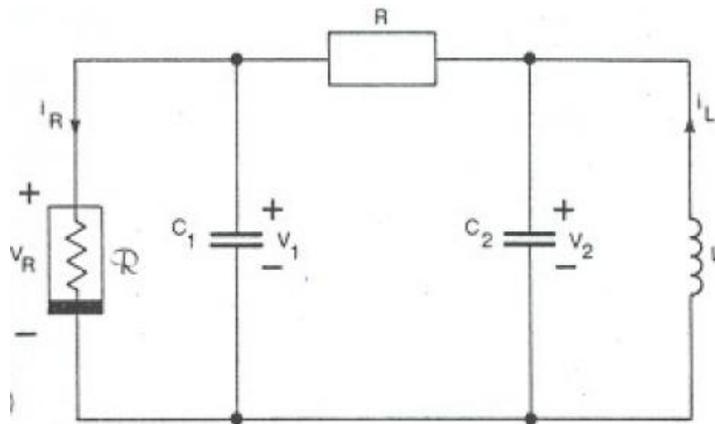


Figura 3.27 Circuito de Chua. Tomada de [65].

Los puntos de equilibrio de este circuito están dados por los puntos de intersección entre la característica  $v - i$  del resistor no lineal y la recta de carga del circuito, la cual tiene una pendiente  $-\frac{1}{R}$ , como se aprecia en la Figura 3.26. Uno de los puntos de intersección es el origen, y los otros dos son en los que las trayectorias de los atractores giraran alrededor de ellos, acercándose y alejándose y saltando de uno a otro.

Una forma típica de sintetizar el resistor no lineal, es por medio del llamado diodo de Chua, éste consiste en dos diodos rectificadores conectados en antiparalelo que a su vez se conectan en paralelo con un convertidor de impedancia negativa. El diagrama del diodo de Chua se muestra en la Figura 3.28.

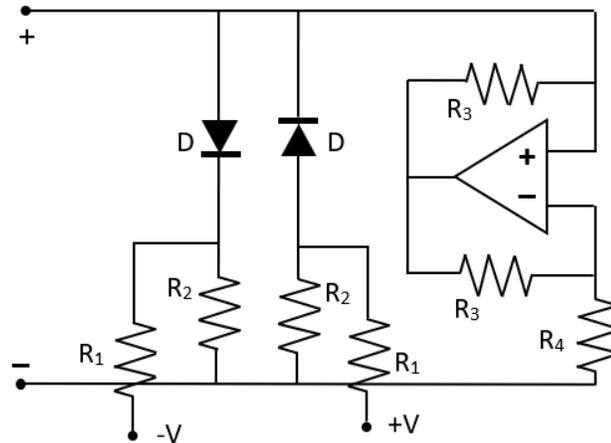


Figura 3.28 Circuito del diodo de Chua.

Debido a la característica no lineal del memristor, éste puede ser empleado en los circuitos caóticos como remplazo del diodo de Chua [66]. Con base en el circuito anterior, una forma de integrar el memristor al circuito es eliminar los diodos y las resistencias  $R_1$  y  $R_2$  y conectarlo en paralelo con el convertidor de impedancia negativa, este circuito se muestra en la Figura 3.29.

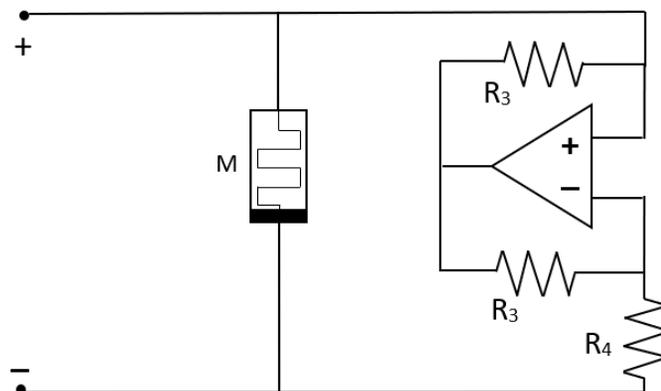


Figura 3.29 Uso del memristor en la síntesis del resistor no lineal.

En la Figura 3.30 se muestra el atractor caótico de un circuito de Chua que emplea un memristor.

Los sistemas caóticos tienen aplicación en sistemas de comunicaciones, ya sea como generadores de números aleatorios en el proceso de modulación o como sistemas de seguridad en los procesos de encriptación.

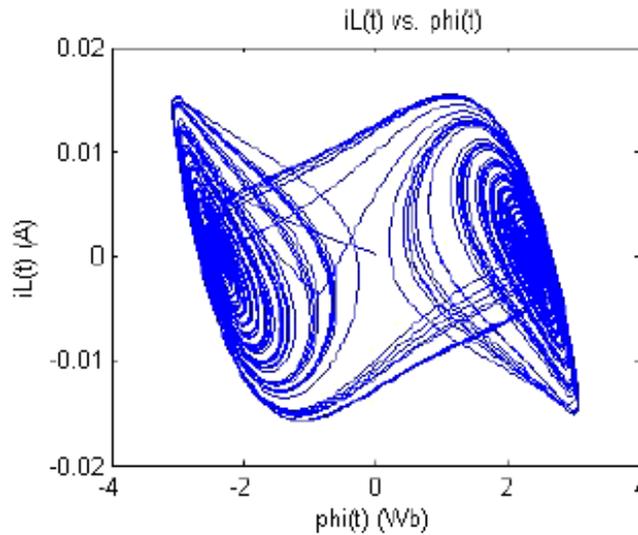


Figura 3.30 Atractor de circuito con memristor. Tomada de [66].

### 3.6 Resumen

El comportamiento memristivo puede replicarse haciendo uso de elementos discretos de circuitos, ya sea de forma analógica o digital, con lo que se dispone de una opción que remplace los memristores reales y permita explorar la aplicación de los memristores en diversas áreas, la manera de funcionamiento y las arquitecturas que éstas tendrían. Entre las aplicaciones que se le han dado a los memristores destacan los circuitos analógicos programables, circuitos caóticos, neuromórficos y memorias.

Una ventaja del uso de emuladores es que las características de la memristancia pueden ser configuradas de forma sencilla, pues basta con cambiar algunos componentes del circuito para obtener un comportamiento deseado o que más convenga para su uso en una aplicación. Esto da lugar a explorarse el comportamiento memristivo con características que resultan difíciles de conseguir con los memristores reales, como pudiesen ser un amplio intervalo de variación de resistencia, altas frecuencias de operación o el modo en que la resistencia varía (lineal, exponencial).

En este capítulo se expusieron distintos ejemplos de circuitos emuladores de memristores que se han desarrollado, con lo que se proporciona una idea de las distintas técnicas con las que se cuenta para emular el comportamiento de los memristores. Además, se explica en detalle los modos de operación incremental y decremental, lo que proporciona una perspectiva de las modificaciones que deben realizarse a un modelo para obtener uno u otro y con ello los cambios concernientes a los circuitos emuladores. De igual manera se presentan distintas aplicaciones de los memristores, desarrollando algunas de ellas en el siguiente capítulo con el objetivo de aprovechar las características que proporcionan los emuladores.

### 3.7 Referencias

- [48]. Simulator or emulator? What is the difference? (2010), Stack Overflow. <https://stackoverflow.com/questions/1584617/simulator-or-emulator-what-is-the-difference>
- [49]. I. Vourkas, A. Abusleme, V. Ntinis, G. C. Sirakoulis and A. Rubio, "A Digital Memristor Emulator for FPGA-Based Artificial Neural Networks," *2016 1st IEEE International Verification and Security Workshop (IVSW)*, St. Feliu de Guixols, 2016, pp. 1-4. DOI: [10.1109/IVSW.2016.7566607](https://doi.org/10.1109/IVSW.2016.7566607)
- [50]. Y. V. Pershin and M. Di Ventra, "Practical Approach to Programmable Analog Circuits With Memristors," in *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 57, no. 8, pp. 1857-1864, Aug. 2010. DOI: [10.1109/TCSI.2009.2038539](https://doi.org/10.1109/TCSI.2009.2038539)
- [51]. A. G. Alharbi, M. E. Fouda, Z. J. Khalifa and M. H. Chowdhury, "Electrical Nonlinearity Emulation Technique for Current-Controlled Memristive Devices," in *IEEE Access*, vol. 5, pp. 5399-5409, 2017. DOI: [10.1109/ACCESS.2017.2695402](https://doi.org/10.1109/ACCESS.2017.2695402)
- [52]. H. Kim, M. P. Sah, C. Yang, S. Cho and L. O. Chua, "Memristor Emulator for Memristor Circuit Applications," in *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 59, no. 10, pp. 2422-2431, Oct. 2012 DOI: [10.1109/TCSI.2012.2188957](https://doi.org/10.1109/TCSI.2012.2188957)
- [53]. B Strukov, Dmitri & S Snider, Gregory & Stewart, Duncan & Williams, Stan. (2008). The Missing Memristor Found. *Nature*. 453. 80-3. 10.1038/nature06932. DOI: <https://doi.org/10.1038/nature06932>
- [54]. Yang, Jianhua Joshua & D Pickett, Matthew & Li, Xuema & A A Ohlberg, Douglas & Stewart, Duncan & Williams, Stan. (2008). Memristive Switching Mechanism for Metal/Oxide/Metal Nanodevices. *Nature nanotechnology*. 3. 429-33. 10.1038/nnano.2008.160. DOI: <https://doi.org/10.1038/nnano.2008.160>
- [55]. Matthew D. Pickett, Dmitri B. Strukov, Julien L. Borghetti, J. Joshua Yang, Gregory S. Snider, Duncan R. Stewart, and R. Stanley Williams. (2009). Switching

dynamics in titanium dioxide memristive devices. *J. Appl. Phys.* 106, 074508. DOI: <https://doi.org/10.1063/1.3236506>

[56]. A. L. Fitch, H. H. C. Lu, X. Y. Wang, V. Sreeram and W. G. Qi, "Realization of an analog model of memristor based on light dependent resistor," *2012 IEEE International Symposium on Circuits and Systems (ISCAS)*, Seoul, 2012, pp. 1139-1142. DOI: [10.1109/ISCAS.2012.6271433](https://doi.org/10.1109/ISCAS.2012.6271433)

[57]. Valsa, Juraj & Biolek, Dalibor & Biolek, Zdenek. (2011). An analogue model of the memristor. *International Journal of Numerical Modelling: Electronic Networks, Devices and Fields.* 24. 400 - 408. DOI: [10.1002/jnm.786](https://doi.org/10.1002/jnm.786)

[58]. J. L. Moll and Y. Tarui, "A new solid-state memory resistor," in *IEEE Transactions on Electron Devices*, vol. 10, no. 5, pp. 338-338, Sept. 1963. DOI: [10.1109/T-ED.1963.15245](https://doi.org/10.1109/T-ED.1963.15245)

[59]. A. G. Radwan, M. E. Fouda. (2015). On the Mathematical Modeling of Memristor, Memcapacitor, and Meminductor. *Studies in Systems, Decision and Control* 26 (pp.19-23). Switzerland. Springer International Publishing. Doi: [10.1007/978-3-319-17491-4\\_3](https://doi.org/10.1007/978-3-319-17491-4_3)

[60]. Y. Ho, G. M. Huang and P. Li, "Dynamical Properties and Design Analysis for Nonvolatile Memristor Memories," in *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 58, no. 4, pp. 724-736, April 2011. DOI: [10.1109/TCSI.2010.2078710](https://doi.org/10.1109/TCSI.2010.2078710)

[61]. S. Shin, K. Kim and S. Kang, "Memristor Applications for Programmable Analog ICs," in *IEEE Transactions on Nanotechnology*, vol. 10, no. 2, pp. 266-274, March 2011. DOI: [10.1109/TNANO.2009.2038610](https://doi.org/10.1109/TNANO.2009.2038610)

[62]. Pershin, Yuriy & Di Ventra, Massimiliano. (2009). Experimental demonstration of associative memory with memristive neural networks. *Nature Precedings.* 4. DOI: <https://doi.org/10.1016/j.neunet.2010.05.001>

[63]. Strogatz, Steven H. (2015). Nonlinear dynamics and chaos with applications to physics, biology, chemistry and engineering second edition. Philadelphia, United States of America. Westview Press. pp. 1-4. ISBN 978-0-8133-4910-7.

[64]. L. Zhang, "Artificial neural networks model design of Lorenz chaotic system for EEG pattern recognition and prediction," *2017 IEEE Life Sciences Conference (LSC)*, Sydney, NSW, 2017, pp. 39-42. DOI: [10.1109/LSC.2017.8268138](https://doi.org/10.1109/LSC.2017.8268138)

[65]. Chua, L.O. (1992). The Genesis of Chua's circuit. *AEU. Archiv fur Elektronik und Ubertragungstechnik*. Vol. 46. No.4. 250-257.

[66]. Muthuswamy, Bharathwaj. (2010). Implementing Memristor Based Chaotic Circuits. *International Journal of Bifurcation and Chaos*. 20. 1335-1350. DOI: [10.1142/S0218127410026514](https://doi.org/10.1142/S0218127410026514)

## Capítulo 4 Desarrollo experimental

### 4.1 Introducción

Con el fin de proporcionar un medio por el cual estudiar y analizar las características del fenómeno memristivo, así como experimentar y desarrollar aplicaciones aprovechando estas características, se implementaron circuitos emuladores de memristores cuyas operaciones se rigen por distintos modelos.

Los emuladores deben cumplir con las características de los memristores discutidas en el capítulo 1:

- lazo de histéresis pinchado en el origen.
- el área de los lóbulos del lazo de histéresis debe decrecer conforme la frecuencia de la señal aplicada aumenta.
- conforme la frecuencia aumenta, el lazo de histéresis debe reducirse a una función monovaluada.

Además de esto, es deseable que tengan:

- capacidad de operación flotada.
- memoria no volátil.
- amplio intervalo de resistencia.

En este capítulo se presenta el trabajo desarrollado para la implementación de circuitos emuladores, que incluye la descripción del funcionamiento de cada una de sus partes, simulación en PSPICE y exposición de resultados obtenidos por medio de oscilogramas, así como distintas observaciones realizadas en cada emulador. Además, para comprobar su correcto funcionamiento y las características anteriormente mencionadas, se presenta el desarrollo de dos aplicaciones, las cuales consisten en un oscilador de onda triangular y un oscilador caótico.

## 4.2 Circuitos emuladores

### 4.2.1 Emuladores HP: incremental y decremental

Los primeros emuladores presentados replican el comportamiento resistivo de un memristor controlando la corriente que fluye a través de un resistor por medio de la diferencia de potencial que se genera entre sus terminales. Para comprender tal “mecanismo” considérese el circuito del puente de Wheatstone: éste es un circuito empleado para medir resistencias que consiste en dos divisores de voltaje conformados por dos resistencias cada uno, donde uno de estos es el resistor a medir y los otros tres resistores son de valor conocido, entre estos divisores se conecta un amperímetro como se muestra en la Figura 4.1. Cuando la relación de resistencia de los divisores están en equilibrio, es decir, que son iguales, la diferencia de potencial entre ellos es cero y no existe flujo de corriente, pero si los divisores están en desequilibrio, entre ellos existe un diferencia de potencial y por lo tanto un flujo de corriente, cuya magnitud y sentido depende de desequilibrio, siendo esto similar a la forma en que fluye el agua dentro de un tubo al ser sometido a distintas alturas en sus extremos; igualmente la corriente eléctrica (convencional) fluye del nodo con mayor potencial al de menor potencial.

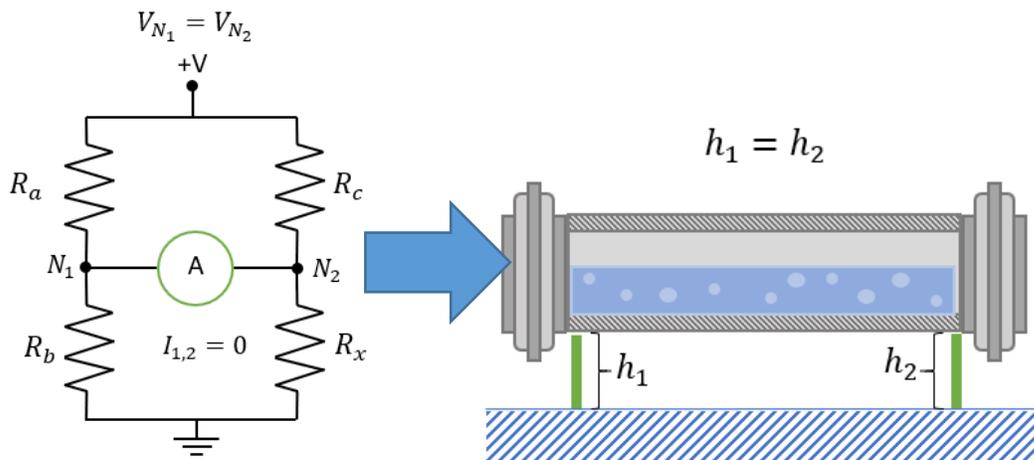


Figura 4.1 Circuito puente de Wheatstone en equilibrio y su analogía hidráulica.

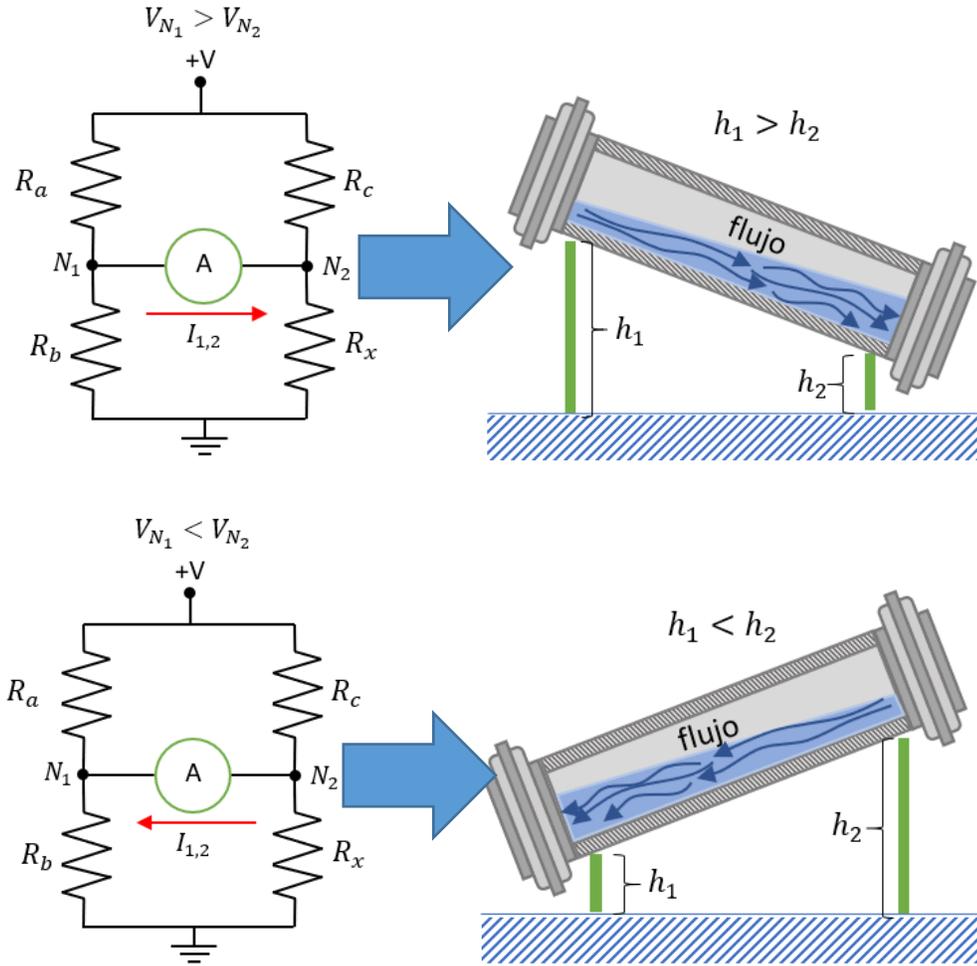


Figura 4.2 Desequilibrios entre los divisores de voltaje del puente de Wheatstone y su analogía hidráulica.

Si siguiendo este mismo principio, si el amperímetro se sustituye por una resistencia y los divisores de voltaje por señales en el que una de ellas corresponde a la señal de entrada y la otra es una señal dependiente, es posible controlar la magnitud y sentido de la corriente generada, controlando la forma en que varía esta última. La variación de la señal dependiente tiene que ir de acuerdo a la señal de entrada y de tal forma que al hacer la diferencia entre ellas se obtenga la corriente que se tendría presente en un memristor al aplicar la misma señal de entrada. Con esto se tiene una variación de resistencia indirecta sin necesidad de emplear elementos de resistencia variable, así lo único por realizar, es controlar la señal de realimentación, cuya forma de variación lo establecen las ecuaciones de los modelos memristivos.

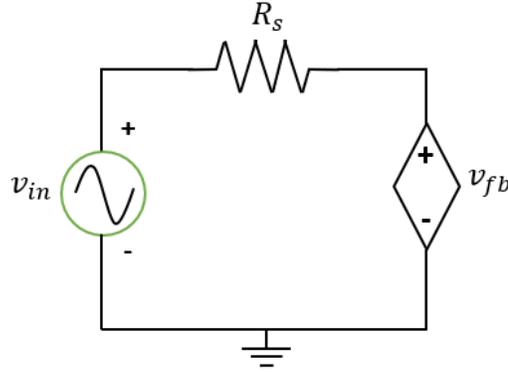


Figura 4.3 Esquema del funcionamiento del emulador.

Los primeros emuladores que se presentan se rigen por el modelo básico de HP, cuya relación corriente-voltaje se presenta en la ecuación (4.1)

$$v(t) = \left( R_{on} \frac{w(t)}{D} + R_{off} \left( 1 - \frac{w(t)}{D} \right) \right) i(t) \quad (4.1)$$

Donde  $v(t)$  es el voltaje aplicado al memristor,  $i(t)$  es la corriente en el meristor,  $R_{on}$  es la resistencia del memristor en el estado de encendido (resistencia mínima),  $R_{off}$  es la resistencia del memristor en el estado de apagado (resistencia máxima),  $D$  es la dimensión del dispositivo y  $w(t)$  es la variable de estado que para este modelo representa el ancho de una región de TiO dopada con vacancias de oxígeno, como se expuso en el capítulo 2.

Desarrollando (4.1) se obtiene:

$$v(t) = R_{on} \frac{w(t)}{D} i(t) + i(t) R_{off} - R_{off} \frac{w(t)}{D} i(t) \quad (4.2)$$

Agrupando los términos que poseen la variable de estado se llega a:

$$v(t) = i(t) R_{off} - i(t) \frac{w(t)}{D} (R_{off} - R_{on}) \quad (4.3)$$

A partir de la ecuación (4.3) se realizó la síntesis del emulador en [66]; observando (4.3) y haciendo uso de la ley de Ohm, se nota que esta expresión se trata de una diferencia de voltajes, es decir, para emular la memristancia del modelo de HP se necesita restar el voltaje en dos resistores: uno cuyo valor sea igual al máximo de resistencia que alcanzará el emulador y otro cuyo valor sea igual a la diferencia

entre los valores máximo y el mínimo, en el que el voltaje de este último es “modulado” por el estado.

La modulación del voltaje en el resistor del segundo término de (4.3) puede realizarse por medio de otra señal de voltaje, la cual debe de seguir la expresión de la ecuación de estado del modelo, ésta se presenta en (4.4):

$$\frac{dw(t)}{dt} = \mu_v \frac{R_{on}}{D} i(t) \quad (4.4)$$

En donde el estado se obtiene integrando la ecuación anterior, es decir, la variable de estado se comporta como la integral de la corriente del memristor.

$$dw(t) = \mu_v \frac{R_{on}}{D} i(t) dt \quad \therefore \quad w(t) = \mu_v \frac{R_{on}}{D} \int i(t) dt \quad (4.5)$$

El comportamiento de la ecuación (4.5) es característico de un capacitor, pues el voltaje de un capacitor es precisamente la integral de la corriente a través de él, como se muestra en la ecuación (4.6).

$$V_C = \frac{1}{C} \int i_C dt \quad (4.6)$$

Renombrando términos de la ecuación (4.3),  $\frac{w(t)}{D}$  por  $V_C$ ,  $R_{off}$  por  $R_S$  y  $(R_{off} - R_{on})$  por el resistor equivalente  $R_T$ , se obtiene la expresión del circuito

$$v(t) = i(t)R_S - i(t)V_C R_T \quad (4.7)$$

De donde se obtiene una expresión para la memristancia; por medio de la ley de Ohm, el voltaje en el memristor  $v(t)$  puede ser expresado como el producto entre la corriente del memristor  $i(t)$  y la memristancia  $R_M$ . Multiplicando ambos lados de la ecuación (4.7) por el recíproco de la corriente, se obtiene que la memristancia está dada por:

$$R_M = R_S - V_C R_T \quad (4.8)$$

Algo importante que se debe tener en cuenta es que, en la ecuación (4.7), tanto la corriente aplicada al resistor  $R_S$  como la aplicada al resistor  $R_T$  y al capacitor, son la misma, si por algún motivo esto no ocurre, la ecuación (4.7) deja de tener validez y

el emulador se comportaría de manera distinta a la establecida por el modelo. Para satisfacer el requisito anteriormente mencionado, es necesario el uso de copiadorees o espejos de corriente.

El desarrollo realizado anteriormente corresponde a un emulador con comportamiento decremental. Como se expuso en el capítulo anterior, para tener comportamiento incremental, la ecuación (4.7) se debe modificar, quedando como:

$$v(t) = i(t)R_S + i(t)V_C R_T \quad (4.9)$$

En donde  $R_S$  ahora debe poseer el valor de resistencia mínima que el emulador puede alcanzar, es decir, es equivalente a la resistencia en el estado de encendido  $R_{on}$  y los demás términos permanecen sin cambios. La expresión para la memristancia de un emulador incremental se presenta en (4.10)

$$R_M = R_S + V_C R_T \quad (4.10)$$

Una primera representación esquemática de los emuladores decremental e incremental que corresponden a las ecuaciones (4.7) y (4.9), se presentan en la Figura 4.4 a) y b), respectivamente, en donde el amplificador operacional de la entrada auxilia en la polarización y habilitación de los espejos de corriente, los cuales se han representado como fuentes de corriente dependientes; una vez que se ha copiado la corriente de entrada y se aplica al resistor equivalente  $R_T$  y al capacitor, los voltajes que se desarrollan en ellos se multiplican y la señal resultante se realimenta a  $R_S$  conectándola a través de la terminal no inversora del amplificador operacional. Nótese que en el caso del emulador decremental, la salida del multiplicador se invierte antes de realimentarse.

Como se mencionó en la introducción, los emuladores deben de ser capaces de operar de manera flotada, esto es, ninguna de sus terminales está conectada directamente a tierra. Por ejemplo, como se muestra en el circuito de la Figura 4.5, si en este circuito se conectara alguno de los emuladores que se muestran en la Figura 4.1, ambas terminales de la resistencia estarían conectadas a tierra por lo que se anularía su efecto en el circuito.

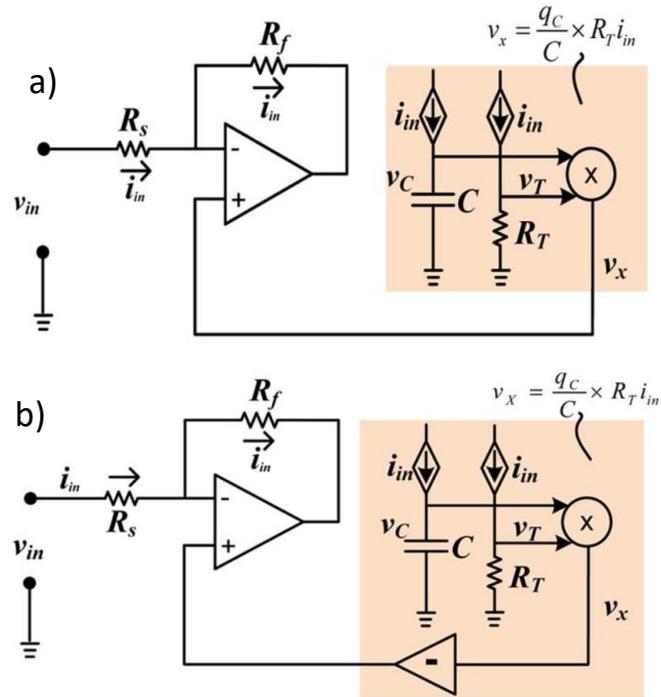


Figura 4.4 Diagrama de bloque de los emuladores HP a) decremental, b) incremental.

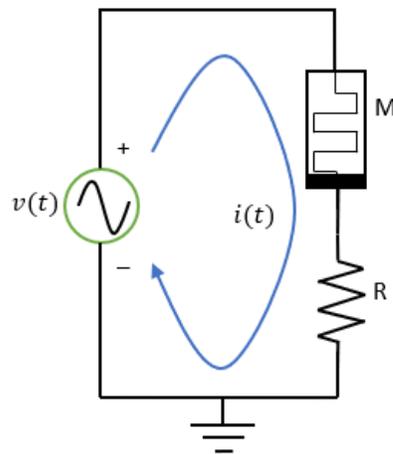


Figura 4.5 Ejemplo de circuito en donde un memristor trabaja de manera flotada.

Para que el emulador opere de forma flotada debe cumplir dos condiciones establecidas por la teoría básica de circuitos:

- 1.- la corriente en elementos conectados en serie es la misma.

2.- el voltaje en una malla es igual a la suma de las caídas de potencial en cada elemento conectado en ella.

La primera condición indica que la corriente que entra por una terminal del emulador debe de salir por la otra, esto se logra añadiendo en el lazo de realimentación un amplificador operacional capaz de proporcionar en una terminal adicional la corriente que hay en su terminal inversora. Este tipo de amplificadores operacionales se conocen como *current conveyors* (transportador de corriente, CCII) y su comportamiento se define por

$$\begin{aligned} i_+ &= 0; \\ v_- &= v_+; \\ i_z &= i_-; \\ v_w &= v_z; \end{aligned} \tag{4.11}$$

Donde  $i_+$  es la corriente en la terminal no inversora,  $i_-$  es la corriente en la terminal inversora,  $v_+$  es el voltaje en la terminal no inversora,  $v_-$  es el voltaje en la terminal inversora,  $v_w$  es el voltaje de salida y  $v_z$  es el voltaje en la terminal z. El símbolo de un *current conveyor* se muestra en la Figura 4.6.

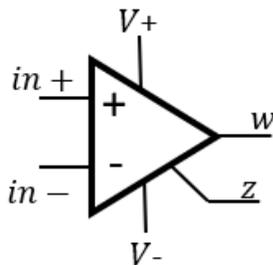


Figura 4.6 Símbolo del current conveyor.

Una vez que se cumple con la primera condición, no necesariamente se satisface la segunda, pues los componentes internos del emulador están referidos a tierra y la señal de retroalimentación seguirá teniendo la misma amplitud y por lo tanto el emulador tendrá la misma respuesta que cuando estaba aterrizado. Para satisfacer la segunda condición se añade también al lazo de realimentación un restador que se encargará de restar a la señal de realimentación el potencial que pudiese generarse en algún dispositivo posterior al emulador como es el caso del resistor en

el circuito de la Figura 4.5. Para acoplar la terminal de salida y que la corriente de salida no afecte al restador, entre el *current conveyor* y el restador se añade un seguidor de voltaje.

En la Figura 4.7 se presenta el diagrama de bloques del emulador de [68], con las modificaciones necesarias para que pueda operar de manera flotada y la forma en que deben conectarse.

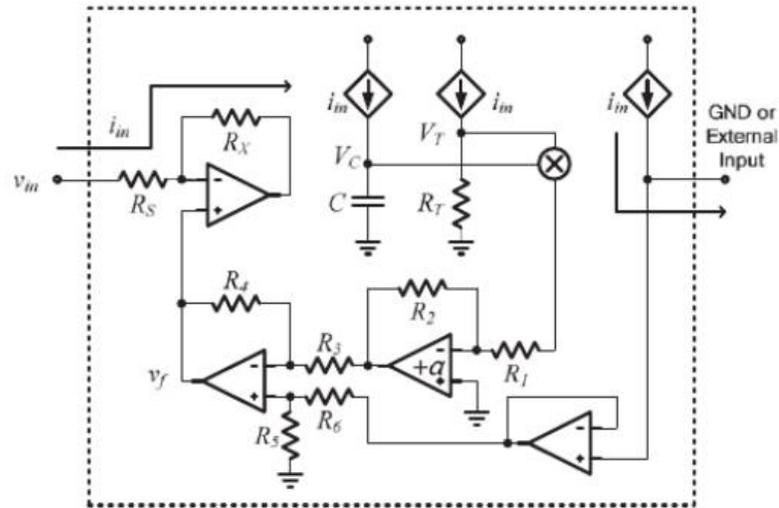


Figura 4.7 Diagrama de bloques del emulador con capacidad de operación flotada, tomada de [68].

En la Figura 4.8 y Figura 4.9 se presentan los diagramas completos de los emuladores decremental e incremental, respectivamente, que se emplearon para realizar su simulación en PSPICE. En ambos se indican los bloques que los componen y las funciones que estos realizan.

En total se usaron cuatro espejos de corriente: dos para el resistor  $R_T$  y dos para el capacitor  $C$ ; se emplean dos para cada uno de estos elementos debido a que uno se encarga de conducir durante el semiciclo positivo de la señal de entrada y el otro durante el semiciclo negativo. Los seguidores de voltaje se encargan de aislar los voltajes de la resistencia  $R_T$  y del capacitor y así evitar que los circuitos subsecuentes pudiesen modificarlos. Los amplificadores son necesarios debido a que el multiplicador funciona de acuerdo con la ecuación (4.12) [69], por lo que en su salida se tiene una señal atenuada. Por último, los circuitos de operación flotada

se componen de un restador, un seguidor de voltaje y un *current conveyer*, como se había descrito anteriormente.

$$W = \frac{(X_1 - X_2)(Y_1 - Y_2)}{10V} + Z \tag{4.12}$$

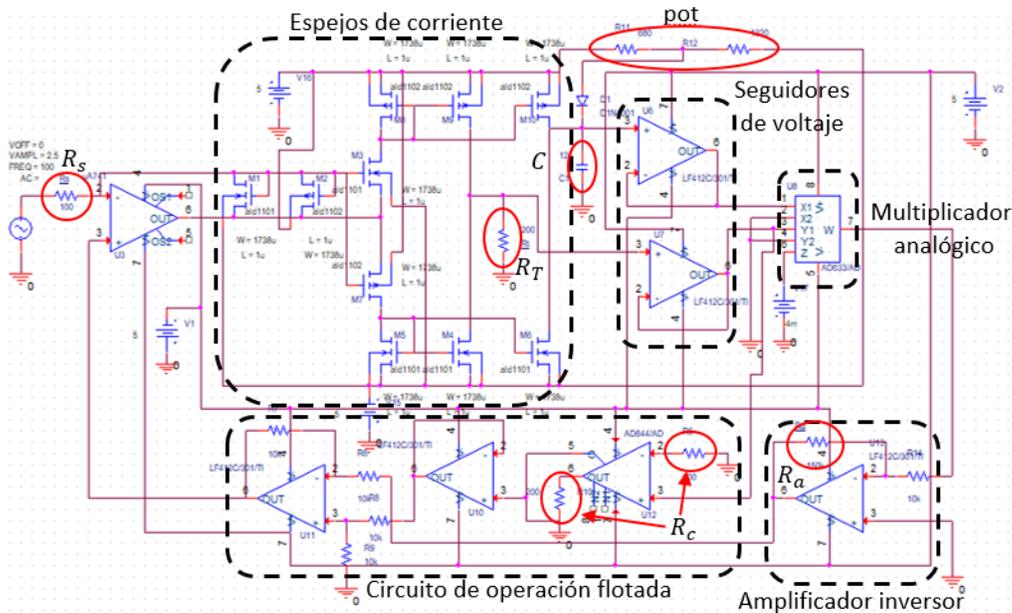


Figura 4.8 Diagrama completo del emulador HP decremental.

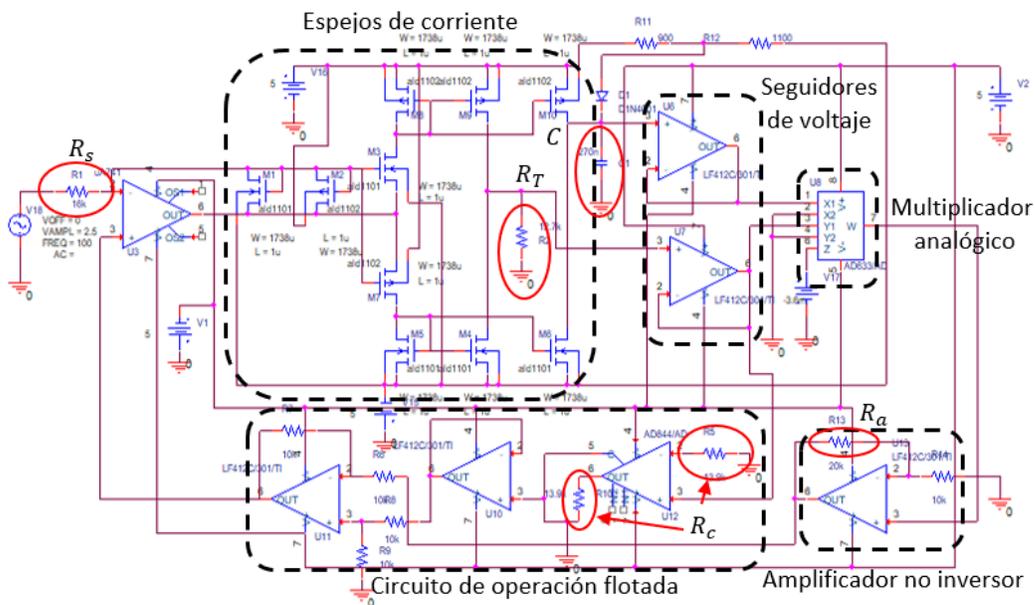


Figura 4.9 Diagrama completo del emulador HP incremental.

#### 4.2.1.1 Simulación de Emulador decremental

En la simulación del emulador HP decremental se empleó el circuito mostrado en la Figura 4.8, al cual se le aplicó una señal de voltaje senoidal de 2.5V de amplitud con una frecuencia de 100Hz.

Para que los espejos de corriente funcionen adecuadamente, los transistores que los conforman deben de estar en saturación en todo momento, la condición de saturación se da en la ecuación (4.13).

$$V_{DS} \geq V_{GS} - V_{TH} \quad (4.13)$$

donde  $V_{DS}$  es el voltaje de drenador-fuente,  $V_{GS}$  el voltaje de compuerta-fuente y  $V_{TH}$  el voltaje umbral.

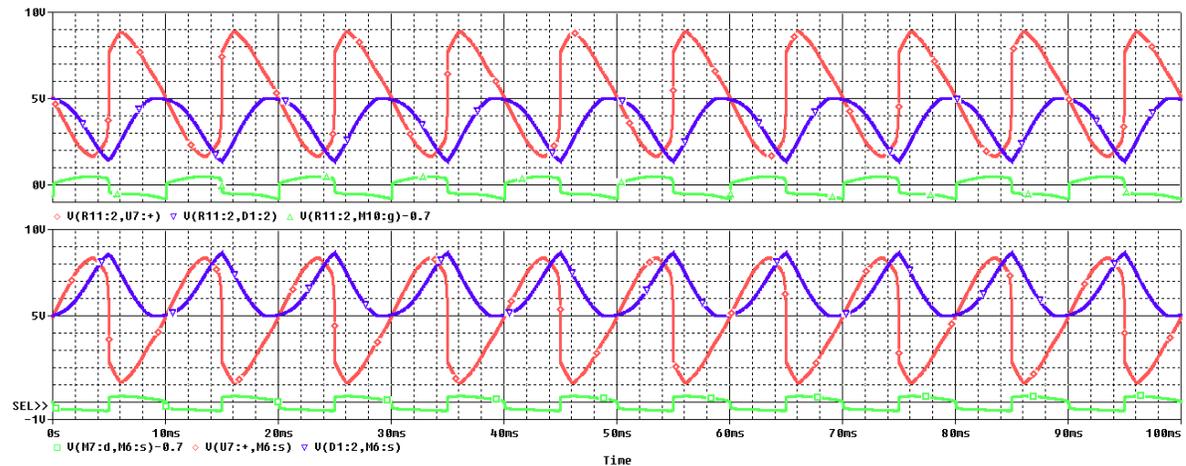


Figura 4.10 Voltajes en los transistores de los espejos de corriente cumplen la condición de saturación.

En la Figura 4.10 se muestran las señales medidas en los transistores de los espejos de corriente, la gráfica superior pertenece a los voltajes de los transistores canal P, mientras que la inferior a los de canal N. Las señales de azul y rojo corresponden a los voltajes  $V_{DS}$  ( $V_{SD}$  para los canal P) y las señales verdes corresponden a los voltajes  $V_{GS}$  ( $V_{SG}$  para los canal P), de donde se observa que se satisface la condición de saturación.

La gráfica superior de la Figura 4.11 pertenece a las señales de corriente de entrada (verde), corriente en  $R_T$  (rojo) y en el capacitor (azul), en donde se aprecia que en estas dos últimas se presenta un pequeño efecto de amplificación y una ligera distorsión en la corriente del capacitor, la cual tiene lugar cuando el voltaje del

capacitor se aproxima a 0V, fuera de ello se trata prácticamente de la misma señal de corriente.

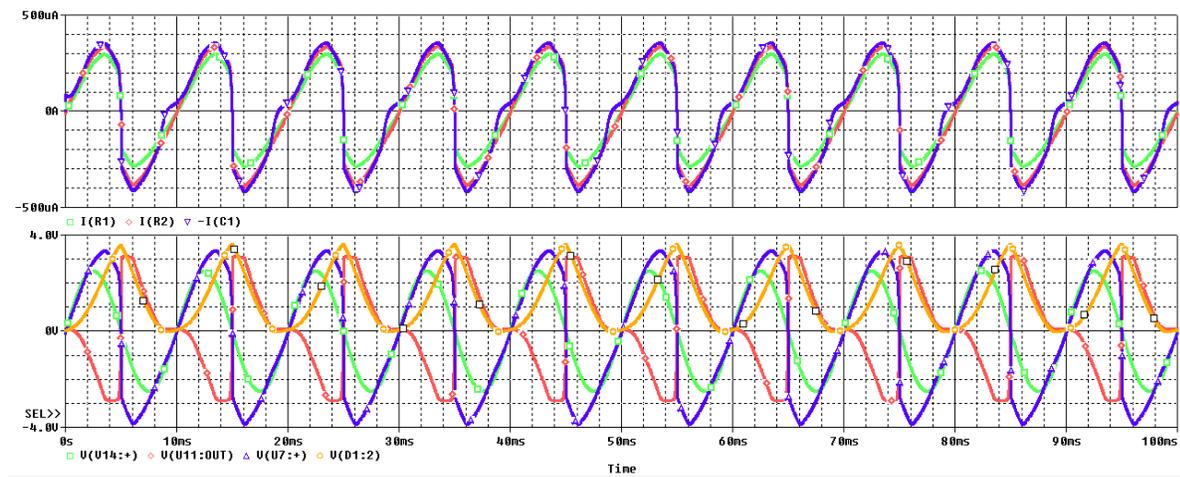


Figura 4.11 Señales de corriente y voltaje en el emulador HP decremental.

En la gráfica inferior de la Figura 4.11 se presentan las señales del voltaje de entrada  $V_{in}$  (verde); la cual posee las características ya mencionadas, el voltaje de realimentación  $V_{fb}$  (rojo); que está en contrafase con la señal de entrada, el voltaje en el resistor  $R_T$  (azul) y en el capacitor (amarillo), donde se puede observar que esta última presenta un comportamiento similar a la gráfica de la variable de estado presentada en la sección de comportamiento incremental decremental del capítulo anterior. Considerando las señales del voltaje de entrada y el de realimentación, puede comprobarse el comportamiento decremental del emulador, pues haciendo la diferencia ( $V_{in} - V_{fb}$ ), al principio del semiciclo positivo y al final del negativo, donde  $V_{fb}$  tiene un valor cercano a cero, se tienen niveles de voltaje con valores similares a los de la señal de entrada, mientras que, al final del semiciclo positivo y principio del negativo, donde  $V_{fb}$  presenta valores negativos, los niveles de voltaje resultantes son mayores que la señal de entrada y por ende se tiene mayor corriente y menor resistencia.

En la Figura 4.12 se muestra el lazo de histéresis simulado del emulador decremental, en donde se tiene una resistencia  $R_{on}$  de  $512\Omega$  y una  $R_{off}$  de  $15.5k\Omega$ .

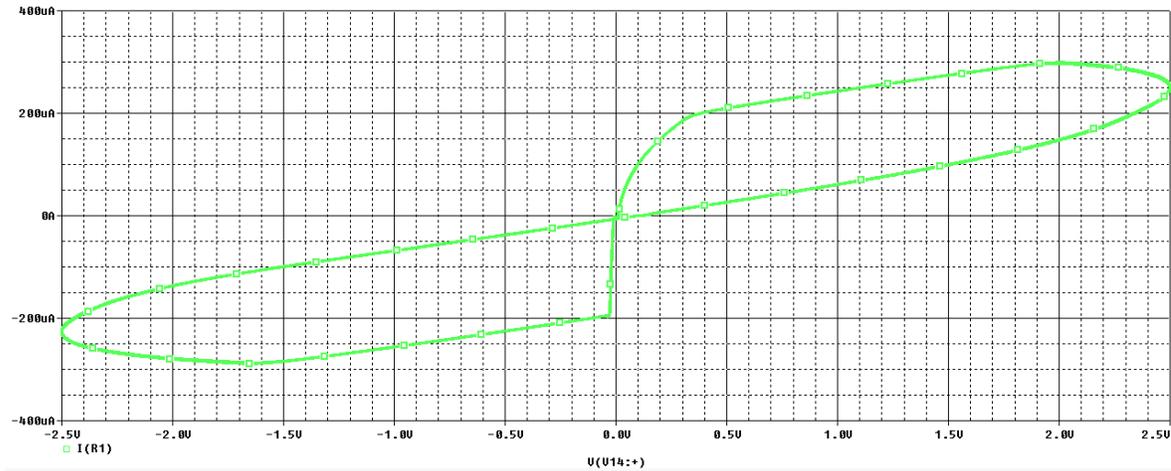


Figura 4.12 Lazo de histéresis obtenido de la simulación del emulador

#### 4.2.1.2 Resultado experimental del emulador decremental

Para la realización de las pruebas experimentales, el circuito de la Figura 4.8 se implementó físicamente usando una tablilla de conexiones o “protoboard”. En la Tabla 4.1 se proporciona la lista de los dispositivos empleados y la cantidad de cada uno de ellos, mientras que en la Tabla 4.2 se proporcionan los valores de resistencia, capacitancia y voltajes de alimentación que se emplearon.

Tabla 4.1 Tabla de componentes

dispositivo	cantidad
LM741	1
ALD1106	2
ALD1107	2
LF412	3 (5)
AD488	1
AD633	1
Resistores	10
Capacitor	1
1N4001	1
POT	2

Tabla 4.2 Tabla de valores

dispositivo	valor
$R_S$	$16k\Omega$
$R_T, R_C, R$	$10k\Omega$
$R_a$	$39k\Omega$
POT	$2k\Omega$
Offset POT	$50k\Omega$
$R_{ofs1}$	$300k\Omega$
$R_{ofs2}$	$1k\Omega$
$C$	$220nF$
$V_{cc}, V_{ss}$	$+5V, -5V$

Una de las características representativas de los memristores (y sistemas memristivos) son los *fingerprints*, de los cuales, uno de ellos es el lazo de histéresis pinchado en el origen. Con el fin de comprobar que el circuito presenta las características memristivas, se graficó la característica corriente voltaje del circuito emulador empleando el modo XY de un osciloscopio, para lo cual se aplicó al emulador una señal de voltaje senoidal con las mismas características que la usada en la simulación. Debido a la forma de funcionamiento del osciloscopio, se empleó un convertidor de corriente a voltaje para poder visualizar la corriente del emulador.

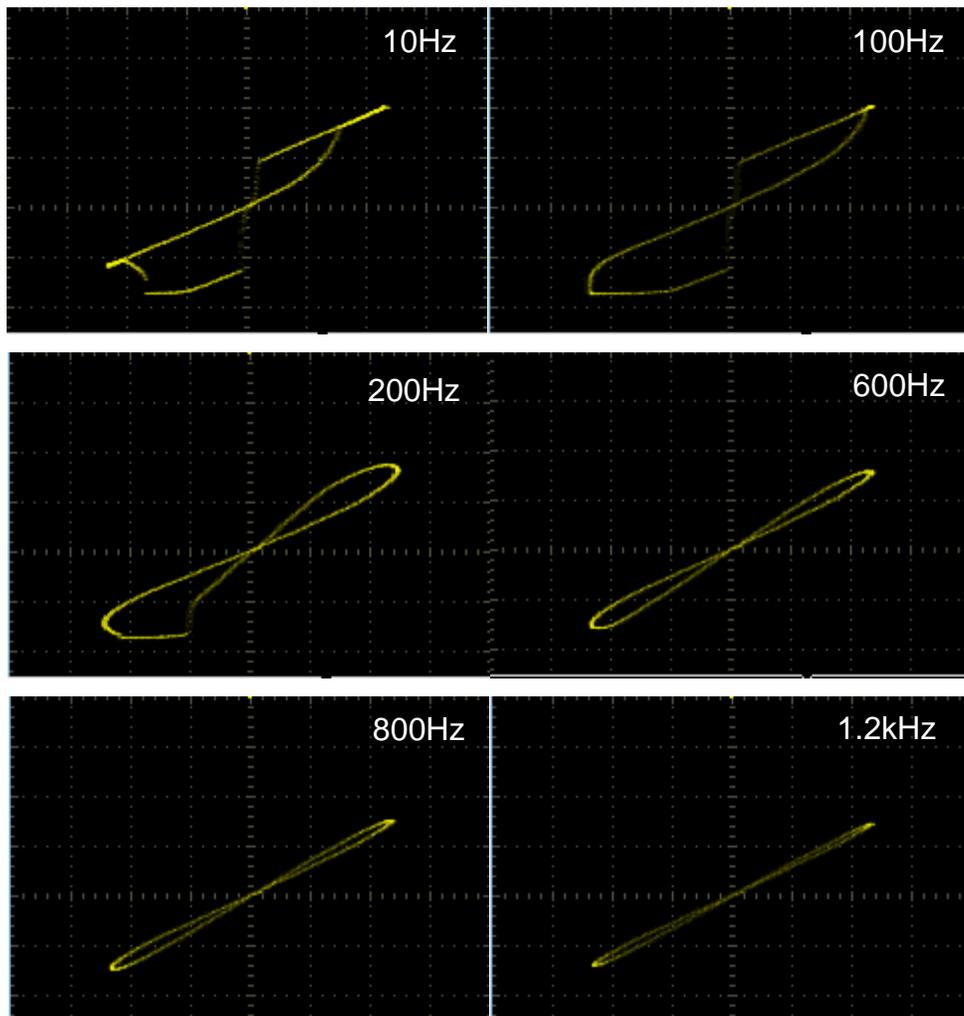


Figura 4.13 Lazos de histéresis del emulador obtenidos experimentalmente al realizar un barrido en frecuencia.

En la Figura 4.13 se presentan algunos de los oscilogramas de los lazos de histéresis del emulador obtenidos experimentalmente al realizarle un barrido en frecuencia desde 10Hz hasta 1.2KHz, con lo cual también se comprueba que el área

de los lóbulos del lazo de histéresis decrece al aumentar la frecuencia hasta su reducción a una función monovaluada, tal como se mencionó al comienzo de este capítulo. Como se puede observar en esta figura, la máxima apertura del lazo de histéresis se tiene en la frecuencia se  $100\text{Hz}$  en donde se midieron una resistencia  $R_{off}$  de  $16\text{K}\Omega$  y  $R_{on}$  de aproximadamente  $2\text{k}\Omega$ , con una amplitud máxima de corriente de  $2.5\text{mA}$ : a partir de estos datos, se establece que el emulador posee una relación de resistencia  $\frac{R_{off}}{R_{on}}$  de 8.

Para corroborar la presencia de memoria en el emulador, se le aplicó una señal pulsante con una amplitud de un volt y un periodo de dos segundos. En la Figura 4.14 se muestra en amarillo la señal pulsante descrita anteriormente y en azul la señal del voltaje en el capacitor, pues en este último se almacena carga, lo que emula el efecto de memoria del memristor.

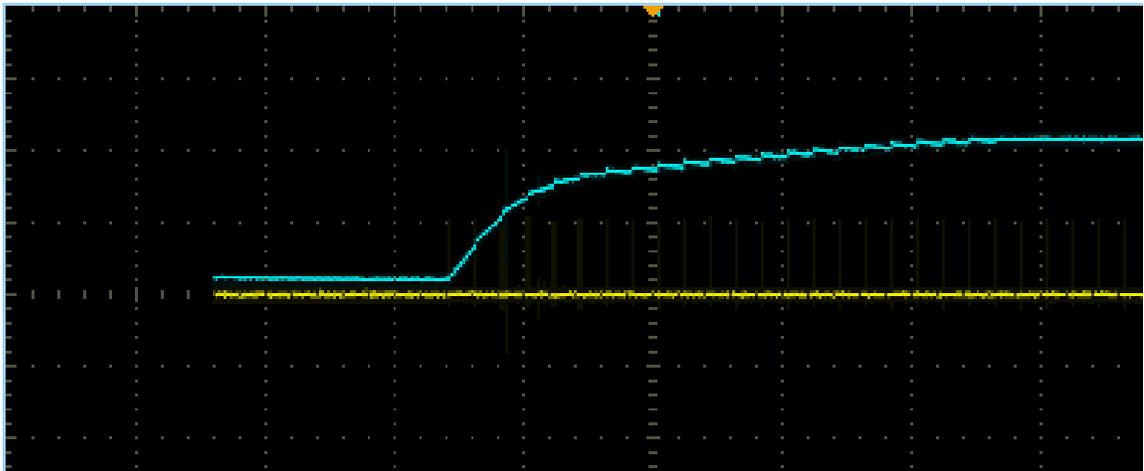


Figura 4.14 Memoria en el emulador HP decremental.

En la Figura 4.14 se observa cómo el voltaje del capacitor incrementa en intervalos discretos conforme se aplica un pulso y mantiene ese valor hasta la llegada del siguiente pulso.

#### 4.2.1.3 Simulación de emulador incremental

Al igual que en el emulador decremental, en la Figura 4.15 se presentan los voltajes de los transistores que conforman los espejos de corriente en el emulador incremental de la Figura 4.9; la gráfica superior corresponde a los voltajes en los

transistores canal P y la inferior a los transistores canal N. En verde se tienen los voltajes compuerta-fuente  $V_{GS}$  ( $V_{SG}$  para los de canal P) mientras que las señales de azul y rojo corresponden a los voltajes de drenador-fuente  $V_{DS}$  ( $V_{SD}$  para los de canal P) respectivamente, de donde se confirma que los transistores se encuentran dentro de la región de saturación y cumplen con la condición dada en (4.13).

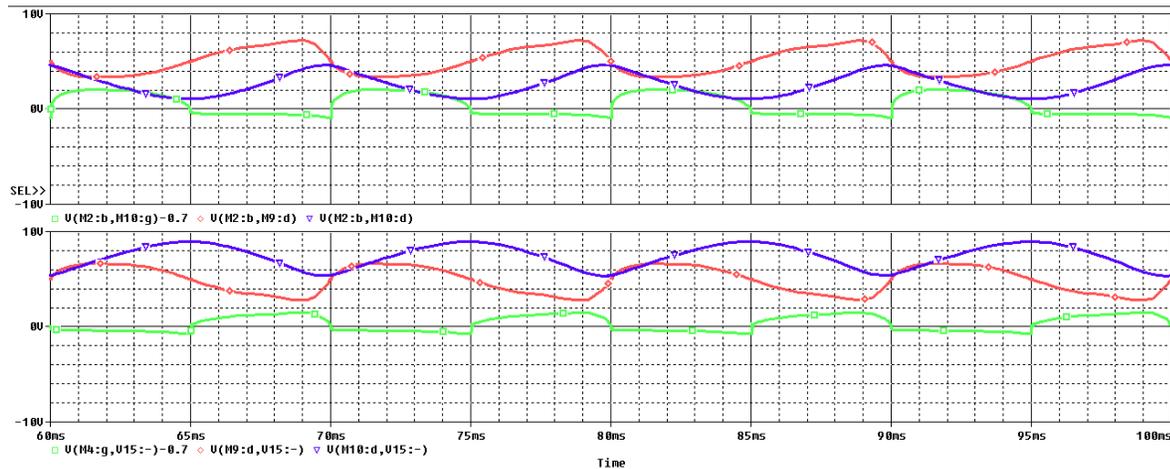


Figura 4.15 Voltajes en los transistores de los espejos de corriente del emulador incremental.

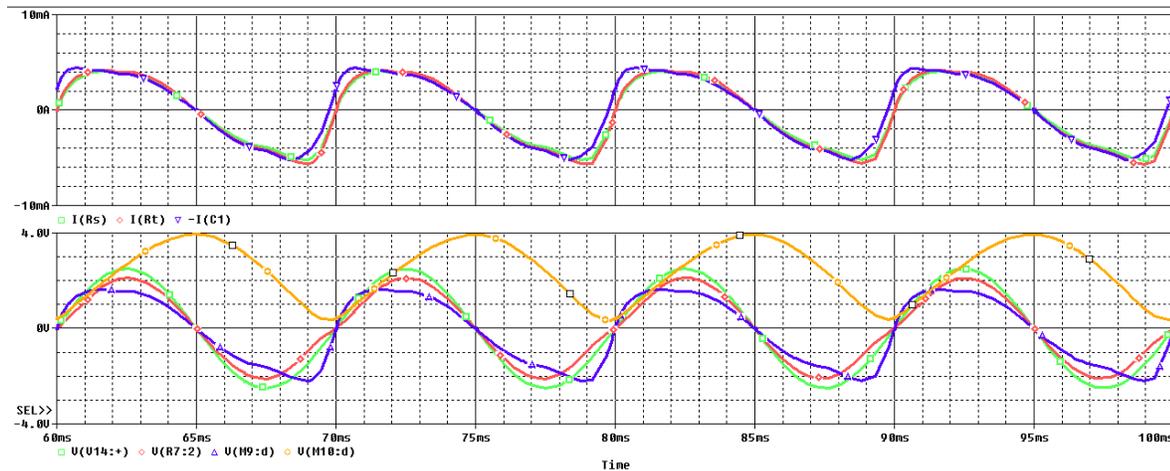


Figura 4.16 Señales de corriente y voltaje simulados en el emulador HP incremental

En la gráfica superior de la Figura 4.16 se muestran las corrientes en los resistores  $R_S$  (verde) y  $R_T$  (rojo); y en el capacitor (azul), en donde, al igual que en el emulador anterior se aprecia que la señal en el capacitor presenta una ligera distorsión cuando su voltaje se aproxima a 0V; aun así estas señales son bastante similares. La gráfica inferior de la Figura 4.16 presenta las señales de voltaje de entrada  $V_{in}$  (verde),

voltaje de realimentación  $V_{fb}$ (rojo), voltaje en el resistor  $R_T$ (azul) y voltaje en el capacitor(naranja). De la misma manera que en el emulador anterior, puede comprobarse el comportamiento incremental de este emulador por medio de las señales de entrada y de realimentación: Al principio del semiciclo positivo y final del negativo, la señal de realimentación posee valores próximos a cero volts, por lo tanto, la diferencia entre la señal de entrada y esta señal tendrá valores próximos a  $V_{in}$ , mientras que al final del semiciclo positivo y comienzo del negativo, la diferencia son niveles de amplitud menores a los de  $V_{in}$ , obteniéndose una menor corriente y por lo tanto una mayor resistencia.

De la simulación del emulador incremental se obtuvo el lazo de histéresis que se muestra en la Figura 4.17, en éste se tiene una resistencia de estado de encendido  $R_{on}$  de  $180\Omega$  y una resistencia de estado de apagado  $R_{off}$  de  $924\Omega$ .

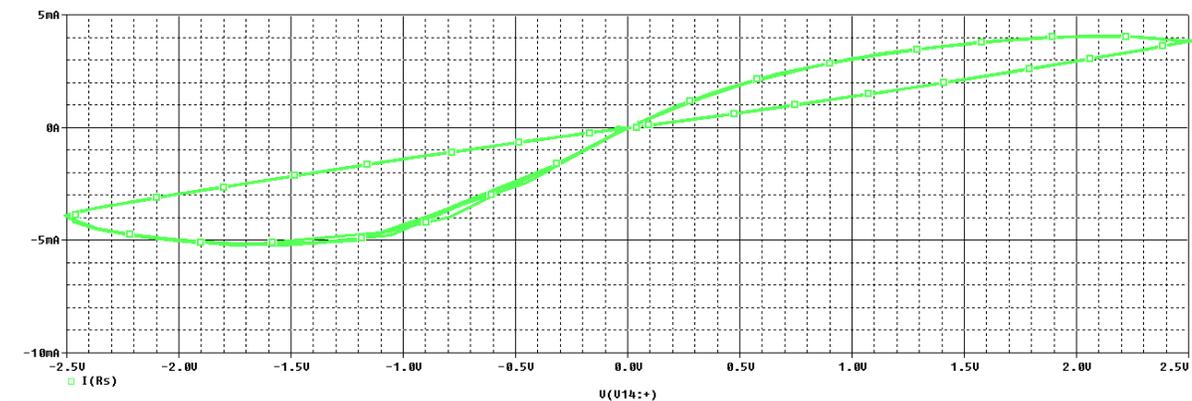


Figura 4.17 Lazo de histéresis pinchado obtenido de la simulación del emulador HP incremental

#### 4.2.1.4 Resultado experimental del emulador incremental

En la Tabla 4.3 se presenta la lista de los dispositivos empleados en la construcción de este emulador. Como puede observarse, estos dispositivos se tratan de los mismos que los que se emplearon en el emulador decremental, pues como ya se había mencionado, la única diferencia entre uno y otro, en términos de circuito, es el amplificador usado en el lazo de realimentación, además de los valores de algunos resistores y el capacitor, los cuales se proporcionan en la Tabla 4.4.

Tabla 4.3 Tabla de componentes

dispositivo	cantidad
LM741	1
ALD1106	2
ALD1107	2
LF412	3 (5)
AD488	1
AD633	1
Resistores	10
Capacitor	1
1N4001	1
POT	2

Tabla 4.4 Tabla de valores

dispositivo	valor
$R_S$	$100\Omega$
$R_T, R_C$	$390\Omega$
$R_a$	$330k\Omega$
$R$	$10k\Omega$
POT	$2k\Omega$
Offset POT	$50k\Omega$
$R_{ofs1}$	$300k\Omega$
$R_{ofs2}$	$1k\Omega$
$C$	$14.7\mu F$
$V_{CC}, V_{SS}$	$+5V, -5V$

Al igual que en el emulador anterior, para comprobar que el circuito se comporta como un memristor se midió su característica corriente-voltaje, obteniéndose los lazos de histéresis que se muestran en la Figura 4.18. Además, se hizo un barrido en frecuencia que va desde 50Hz a 1KHz con lo que se demuestra que el área de los lóbulos del lazo decrece al aumentar la frecuencia hasta reducirse en una función monovaluada, con lo que se satisfacen los requerimientos mencionados al comienzo del capítulo

La presencia de memoria en este circuito se comprobó de la misma manera que en el emulador anterior. Se le aplicó una señal pulsante con una amplitud de 1v y un período de 2 segundos y se observó la señal de voltaje en el capacitor, pues es en éste donde tiene lugar el efecto de memoria. El resultado de esta prueba se muestra en la Figura 4.19 donde se aprecia que el voltaje del capacitor incrementa discretamente con cada pulso y mantiene el nivel de voltaje hasta la llegada del siguiente pulso.

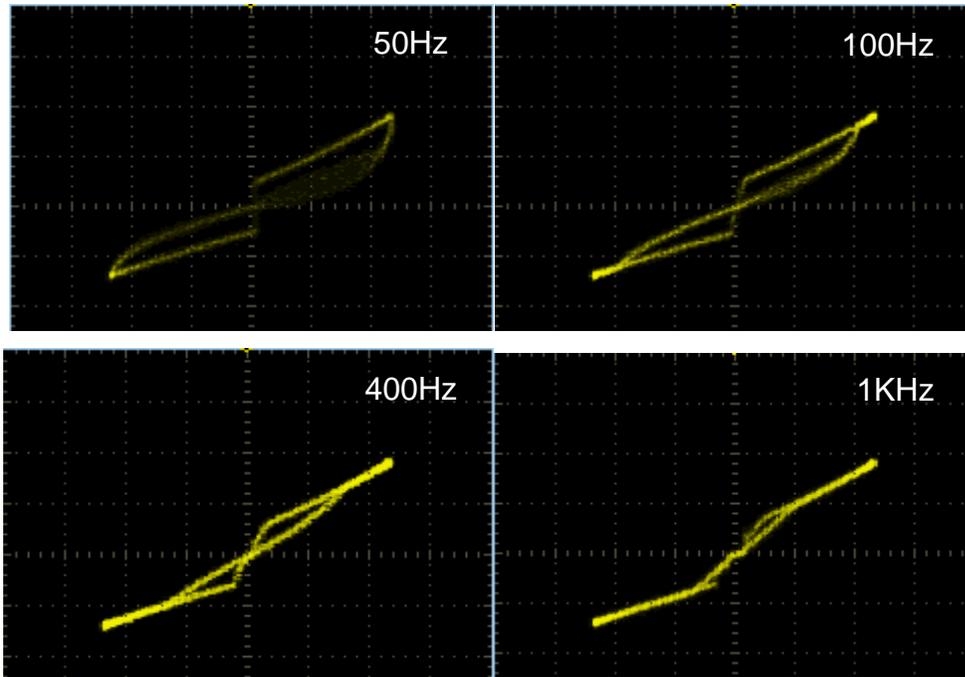


Figura 4.18 Efecto del barrido en frecuencia en el lazo de histéresis de emulador HP incremental.

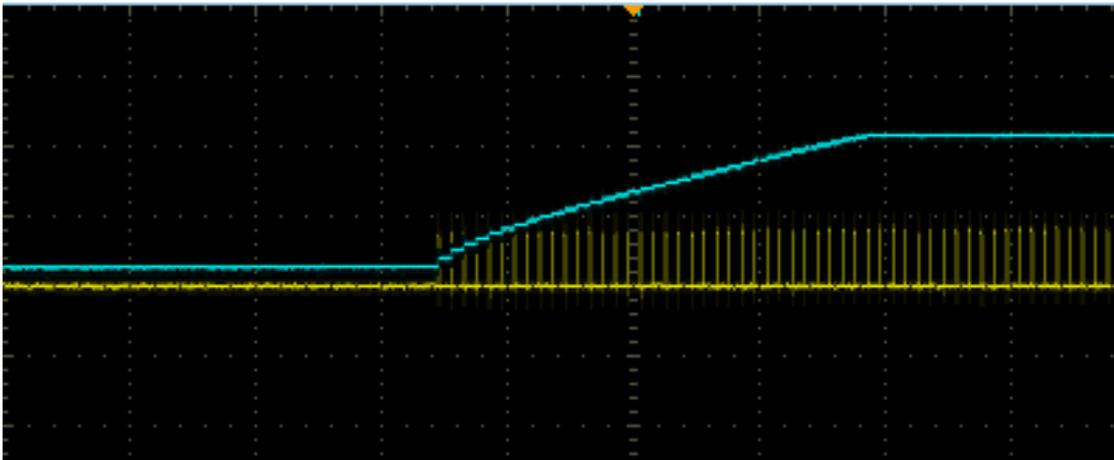


Figura 4.19 Memoria en el circuito HP incremental.

#### 4.2.1.5 Observaciones

Debido a que, al emular las características de frecuencia y voltaje del modelo HP, se encontró que el circuito sólo presentaba comportamiento memristivo en unos cuantos Hertz (0.5Hz – 3HZ), se optó por ajustar los valores de sus componentes para que fuese capaz de trabajar en un intervalo de frecuencia mayor.

Estos emuladores presentan varias desventajas, una de ellas es que los diversos componentes empleados presentan niveles de offset y esto se ve reflejado en la

señal de realimentación, causando que el cruce por cero del lazo de histéresis (punto de pinchamiento) se desplace, teniendo que emplearse un arreglo resistivo para corregirse.

Otra desventaja de los emuladores es que los transistores de los copiadores de corriente deben de estar saturados para que funcionen correctamente, lo cual limita la amplitud de los voltajes del capacitor y RS, y con ello se limitan los valores que la resistencia emulada puede alcanzar. Esto se puede evitar sustituyendo los espejos de corriente por *current conveyors*, de manera similar a como se hace en [70]. Podría pensarse que una manera de aumentar el intervalo de resistencia emulada es incrementar la ganancia del amplificador en el lazo de realimentación, pero al hacer esto la señal de realimentación y corriente comienzan a tornarse ruidosas.

Existe un compromiso entre la frecuencia de trabajo y la memoria del circuito, pues para aumentar la frecuencia de trabajo se debe disminuir la capacitancia, ésta, al ser el elemento que emula la memoria, disminuye.

#### 4.2.2 Emulador TEAM

Basado en [71], se realizó un circuito que ocupa el modelo TEAM para emular la memristancia. Este emulador presenta el mismo principio de operación que los dos descritos anteriormente, controlar la diferencia de potencial en un resistor para generar la respuesta de corriente de un memristor, la diferencia radica en la forma en la que se debe controlar la señal de realimentación, lo cual se establece por medio de la ecuación de estado de dicho modelo:

$$\frac{dx(t)}{dt} = \begin{cases} k_{off} \cdot \left( \frac{i(t)}{i_{off}} - 1 \right)^{\alpha_{off}} \cdot f_{off}(x), & 0 < i_{off} < i \\ 0, & i_{on} \leq i \leq i_{off} \\ k_{on} \cdot \left( \frac{i(t)}{i_{on}} - 1 \right)^{\alpha_{on}} \cdot f_{on}(x), & i < i_{on} < 0 \end{cases} \quad (4.14)$$

Graficando la ecuación (4.14) respecto a la corriente y, usando los parámetros dados en [46], se aprecia que esta ecuación presenta un comportamiento similar al de una función cúbica, esto se muestra en la Figura 4.20.

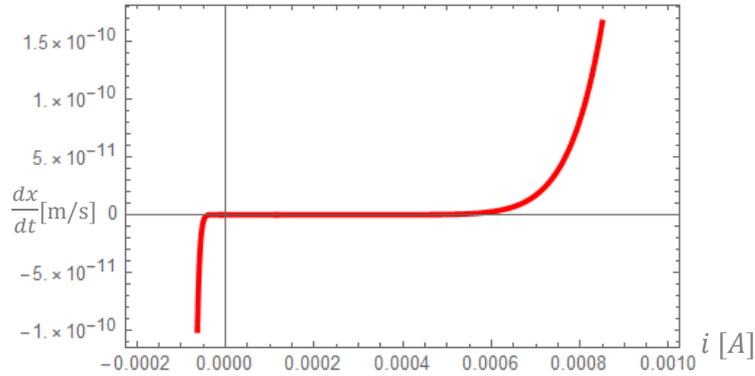


Figura 4.20 Variable de estado VS corriente en el modelo TEAM.

Con base en lo anterior, para implementar este comportamiento de la variable de estado, se emplearon dos multiplicadores cuyas entradas se conectan de tal forma que en la salida de uno de ellos se obtiene el cuadrado de la señal de entrada y en la salida del otro el cubo de esta misma señal. El diagrama de este arreglo se muestra en la Figura 4.21.

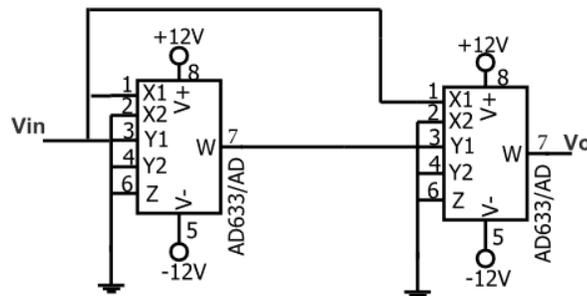


Figura 4.21 Implementación de función cúbica, tomada de [71].

Una vez que se tiene la función cúbica, se aplica esta señal a una resistencia a través un *current conveyor*, de esta manera se obtiene una señal de corriente con esta misma forma, de la cual se obtiene la integral de la ecuación de estado al ser aplicada a un capacitor. De acuerdo con esto, la expresión del circuito es

$$V_{in} = i_{in}R - V_{fb} \quad (4.15)$$

donde  $V_{in}$  es la señal de excitación del emulador,  $i_{in}$  es la corriente del emulador,  $R$  es el resistor en la entrada del circuito en el cual tiene lugar la diferencia de potencial que emula la memristancia y  $V_{fb}$  es el voltaje de realimentación, que está dado por:

$$V_{fb} = i_{in} R_1 V_C \quad (4.16)$$

Donde  $R_1$  es un resistor de valor distinto de  $R$  y  $V_C$  el voltaje del capacitor, que como ya se mencionó, es la integral de la función cúbica descrita anteriormente.

$$V_C = \frac{R_1^3}{100C} \int i_n^3 dt \quad (4.17)$$

En la Figura 4.22 se muestra el diagrama del emulador TEAM, el cual está basado en el que se presenta en [71] y se le agregó el circuito necesario para que pueda operar de manera flotada.

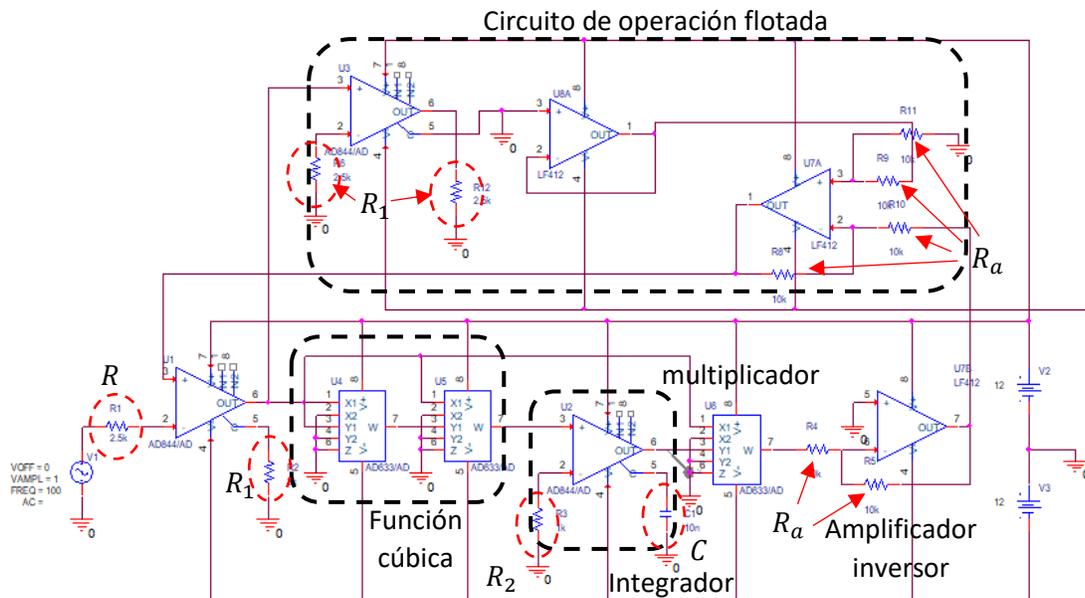


Figura 4.22 Circuito emulador basado en el modelo TEAM.

#### 4.2.2.1 Simulación

La simulación del emulador TEAM se realizó empleando una señal de excitación senoidal con una amplitud de un volt y una frecuencia de 600Hz, ésta se muestra en la Figura 4.23 junto con la señal de retroalimentación  $V_{fb}$  y su respuesta de corriente  $i(t)$ . Al igual que en los emuladores anteriores, el comportamiento incremental de este emulador puede confirmarse al hacer la diferencia entre la señal de entrada y la de realimentación o al revisar la forma de onda de la señal de corriente.

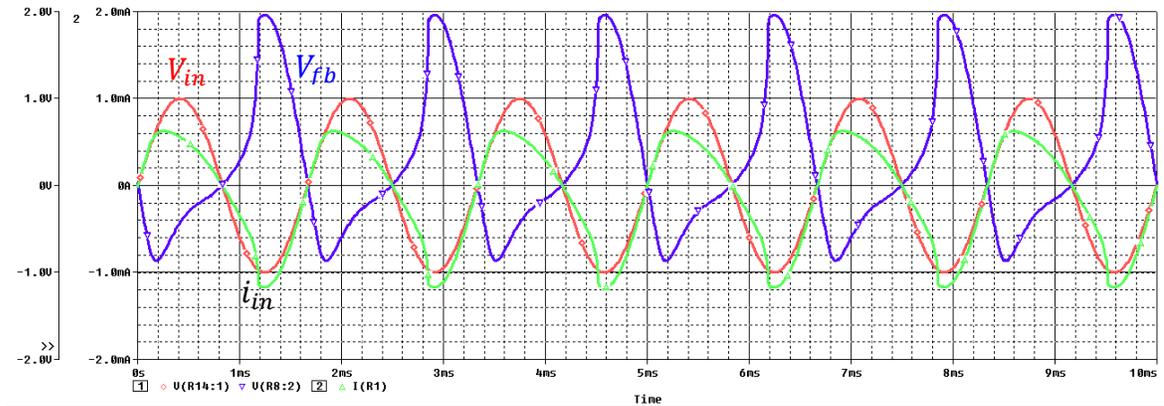


Figura 4.23 Señales de la simulación del emulador TEAM.

En la Figura 4.24 se muestra la señal cúbica respecto al tiempo que representa la derivada de la variable de estado definida en la ecuación (4.14). En esta señal se aprecian pequeñas regiones horizontales que corresponden al caso en que  $\frac{dx(t)}{dt}$  es igual a cero, las partes de la señal que tiene niveles de voltaje mayores a los de estas regiones horizontales corresponden a la definición que se tiene cuando  $i_{off} < i$ , mientras que las que tienen niveles de voltaje menores corresponden a la definición para el caso de  $i < i_{on}$ . Por lo anterior, a través de esta señal es posible obtener los umbrales de corriente o, si se compara con la señal del voltaje de entrada, umbrales de voltaje (VTEAM), siendo estos últimos de aproximadamente  $\pm 3V$ .

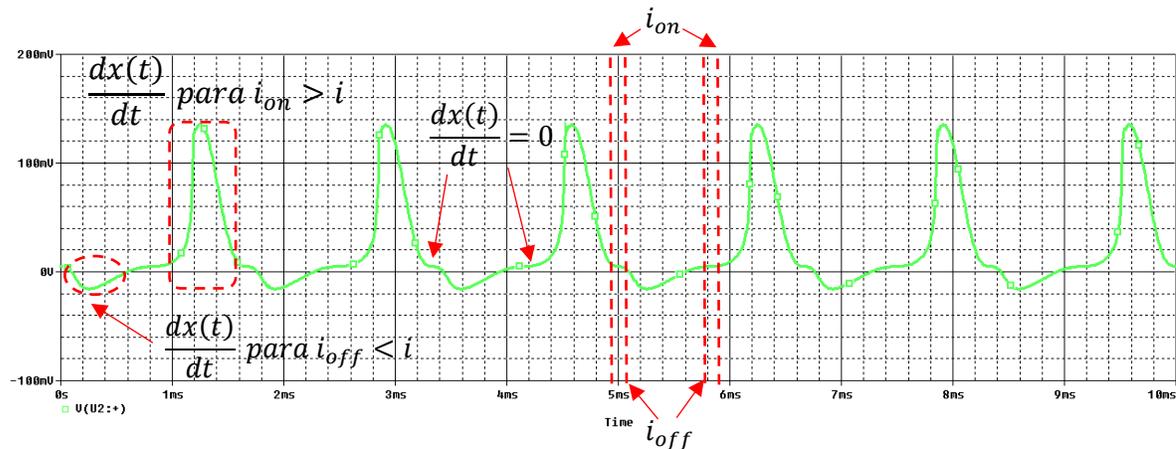


Figura 4.24 Señal cúbica que emula la derivada de la variable de estado.

El lazo de histéresis obtenido de la simulación se muestra en la Figura 4.25, en donde se midieron una resistencia de estado de apagado  $R_{off}$  de  $2.1k\Omega$  y para el estado de encendido  $R_{on}$  de  $600\Omega$ .

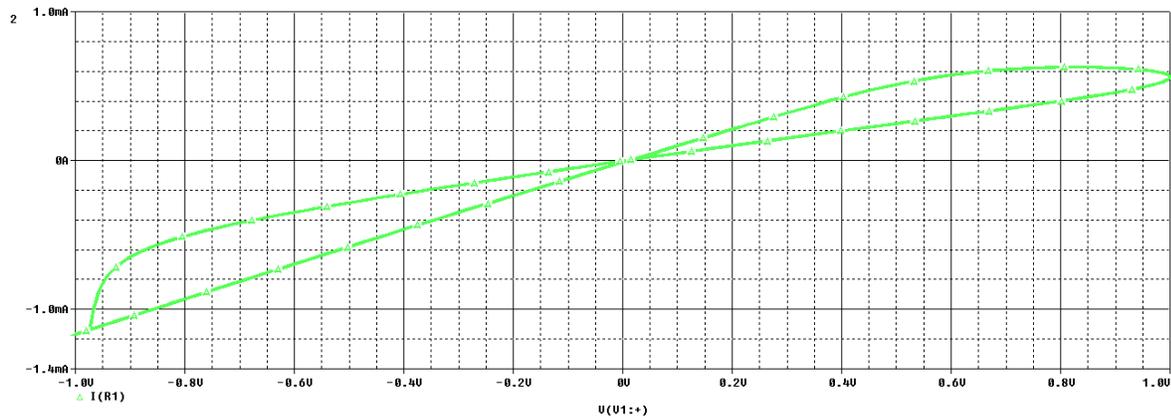


Figura 4.25 Lazo de histéresis del circuito simulado.

#### 4.2.2.2 Resultado experimental

Para el desarrollo experimental se armó el circuito de la Figura 4.22 empleando los dispositivos que se listan en la Tabla 4.5, los valores de resistencias y capacitancias que se usaron se proporcionan en la Tabla 4.6.

Tabla 4.5 Dispositivos empleados en el emulador TEAM

Dispositivo	Cantidad
AD633	3
AD844	3
LF412	2
Resistores	11
Capacitores	1

Tabla 4.6 Valores de resistencia y capacitancia

Dispositivo	Valor
$R$	$2.55k\Omega$
$R_1, R_C$	$2k\Omega$
$R_2$	$1k\Omega$
$R_a$	$10k\Omega$
$C$	$82pF$

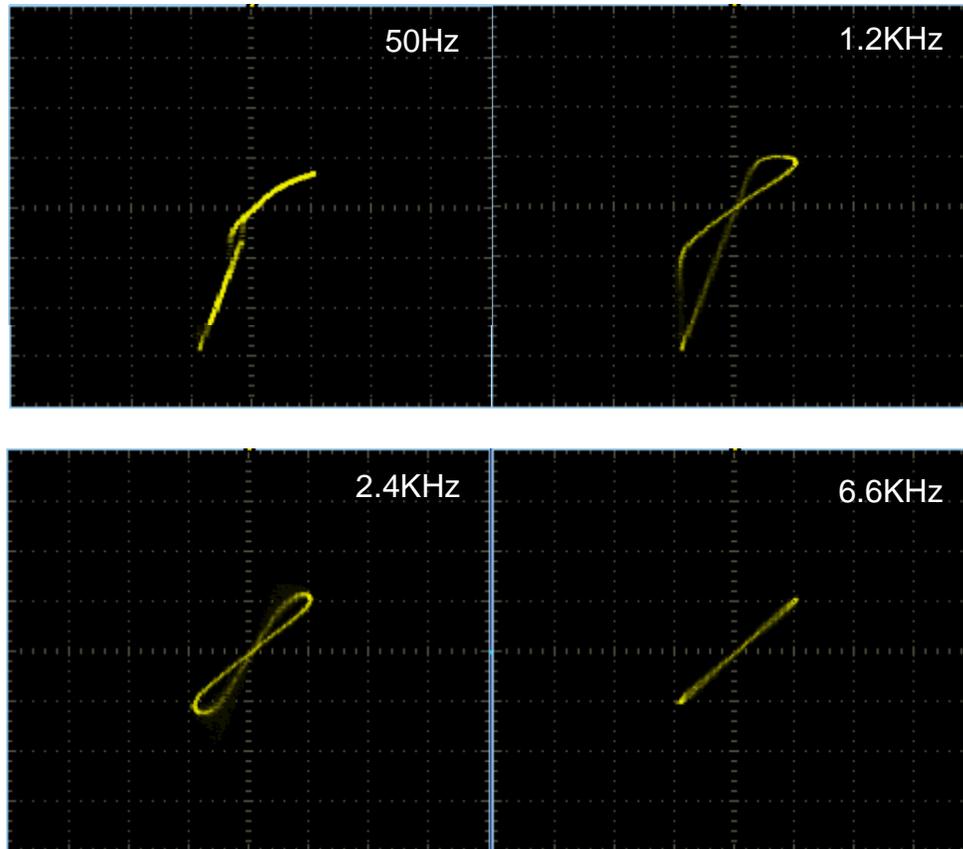


Figura 4.26 Lazo de histéresis del emulador TEAM

Al igual que en los emuladores anteriores, el comportamiento memristivo de este circuito fue observado por medio del lazo de histéresis que éste presenta. En la Figura 4.26 se muestran algunos oscilogramas del barrido de frecuencia al cual fue sometido para verificar sus características. Como se aprecia, el lazo de histéresis de este circuito presenta la máxima apertura en la frecuencia de  $1.2\text{KHz}$ , en donde se midió una amplitud de corriente máxima de  $1.2\text{mA}$  y unas resistencias de estado de apagado  $R_{off}$  de  $2.5\text{k}\Omega$  y de estado de encendido  $R_{on}$  de  $833\Omega$ .

#### 4.2.2.3 Observaciones

Éste es el emulador con comportamiento memristivo en el intervalo de frecuencia más amplio, aunque su intervalo de resistencia es reducido, pues la relación de resistencia  $\frac{R_{off}}{R_{on}}$  es aproximadamente de 3. Para mejorar esta característica se puede hacer que el capacitor cargue a niveles de voltaje de mayor amplitud, lo que

se logra bajando el valor de la capacitancia o aplicándole una corriente de mayor amplitud, para esto último basta con reducir el valor de la resistencia de  $R_2$ .

En la Figura 4.24 se observa que la señal cubica presenta una distorsión pues las regiones horizontales, que representan el caso cuando la derivada de la variable de estado es cero, no tienen la misma anchura y, como consecuencia, los umbrales entre la transición de positivo a negativo son distintos a los de la transición de negativo a positivo. Esto ocurre porque la señal cúbica se construyó con una señal de voltaje que depende de la corriente a través de  $R$ . Una forma en que esto puede corregirse es conectar las entradas de los multiplicadores que generan esta función directamente a la señal del voltaje de entrada, de manera similar a como se hace en [73].

A diferencia de los emuladores anteriores, en éste no fue posible identificar una característica de memoria, lo que se debe principalmente al empleo de una capacitancia muy pequeña, pues ésta es de tan solo  $82pF$ .

#### 4.2.3 Emuladores usando MOSFETs como resistencias variables

Un transistor MOS puede ser visto como un resistor si éste es polarizado para que opere en la región del triodo. En la Figura 4.27 se muestran las curvas características de salida del MOSFET de canal N ALD1106, proporcionadas por el fabricante [74], en la cual se indican la región del triodo y de saturación, así como el voltaje drenador-fuente de saturación ( $V_{DS,sat}$ ).

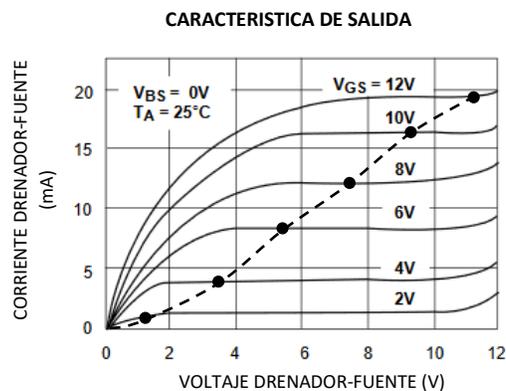


Figura 4.27 Curvas características de salida del transistor canal N ALD1106 y su voltaje de saturación.

De la figura anterior se observa que la resistencia del transistor en la región del triodo puede ser controlada por medio del voltaje de la compuerta. Teniendo esto presente y con base en el emulador que se presenta en [75], se realizó el emulador que se muestra en la Figura 4.28, donde se emplea un transistor MOSFET como elemento de resistencia variable, la cual es controlada por el voltaje de carga de un capacitor a través de su compuerta.

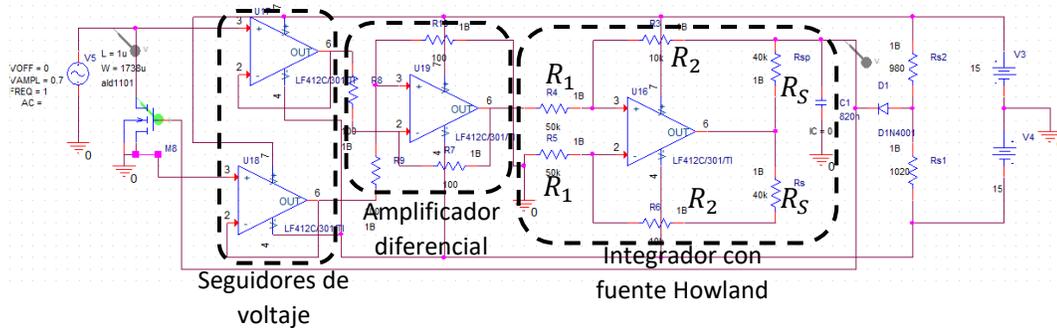


Figura 4.28 Emulador con MOSFET y fuente Howland.

Este circuito está compuesto por un MOSFET canal N, dos seguidores de voltaje, que aíslan la corriente en el transistor de la que consumen los circuitos internos, un amplificador diferencial, que hace la diferencia entre los voltajes en las terminales de emulador para que pueda operar de manera flotada, y un integrador, formado por una fuente de corriente Howland y un capacitor; la fuente Howland convierte el voltaje en las terminales del emulador en una señal de corriente, de la cual se obtiene la integral de la señal de entrada al aplicársela al capacitor.

La expresión de la resistencia del emulador está dada por la ecuación de la resistencia del canal en la región de triodo:

$$R_{ch} = \frac{1}{KP_n \frac{W}{L} (V_{GS} - V_{THN} - V_{DS})} \quad (4.18)$$

Donde  $W$  y  $L$  son el ancho y largo del canal del transistor, respectivamente,  $V_{GS}$  es el voltaje compuerta - fuente,  $V_{THN}$  el voltaje umbral del transistor,  $V_{DS}$  es el voltaje de drenador - fuente y  $KP_n$  es el parámetro de transconductancia el cual se define como

$$KP_n = \mu_n \frac{\epsilon_{ox}}{t_{ox}} \quad (4.19)$$

Donde  $\mu_n$  es la movilidad promedio de los electrones a través del canal del transistor,  $\varepsilon_{ox}$  es la permitividad del óxido y  $t_{ox}$  es el grosor del óxido de compuerta. Estos parámetros son proporcionados por el fabricante en el modelo de PSPICE del dispositivo.

De la ecuación (4.18) se aprecia que el voltaje de compuerta tiene mayor repercusión en la resistencia del transistor, pues el voltaje de drenador - fuente es a lo mucho igual al voltaje umbral, por lo que su efecto es despreciable. También entre más grande sea la relación entre  $W$  y  $L$ , será posible tener valores de resistencia más pequeños.

La ecuación de estado del emulador está dada por la corriente del capacitor

$$i_c = C \frac{dV_C}{dt} \quad (4.20)$$

Despejando el voltaje del capacitor

$$V_C = \frac{1}{C} \int i_c dt \quad (4.21)$$

Donde  $i_c$  es la corriente de carga que la fuente Howland proporciona al capacitor, la cual está definida como

$$i_{Load} = \frac{V_{in}}{R_s} \left( \frac{R_2 + R_s}{R_1} \right) \quad (4.22)$$

Sustituyendo en la ecuación (4.21) se tiene que el voltaje en el capacitor es

$$V_C = \frac{1}{R_s C} \left( \frac{R_2 + R_s}{R_1} \right) \int V_{in} dt \quad (4.23)$$

Recordando la definición de flujo magnético en términos del voltaje

$$\varphi = \int v dt \quad (4.24)$$

Entonces, la expresión del voltaje del capacitor queda como una función del flujo

$$V_C = \frac{\varphi}{R_s C} \left( \frac{R_2 + R_s}{R_1} \right) \quad (4.25)$$

### 4.2.3.1 Simulación

La simulación de este circuito se realizó empleando una señal de voltaje con una amplitud de  $0.7V$  y una frecuencia de  $1Hz$ .

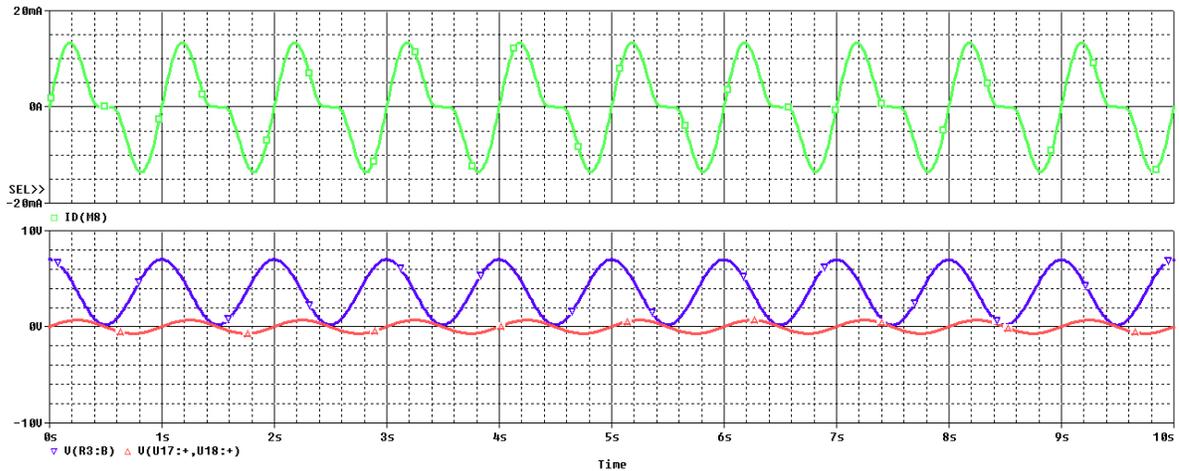


Figura 4.29 Señales obtenidas de la simulación del circuito mostrado en la Figura 4.28

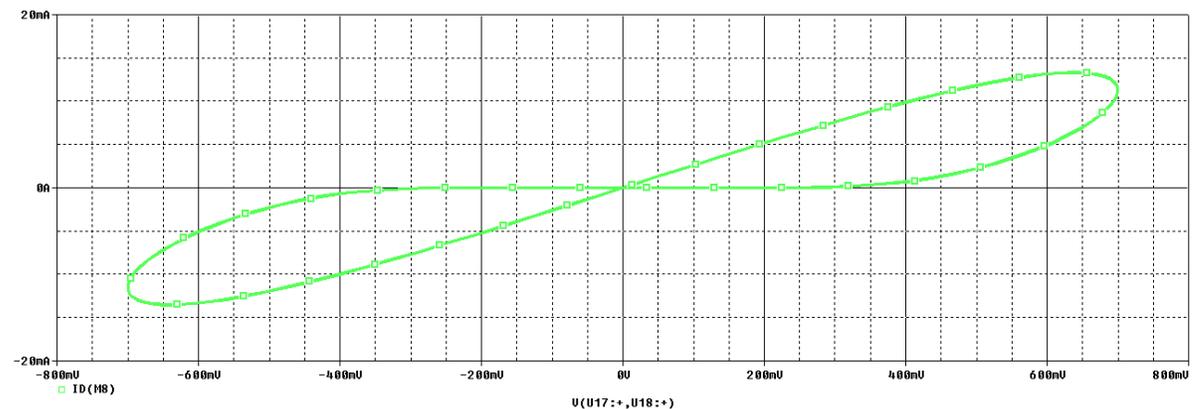


Figura 4.30 Lazo de histéresis obtenido de la simulación del este emulador.

En la Figura 4.29, se presentan las señales obtenidas de la simulación del emulador, la gráfica superior corresponde a la señal de corriente en el transistor, mientras que en la gráfica inferior se muestran la señal de excitación (rojo) y el voltaje en el capacitor (azul); entre más grande sea este último, se alcanzarán menores valores de resistencia, En simulación se midió una resistencia  $R_{on}$  de  $400\Omega$ , la resistencia  $R_{off}$  no fue posible medirla pues el transistor está en corte y la corriente es 0. Las estimaciones de la resistencia de salida del MOSFET en corte son mayores a 2 mega Ohms. En la Figura 4.30 se muestra el lazo de histéresis obtenido en la

simulación de este emulador. Nótese cómo uno de sus tramos es completamente horizontal a causa de la alta resistencia que presenta.

#### 4.2.3.2 Resultado experimental

El lazo de histéresis obtenido de este emulador experimentalmente se muestra en la Figura 4.31, en donde se realizó un barrido en frecuencia de 1Hz a 38Hz para comprobar el colapso del lazo. Para este emulador se midió una resistencia  $R_{on}$  de  $525\Omega$  y al igual que en la simulación no fue posible medir la  $R_{off}$  por el alto valor que ésta presenta, siendo este el emulador con mayor relación de resistencia que se construyó.

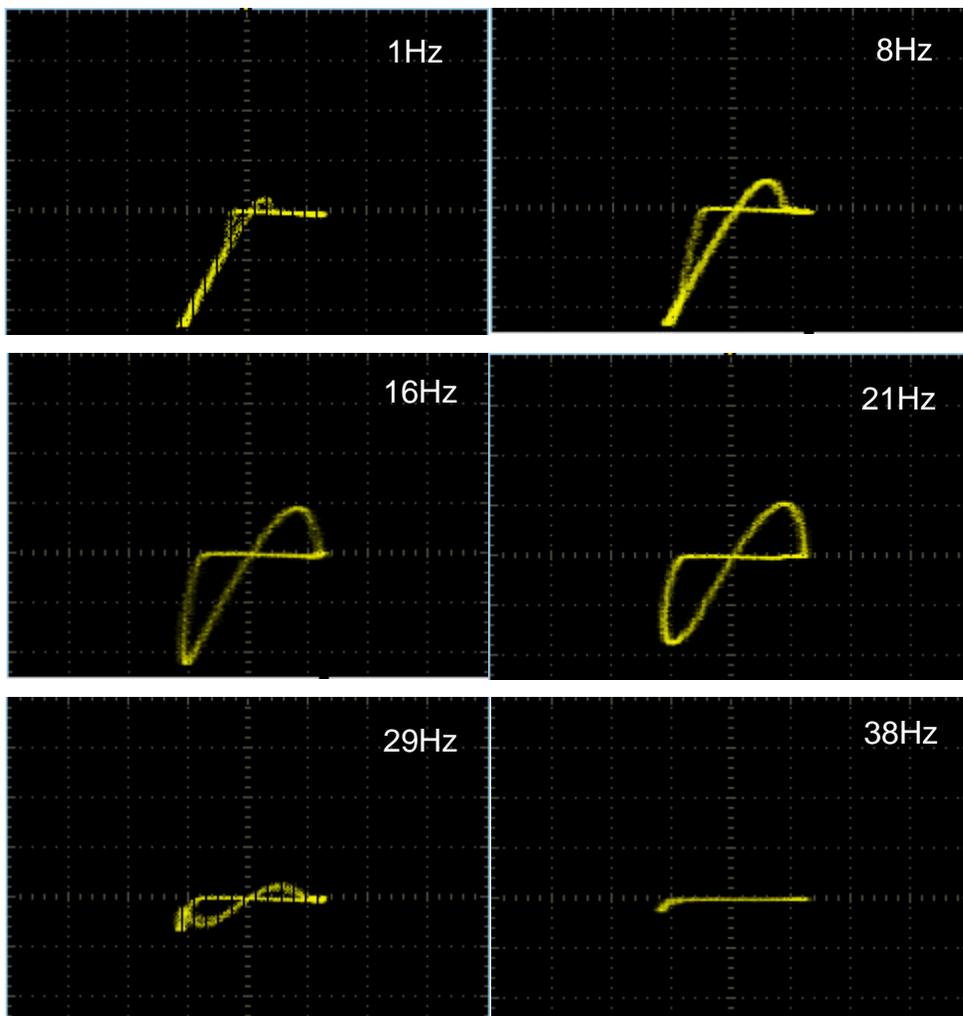


Figura 4.31 Barrido de frecuencia en el lazo de histéresis del emulador MOSFET-Howland.

Los dispositivos empleados en la construcción de este emulador, así como los valores de resistencia y capacitancia se proporcionan en la Tabla 4.7 y la Tabla 4.8 respectivamente.

Tabla 4.7 Dispositivos empleados en el emulador

Dispositivo	Cantidad
ALD1107	1
LF412	2
Capacitores	1
Resistores	10

Tabla 4.8 Valores de resistencia y capacitancia

Dispositivo	Valor
$R_{amdif}$	100 $\Omega$
$R_1$	33K $\Omega$
$R_2$	10k $\Omega$
$R_S$	22k $\Omega$
$C$	82nF

Al igual que en el emulador TEAM, este emulador no presenta efecto de memoria, pues, aunque el capacitor empleado es varios órdenes de magnitud mayor al del emulador TEAM, sigue siendo pequeño, además, es posible que sea afectado por la forma de conectarlo a la fuente Howland.

#### 4.2.4 Emulador con CMOS y *current conveyor*

Similar al presentado en [37], en este emulador también se utilizó un MOSFET en la región del trío como elemento de resistencia variable. A diferencia del anterior, en este emulador la corriente que pasa a través del transistor se integra aplicándola a un capacitor por medio de un *current conveyor*; el voltaje desarrollado en el capacitor se aplica en la compuerta del transistor, funcionando como control de la resistencia y por lo tanto como la variable de estado. El diagrama del circuito descrito anteriormente se muestra en la Figura 4.32.

La ecuación de estado de este emulador también está definida por la corriente del capacitor

$$i_c = C \frac{dV_c}{dt} \quad (4.26)$$

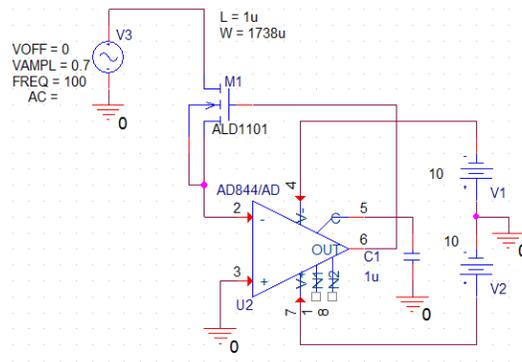


Figura 4.32 Emulador con MOSFET y current conveyer.

En este caso, la corriente que pasa a través del transistor se copia y se aplica al capacitor, por lo que

$$i_c = i_m \quad (4.27)$$

Con lo que el voltaje del capacitor es

$$V_c = \frac{1}{C} \int i_m dt \quad (4.28)$$

Y la resistencia del emulador está dada por

$$R_{ch} = \frac{1}{K P_n \frac{W}{L} (V_c - V_{THN})} \quad (4.29)$$

#### 4.2.4.1 Simulación

La simulación del circuito mostrado en la Figura 4.32 se realizó aplicándole una señal con 0.7v de amplitud y 10Hz. La señal de corriente obtenida, así como la señal del voltaje del capacitor y la misma señal de excitación, se muestran en la Figura 4.33, donde la señal verde corresponde a la corriente, la azul al voltaje del capacitor y la roja a la señal de excitación. Como tal, este circuito no puede operar de manera flotada debido a que la terminal no inversora del *current conveyer* no puede proporcionar corriente, por lo que no se cumple con la primera condición que se mencionó en secciones posteriores.

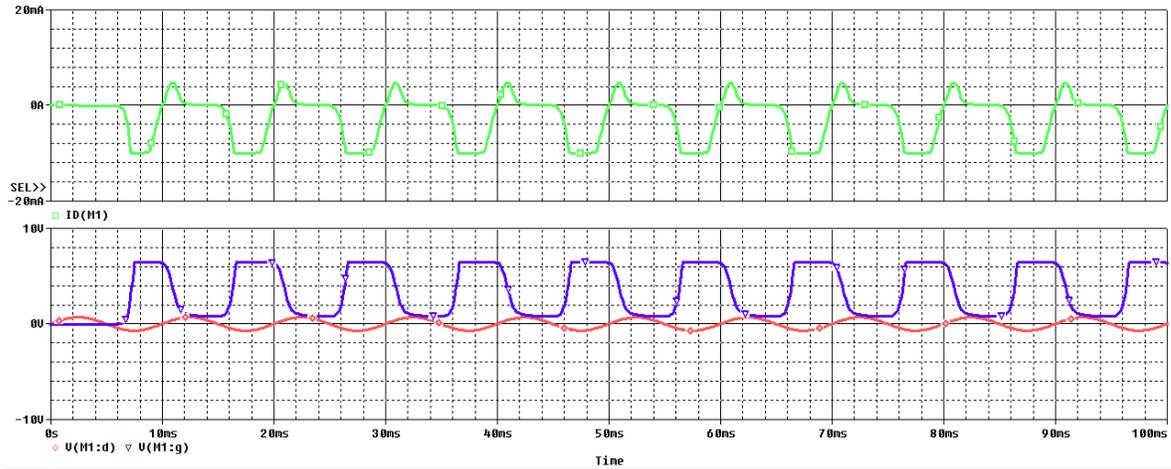


Figura 4.33 Señales del emulador con MOSFET y current Conveyor obtenidas de la simulación.

Nótese la diferencia que existe entre la señal del voltaje del capacitor de este emulador y el anterior, resultado de cambiar la forma de aplicarles la corriente.

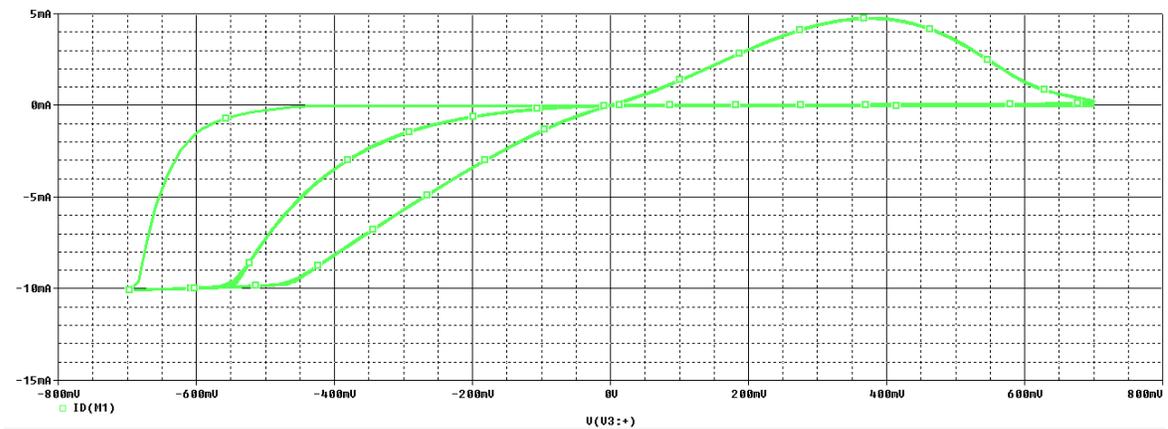


Figura 4.34 Lazo de histéresis del emulador con MOSFET y current conveyor, obtenido en la simulación.

En la Figura 4.34 se muestra el lazo de histéresis que presenta este emulador, el cual, al igual que el emulador anterior, posee una región horizontal debido a la alta resistencia que presenta el emulador, ésta corresponde a  $R_{off}$  y no es posible medirla ya que  $i = 0$ . El valor de resistencia  $R_{on}$  medido de la simulación fue de  $810 \Omega$ .

#### 4.2.4.2 Resultado experimental

Para la realización física del circuito se emplearon los dispositivos que se listan en la Tabla 4.9 mientras que el valor de la capacitancia se proporciona en la Tabla 4.10.

Dado el reducido número de elementos empleados, éste es el emulador de menor complejidad que se realizó.

Tabla 4.9 Lista de componentes del emulador MOSFET-CCII

Dispositivo	Cantidad
ALD1106	1
AD844	1
Capacitores	1

Tabla 4.10 Valor de capacitancia usada

Dispositivo	Valor
$C$	$680nF$

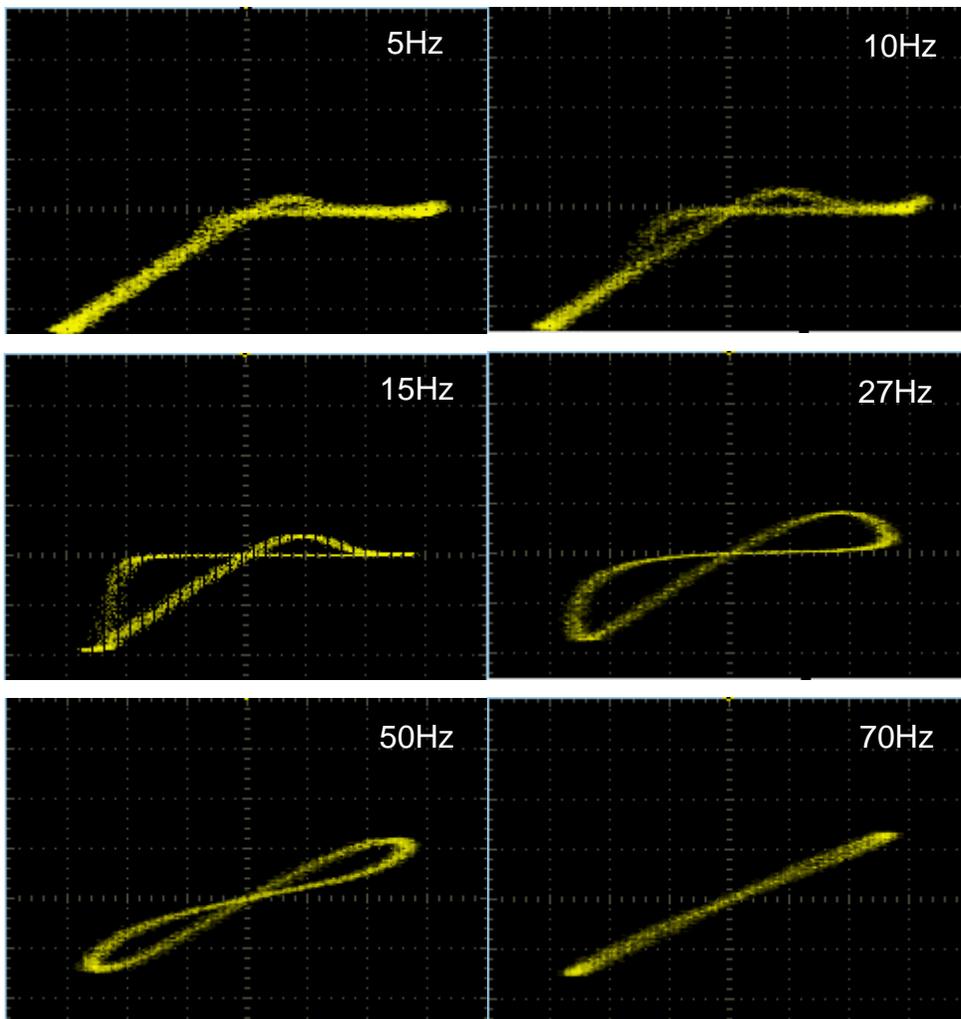


Figura 4.35 Lazo de histéresis del emulador MOSFET-CCII

EL lazo de histéresis obtenido de emulador de forma experimental se presenta en la Figura 4.35, en donde se muestra su evolución al realizar un barrido de frecuencia de 5Hz a 70 Hz, teniendo la máxima apertura en 27Hz, esto con el fin de comprobar que colapsa al incrementarse la frecuencia de la señal de excitación y satisface las características de los memristores. De la misma manera que se observó en la simulación y en el emulador anterior, el lazo de histéresis de este emulador presenta una región horizontal de alta resistencia, en donde la corriente  $i = 0$ . Debido a esto no fue posible medir  $R_{off}$  directamente, por lo que se estima es mayor a  $2 \text{ M}\Omega$ , mientras que el valor de resistencia  $R_{on}$  medido fue de  $1.2 \text{ K}\Omega$ .

Este emulador sí posee memoria; la manera de comprobarlo fue la misma que se empleó en los emuladores HP, ésta consiste en aplicar una señal de pulsos de corta duración y muy baja frecuencia y observar el voltaje en el capacitor, el cual debe mantener su valor hasta la llegada del siguiente pulso. En la Figura 4.36 se muestra el proceso descrito anteriormente.

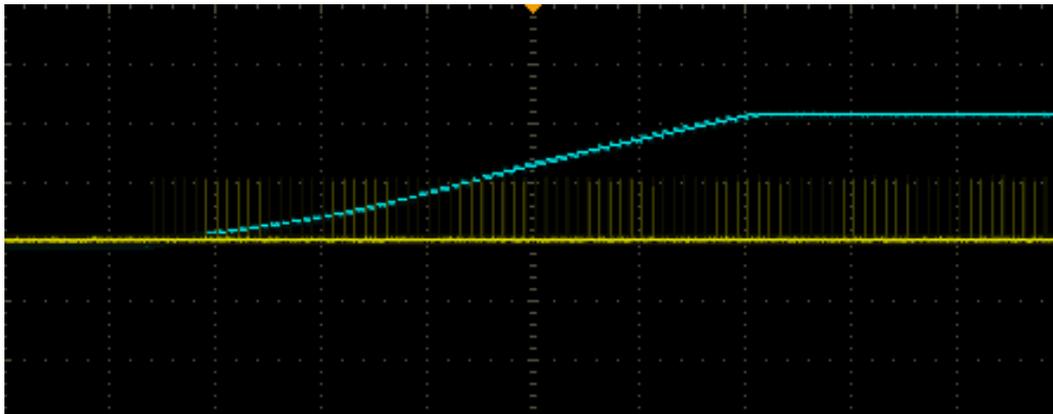


Figura 4.36 Memoria en el emulador MOSFET-CCII.

#### 4.2.4.3 Observaciones

Uno de los motivos por lo que estos últimos dos emuladores fueron más fáciles de implementar que los tres anteriores, es debido a que en estos no se trata de ajustar a un modelo ya existente, simplemente se trata de obtener un comportamiento memristivo cumpliendo con las características que los memristores poseen.

Una de las desventajas que presentan estos emuladores es que su comportamiento memristivo sólo está presente en un intervalo relativamente pequeño de frecuencia.

Una segunda desventaja es que trabajan con señales pequeñas; de 0.7V de amplitud, lo que no tiene mucha importancia si se requiere para aplicaciones con señales pequeñas. Aún así, estos emuladores cuentan con dos ventajas respecto a los tres primeros, pues poseen un amplio intervalo de resistencia, además de que no presentan el problema de ajustar niveles de offset.

## 4.3 Aplicaciones

### 4.3.1 Oscilador

Aprovechando las características memristivas de los emuladores y su capacidad de operación flotada, se implementó físicamente el oscilador propuesto en [77], donde simulan el circuito oscilador basado en un memristor usando Verilog-A. El circuito oscilador se presenta en la Figura 4.37; este oscilador consiste en un comparador que tiene sus entradas conectadas a dos divisores de voltajes distintos, los cuales son alimentados por la salida del mismo comparador.

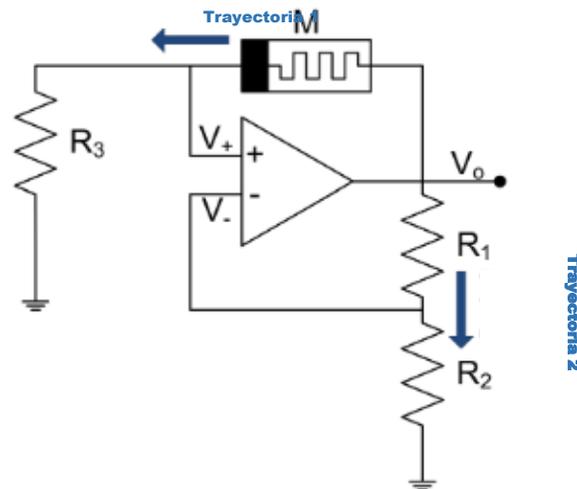


Figura 4.37 Oscilador con memristor, tomada de [77].

Como se observa en la Figura 4.37, uno de los elementos que componen un divisor de voltaje se trata de un memristor, ya que debido a su característica resistiva se producen las oscilaciones en este circuito. El funcionamiento consiste en comparar los niveles de voltajes de los divisores, el divisor conformado únicamente por resistencias presenta un nivel de voltaje fijo que funciona como referencia, mientras que el divisor con el memristor irá cambiando su voltaje conforme cambie la

resistencia del memristor, hasta que se produzca la conmutación de la salida del comparador ( $V +$  a  $V -$  o viceversa), lo que ocasionará que la resistencia del memristor varíe de forma contraria hasta que produzca de nuevo la conmutación del voltaje de salida del comparador y así sucesivamente.

Al emplear un emulador, dependiendo de su comportamiento (incremental o decremental), deberá ser la forma en que éste se conecte, pues como se mencionó en el capítulo anterior, para algunos emuladores no es posible invertir su polarización para obtener su comportamiento contrario. Para la construcción de este circuito se empleó el emulador HP decremental, este emulador al tener un comportamiento decremental, disminuye su resistencia al aplicarle un voltaje positivo y la incrementa con un voltaje negativo; con base en esto y a la amplitud de resistencia que el emulador puede alcanzar, se seleccionaron los valores de los resistores y la configuración del circuito, la cual se muestra en la Figura 4.38. Esta configuración permite que inicialmente la salida del comparador sea positiva y que el voltaje en la terminal no inversora sea mayor al de la inversora, lo que ocasiona que la resistencia del emulador disminuya hasta que sea menor que  $R_3$  y  $V_{in-} > V_{in+}$ , conmutando la salida del comparador a  $V -$  y haciendo que la resistencia del emulador aumente. La conmutación del voltaje en la salida del comparador tiene lugar cuando la resistencia del emulador vuelve a ser mayor que  $R_3$ , comenzando el ciclo de nuevo.

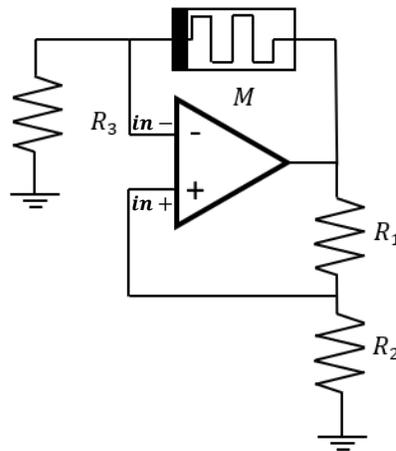


Figura 4.38 Circuito oscilador con memristor empleado para pruebas experimentales.

Como puede notarse de la explicación anterior, la resistencia del emulador queda oscilando alrededor de  $R_3$ , entonces, la frecuencia de oscilación depende del tiempo que al emulador le tome alcanzar una resistencia mayor y menor a  $R_3$ , una vez que el voltaje del comparador cambia y posiblemente también de la velocidad de respuesta del amplificador operacional. Para el caso en que la variación de la resistencia del emulador pudiese ser muy rápida, en [78] se proporciona una forma de estimar la frecuencia de oscilación para este tipo de osciladores.

En la Tabla 4.11 se proporcionan los valores de resistencia que se emplearon en el oscilador, mientras que en la Figura 4.39 se presenta la señal que el oscilador produce, la cual se trata de una onda triangular con una frecuencia de 27 KHz.

Tabla 4.11 Valores de resistencia empleados en el oscilador

Componente	Valor
$R_1$	10K $\Omega$
$R_2$	10K $\Omega$
$R_3$	12.8K $\Omega$
Memristor	Emulador HP decremental

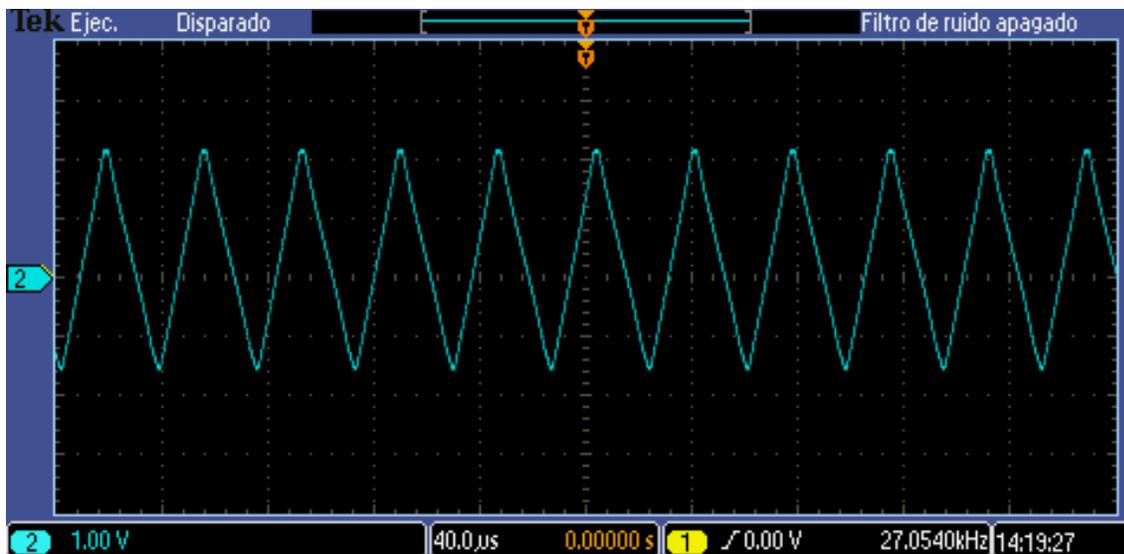


Figura 4.39 Señal producida por el oscilador

### 4.3.2 Oscilador caótico

El circuito oscilador caótico desarrollado se basa en el circuito de Chua, el cual se describió en el capítulo anterior y cuyo diagrama se muestra en la Figura 4.40.

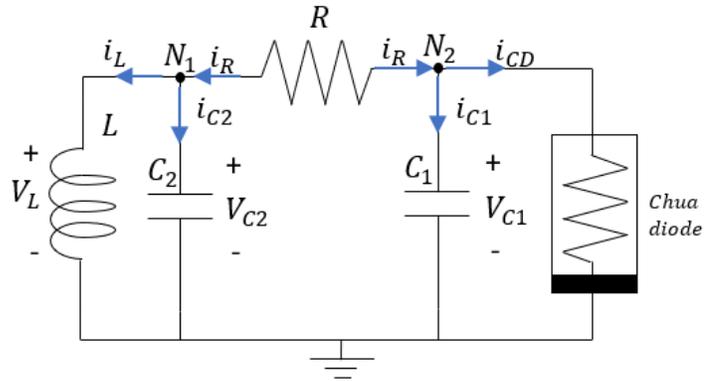


Figura 4.40 Circuito de Chua

En el capítulo anterior se mencionó que el uso del memristor en la síntesis de circuitos caóticos, consiste en proporcionar la no linealidad necesaria para la construcción del resistor no lineal; la forma de realizar esto es conectando el memristor en paralelo con un convertidor de ganancia negativa [79], como se muestra en la Figura 4.41, en donde la impedancia del convertidor de impedancia negativa está dada por:

$$Z_{in} = -Z \frac{R_{cn1}}{R_{cn2}} \quad (4.30)$$

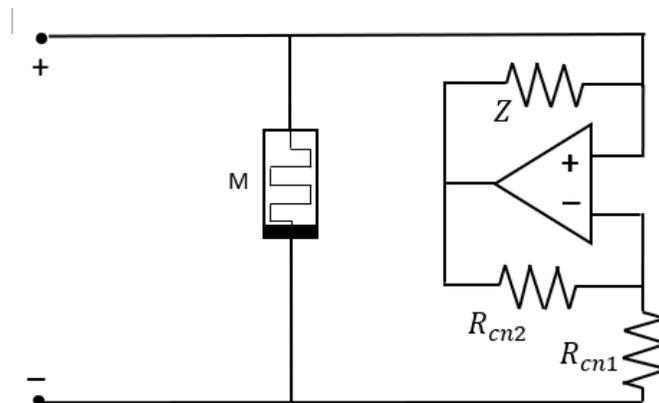


Figura 4.41 Implementación típica de un resistor no lineal basado en un memristor.

De acuerdo con la ecuación (4.30) y haciendo uso del emulador de memristor HP decremental presentado este capítulo, aprovechando su capacidad de operación flotada, se modificó el circuito de la Figura 4.41 para implementar la resistencia negativa a como se muestra en la Figura 4.42.

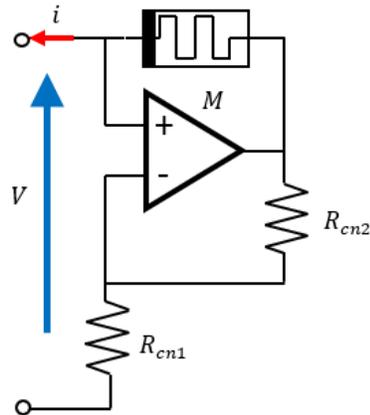


Figura 4.42 Implementación del resistor no lineal con memristor.

Si  $R_{cn1}$  y  $R_{cn2}$  son del mismo valor, entonces la expresión del amplificador de impedancia negativa queda como:

$$Z_{in} = -M \quad (4.31)$$

De esta manera, la impedancia del memristor se invierte directamente como se muestra en la Figura 4.43, donde también se muestra la recta de carga. Recuérdese del capítulo anterior, que ésta es determinada por el valor de  $R$  y es la que establece los puntos de equilibrio al intersectar con la curva del resistor no lineal.

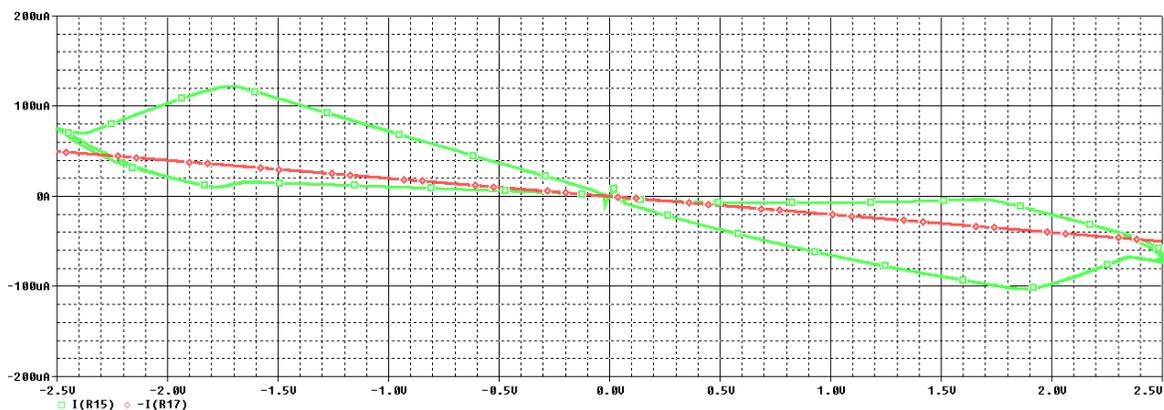


Figura 4.43 Simulación de la respuesta del convertidor de impedancia negativa y recta de carga.

Para asegurar que el circuito se comporte de manera caótica, los valores de los componentes del circuito mostrado en la Figura 4.40 deben de elegirse de tal manera que los puntos de equilibrio sean inestables, lo que se determina a través del polinomio característico del circuito [80]. Para obtener el polinomio característico del circuito, primero se definen sus variables de estado, que son aquellas en las que se almacena energía, es decir los voltajes de los capacitores  $v_{C1}$  y  $v_{C2}$  y la corriente del inductor  $i_L$ . Por el uso del memristor en la resistencia no lineal se tiene una cuarta variable de estado, que en este caso es el voltaje del capacitor interno del emulador  $v_C$ . Debido a que la corriente de un capacitor y el voltaje en un inductor son la derivada de su voltaje y su corriente, respectivamente, tal como se indica en (4.32), éstas son las ecuaciones de estado del sistema y por lo tanto deben de encontrarse sus expresiones.

$$i_c = C \frac{dv_c}{dt}; v_L = L \frac{di_L}{dt} \quad (4.32)$$

Por medio de las leyes de corrientes de Kirchhoff, se tiene que en el nodo  $N_1$  del circuito de la Figura 4.40

$$i_{C2} - i_R + i_L = 0 \quad \therefore \quad i_{C2} = i_R - i_L \quad (4.33)$$

Donde  $i_{C2}$  es la corriente en el capacitor  $C_2$ ,  $i_R$  es la corriente en el resistor  $R$  e  $i_L$  es la corriente en el inductor.

Mientras que en el nodo  $N_2$

$$i_{C1} - i_R + i_M = 0 \quad \therefore \quad i_{C1} = i_R - i_M \quad (4.34)$$

Donde  $i_{C1}$  es la corriente en el capacitor  $C_1$  e  $i_M$  es la corriente en el resistor no lineal.

Recordando la expresión del memristor decremental definida en (4.7) se llega a

$$v_M = i_M R_S + i_M a R_T v_C \quad (4.35)$$

Donde  $v_M$  es el voltaje de entrada del emulador. Así:

$$i_M = i_C; \quad y \quad v_M = v_{N2} \quad (4.36)$$

Entonces

$$v_{N2} = i_C(Rs + aRtv_C) \quad (4.37)$$

Despejando  $i_C$  se tiene que:

$$i_C = \frac{v_{N2}}{(Rs + aRtv_C)} \quad (4.38)$$

Por medio de la ley de Kirchhoff de voltaje se encuentra que el voltaje en el inductor es

$$v_L - v_{C2} = 0 \quad \therefore \quad v_L = v_{C2} \quad (4.39)$$

Las variables de estado se renombran de la siguiente manera:

$$x_1 = v_{C1}; \quad x_2 = v_{C2}; \quad x_3 = i_L; \quad x_4 = v_C \quad (4.40)$$

Por lo que sus derivadas son

$$\begin{aligned} \dot{x}_1 &= \frac{1}{C1} \left( \frac{x_2 - x_1}{R} + \frac{x_1}{Rs + aRtx_4} \right) \\ \dot{x}_2 &= \frac{1}{C2} \left( \frac{x_1 - x_2}{R} - x_3 \right) \\ \dot{x}_3 &= \frac{x_2}{L} \\ \dot{x}_4 &= \frac{x_1}{C(Rs + aRtx_4)} \end{aligned} \quad (4.41)$$

El polinomio característico del circuito está dado por:

$$Pc = \det (\lambda I - Jb(P0)) \quad (4.42)$$

Donde  $\lambda$  es un escalar,  $I$  es una matriz identidad y  $Jb$  es el jacobiano del sistema de ecuaciones de (4.41), es cual es

$$Jb = \begin{bmatrix} \frac{1}{C_1} \left( \frac{1}{R_s + aR_t x_4} - \frac{1}{R} \right) & \frac{1}{RC_1} & 0 & \frac{aR_t x_1}{C_1(R_s + aR_t x_4)^2} \\ \frac{1}{RC_2} & -\frac{1}{RC_1} & -\frac{1}{C_2} & 0 \\ 0 & \frac{1}{L} & 0 & 0 \\ \frac{1}{C_1(R_s + aR_t x_4)} & 0 & 0 & \frac{aR_t x_1}{C(R_s + aR_t x_4)^2} \end{bmatrix} \quad (4.43)$$

Un punto de equilibrio está en el origen en donde las variables de estado valen cero excepto aquella con la condición inicial

$$P0 = [0 \quad 0 \quad 0 \quad X_4] \quad (4.44)$$

Aplicando esta condición al jacobiano se obtiene:

$$Jb(P0) = \begin{bmatrix} \frac{1}{C_1} \left( \frac{1}{R_s + aR_t X_4} - \frac{1}{R} \right) & \frac{1}{RC_1} & 0 & 0 \\ \frac{1}{RC_2} & -\frac{1}{RC_1} & -\frac{1}{C_2} & 0 \\ 0 & \frac{1}{L} & 0 & 0 \\ \frac{1}{C_1(R_s + aR_t X_4)} & 0 & 0 & 0 \end{bmatrix} \quad (4.45)$$

Resolviendo la ecuación (4.42) e igualando a cero

$$\lambda \left( \lambda^3 + \left( \frac{1}{RC_1} + \frac{1}{RC_2} - \frac{1}{R_s - av_c R_t} \right) \lambda^2 + \left( \frac{1}{LC_2} - \frac{1}{RC_1 C_2 (R_s - av_c R_t)} \right) \lambda + \left( \frac{R + av_c R_t - R_s}{R(R_s - av_c R_t)} \right) \right) = 0 \quad (4.46)$$

De acuerdo con el criterio de Routh-Hurwitz, los puntos de equilibrio son inestables cuando la parte real de las raíces del polinomio característico son mayores a cero [80]. Proponiendo los valores de  $C1 = 10nF$  y  $C2 = 100nF$  y haciendo barridos de valores de resistencia e inductancia mediante un programa realizado en Matlab, se encontró que para valores de  $L = 42.28mH$  y  $R = 2.098k$ , si  $v_c < 3.57V$ , se tiene una raíz negativa y dos complejas conjugadas con parte real positiva; si  $3.57V <$

$v_c < 4.11V$ , se tiene una raíz real positiva y dos complejas conjugadas. También se encontró que existen en el polinomio de (4.46) puntos estables, pero estos se alcanzan en niveles de voltaje que están fuera de alcance debido a los voltajes de alimentación que se emplearon.

Para poder emplear valores de inductancias no comerciales, se hizo uso de un circuito inversor de impedancia o girador [79], el cual convierte un tipo de impedancia a otro. El circuito empleado para sustituir el inductor, se muestra en la Figura 4.44, la inductancia equivalente  $L_{eq}$  proporcionada por este circuito está dada por la ecuación (4.47).

$$L_{eq} = \frac{R_1 R_3 R_4 C_a}{R_2} \quad (4.47)$$

Al ser  $R_4$  una resistencia variable, se obtiene una inductancia variable.

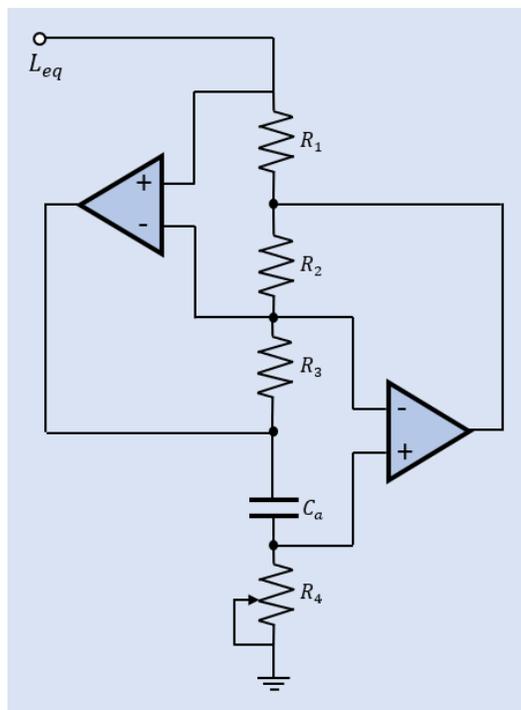


Figura 4.44 Girador usado para sustituir el inductor

En la Figura 4.45, se muestran los planos de fase de las trayectorias (oscilaciones) descritas por variables de estado del circuito caótico, alrededor de los puntos atractores. Estos fueron obtenidos mediante una simulación numérica de las ecuaciones de estado de (4.41) en Matlab.

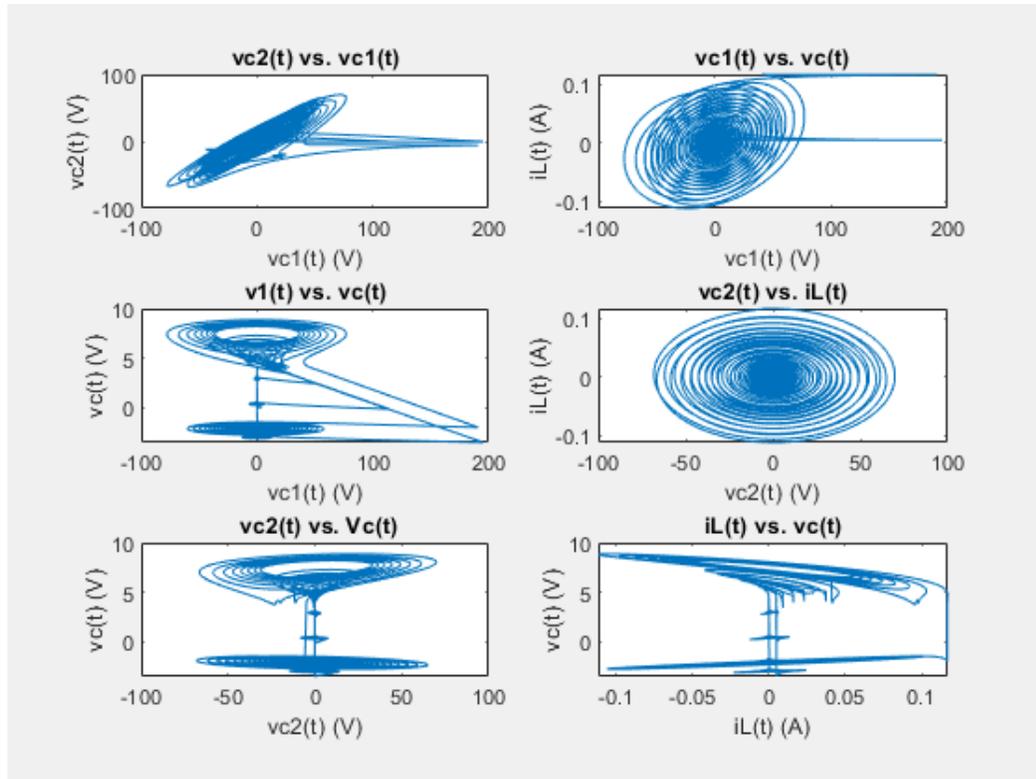


Figura 4.45 Simulación numérica de las ecuación de las variables de estado de (4.41)

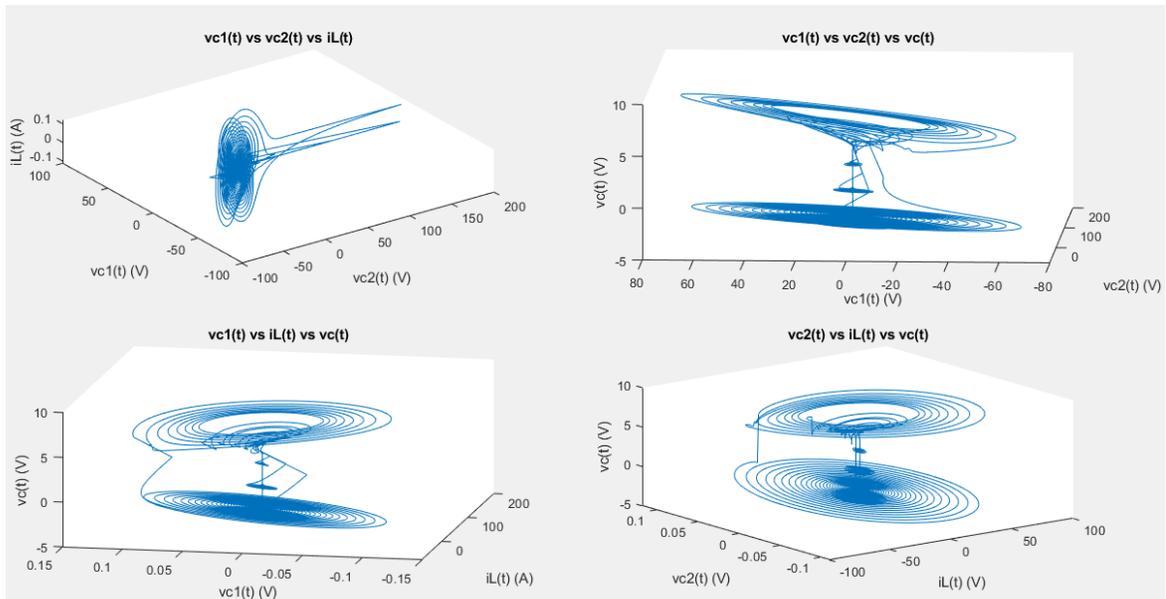


Figura 4.46 Planos de fase con tres variables de estado.

El circuito caótico, al tener cuatro variables de estado, oscila en cuatro dimensiones; siendo cada variable de estado una dimensión, por lo que los planos de fase mostrados en la Figura 4.45 son proyecciones de la oscilación en planos definidos

por dos variables de estado. En la Figura 4.46, muestra los planos de fase de los atractores caóticos usando tres variables de estado.

En la Figura 4.47, se muestran los planos de fase de los atractores caóticos del circuito caótico implementado físicamente, los cuales fueron visualizados usando el modo XY de un osciloscopio.

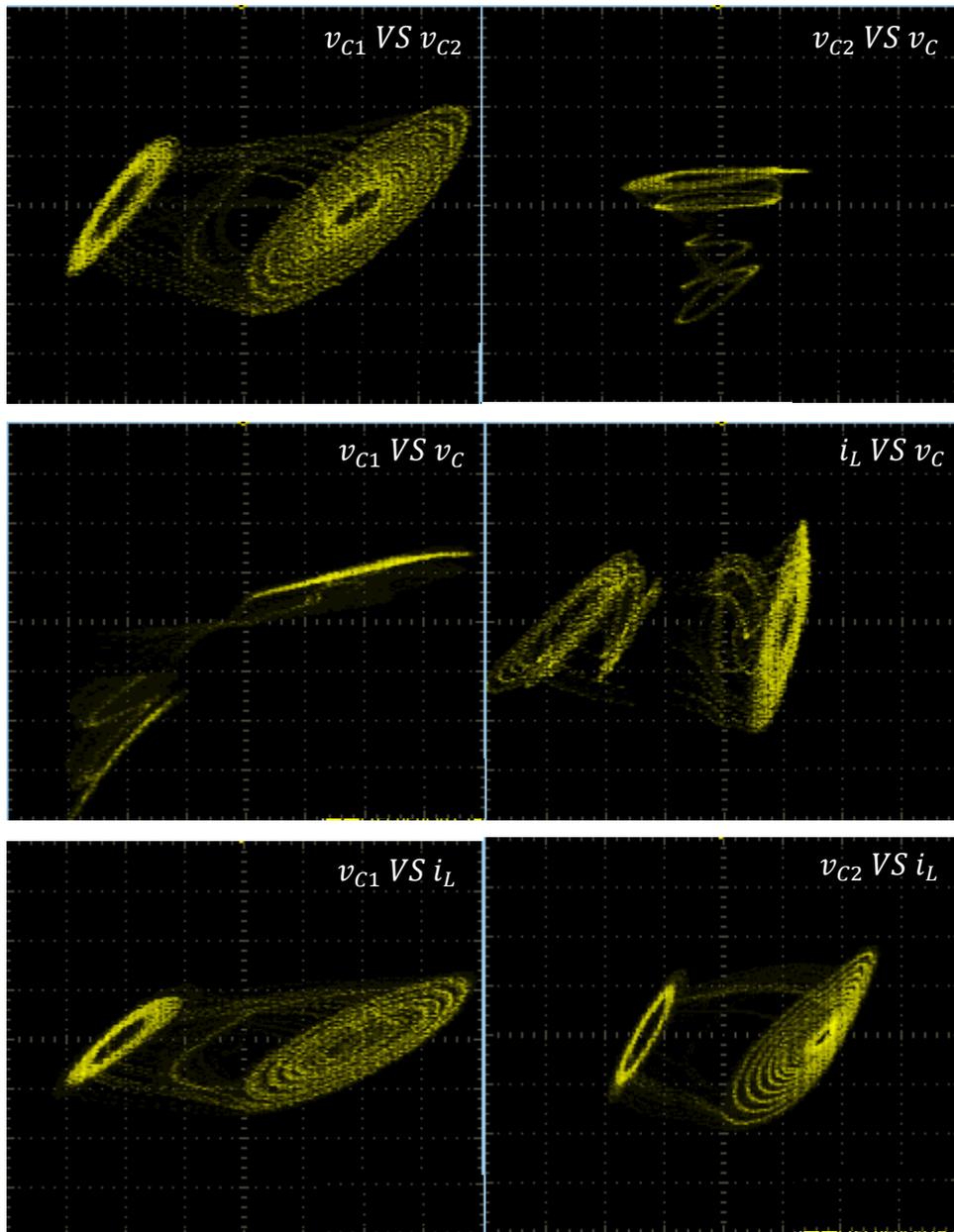


Figura 4.47 Planos de fase de los atractores caóticos del oscilador obtenidos experimentalmente.

El uso del girador como remplazo del inductor, proporciona la opción de variar el valor de la inductancia, además de que pueden obtenerse valores grandes de ésta. Haciendo uso de esto, se observó que al variar la inductancia entre  $198mH$  y  $254mH$  comienza a formarse un tercer lóbulo alrededor del origen en el plano de fase, definido por  $v_{C1}$  y  $v_{C2}$ , como se muestra en la Figura 4.48 a), b) y c).

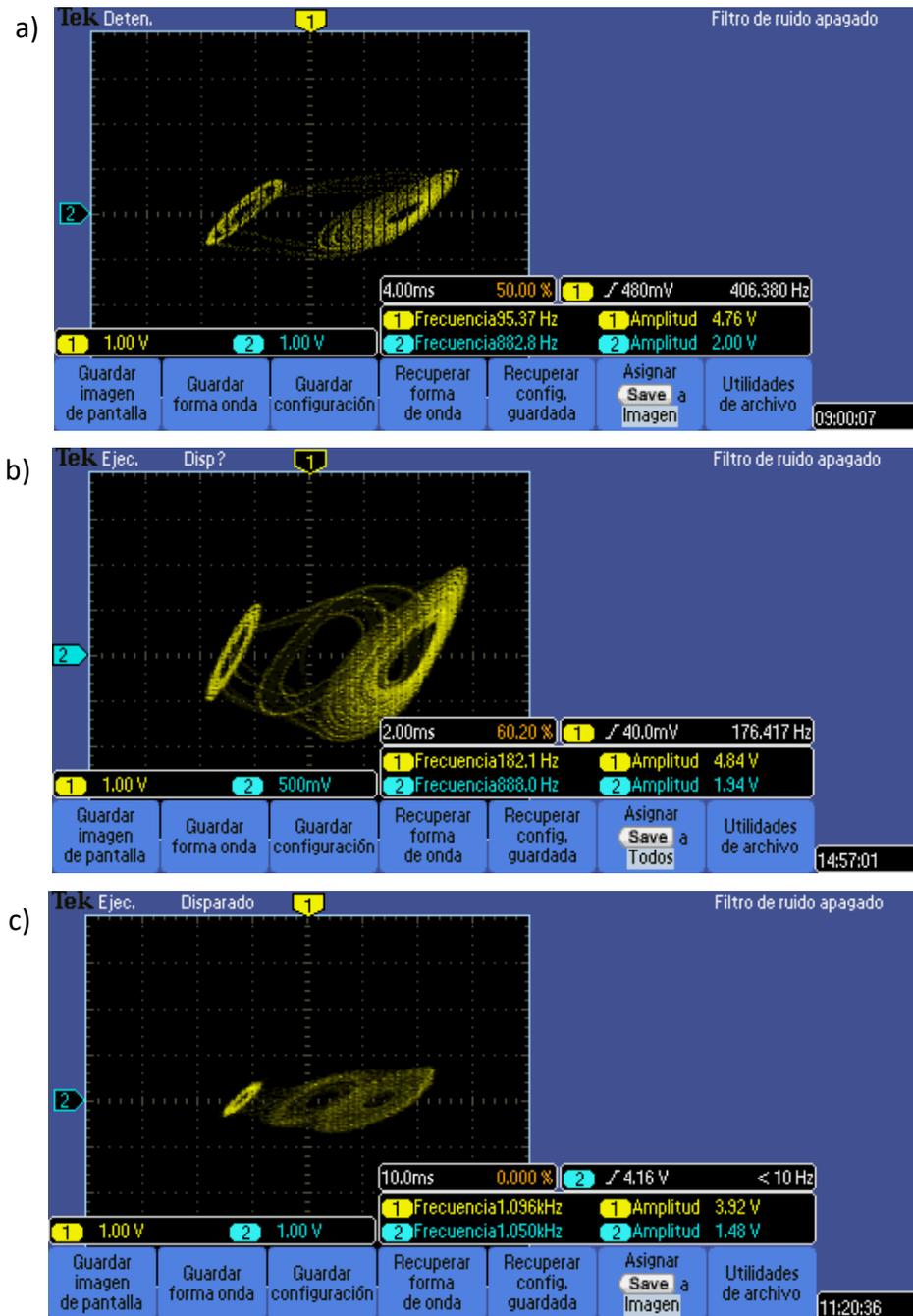


Figura 4.48 Formación de tercer lóbulo (punto atractor) en el plano de fase  $v_{C1}$ ,  $v_{C2}$ , al variar la inductancia.

En la Tabla 4.12 y Tabla 4.13 se proporcionan los valores de resistencia y capacitancia usados en el oscilador caótico y en el girador, respectivamente.

Tabla 4.12 Componentes del oscilador caótico

Dispositivo	Valor
$R(\text{pot})$	10 K $\Omega$
$C_1$	10nF
$C_2$	100nF
OpAmp	LF412
$R_{cn1}, R_{cn2}$	33K $\Omega$

Tabla 4.13 Componentes usados en el girador.

Dispositivo	Valor
$R_1$	220 $\Omega$
$R_2$	100 $\Omega$
$R_3$	1K $\Omega$
$R_4(\text{pot})$	2.2K $\Omega$
$C_a$	100nF
OpAmp	LF412

#### 4.4 Discusión

La relación de resistencia  $\frac{R_{off}}{R_{on}}$  que se obtiene en los emuladores que usan la técnica de diferencia de potencial no está sujeta a la resistencia de un elemento variable, sino que depende de la diferencia de potencial que pueda alcanzarse, como ya se explicó en el capítulo 4. Sin embargo, emplear esta técnica resulta en circuitos más complicados que los obtenidos usando elementos de resistencia variable, además de presentar niveles de offset que afectan la característica corriente-voltaje emulada. Aunque en este trabajo se mostró el efecto de memoria del emulador con el voltaje que queda almacenado en un capacitor, estrictamente, en este tipo de emuladores no se tiene memoria, pues, como ya se ha mencionado, la resistencia (memristancia) emulada depende de la diferencia de potencial entre la señal de entrada y el voltaje realimentado, por lo que, si se deja de aplicar la señal de entrada, aunque el capacitor pudiese mantener su voltaje indefinidamente, se tendría una memristancia distinta a la que se tenía cuando la señal de entrada estaba presente.

Los emuladores desarrollados presentan el comportamiento corriente-voltaje característicos de los memristores, el cual se observa en la formación del lazo de histéresis pinchado al aplicarle señales periódicas. En cuanto a la característica de memoria, ésta se ve limitada por el método de implementación, pues los capacitores presentan fuga de carga y, por lo tanto, pérdida de memoria. Dependiendo de la aplicación que se desee desarrollar usando los emuladores, esto puede representar un gran problema o no, por ejemplo: si una aplicación opera en frecuencias lo suficientemente altas, de tal manera que los capacitores

mantienen la carga, o si solo requiere almacenamiento temporal, tal es el caso de las redes neuronales dinámicas que cambian todo el tiempo, como lo son las redes neuronales caóticas [81], además la pérdida de memoria también es un fenómeno presente de la sinapsis real y es plausible si se puede mantener la memoria lo suficiente [81].

#### **4.5 Conclusiones**

El comportamiento memristivo es un fenómeno natural que, conforme se ha investigado, se ha encontrado que está presente en muchos sistemas naturales y artificiales, y que por lo tanto ha existido desde mucho tiempo antes de que el Dr. Leon O. Chua lo identificara como el cuarto elemento fundamental de circuito faltante; que relaciona el flujo magnético y la carga eléctrica.

Una de las razones principales por las que surgió el interés de estudiar y fabricar memristores es por las características que este fenómeno presenta, siendo de utilidad para la obtención de memorias de alta densidad, además de sus aplicaciones en sinapsis en circuitos neuromemristivo, por lo que su estudio y desarrollo ha tenido especial interés en la electrónica de estado sólido y ciencia de materiales.

Con tal de entender cómo es que manifiestan sus propiedades, se han desarrollado distintos modelos matemáticos y explicaciones físicas para explicar el origen de su comportamiento. Prácticamente cada dispositivo memristivo de estado sólido que se fabrica puede tener su propio modelo, por ello la importancia de contar con un modelo que sea capaz de ajustarse a datos experimentales, como lo son los modelos TEAM y VTEAM.

La emulación del comportamiento memristivo puede lograrse por distintas técnicas, como fue mencionado en los capítulos 3 y 4, cada método presenta sus ventajas y sus desventajas. En el desarrollo de los emuladores se emplearon dos métodos: generar una corriente que presentaría un memristor por medio de una diferencia de potencial y utilizar transistores MOS como elementos de resistencia variable.

Existen diversas formas con las cuales se puede realizar la emulación del comportamiento memristivo, cada una de ellas tiene ventajas y desventajas a la

hora de realizar la implementación física del circuito, por lo que la implementación de los emuladores requiere identificar los compromisos entre las características de voltaje de entrada, respuesta en frecuencia (ancho de banda memristivo) y amplitud de resistencia que se pueden emular. Así los emuladores desarrollados usando MOSFETs polarizados en la región del triodo como elemento de resistencia variable, presentan un amplio intervalo de resistencia. Sin embargo, se encuentran limitados en la amplitud de la señal de entrada admisibles y su angosto ancho de banda, mientras que los emuladores por diferencia de potencial, como lo son los de HP y TEAM, pueden trabajar a frecuencias más altas, pero con intervalos de resistencia reducidos, por lo que estas características deben de tenerse en cuenta dependiendo de la aplicación o uso que quiera darse o emplearse al emulador.

El comportamiento memristivo conseguido con los emuladores resulta bastante bueno para el desarrollo de aplicaciones, como fue demostrado con la implementación del oscilador de onda triangular y el oscilador caótico, aunque, por la poca memoria que presenta no es viable su uso para aplicaciones de memoria.

#### 4.6 Trabajo futuro

El trabajo futuro que puede derivarse de este trabajo consiste en dos acciones:

- Mejorar el funcionamiento de los emuladores
- Desarrollar distintas aplicaciones empleando los emuladores

Entre las mejoras que pueden realizarse a los emuladores de los modelos HP y TEAM es aumentar su relación de resistencia. Debido a que estos emuladores funcionan por la diferencia de potencial que se genera en un resistor, esto se logra aproximando el valor del voltaje de retroalimentación al valor del voltaje de la señal de entrada para obtener un valor alto de resistencia  $R_{off}$ , y haciendo que la diferencia de voltaje entre la señal de realimentación y la de entrada sea máxima para obtener la resistencia mínima  $R_{on}$ . Para el caso de los emuladores HP, podrían cambiarse los espejos de corriente por *current conveyors*, quedando de manera similar al emulador TEAM. De esta manera dejan de verse afectados por la saturación de los transistores que los componen. También podría probarse

integrarles una especie de etapa de aislado y escalado entre la señal de corriente que entra y el voltaje de realimentación y la parte de los circuitos que realizan las operaciones entre estas señales, con lo cual podría evitarse que las señales se tornaran ruidosas cuando los niveles de voltaje de la señal de realimentación se aproximan a los de la señal de entrada. Esto último podría no ser muy viable pues aumentan la complejidad de los circuitos.

Para el emulador TEAM podría usarse otro tipo de función de forma, así como conectar el circuito de la función de forma directamente a la señal de entrada. También podría amplificarse la señal resultante de la función de forma antes de aplicarla al capacitor, con lo que podrían usarse capacitores de mayor capacitancia y apreciar algún efecto de memoria.

En cuanto a las aplicaciones que podrían desarrollarse, los emuladores HP y TEAM podrían emplearse en circuitos analógicos programables, de igual manera podrían realizarse las aplicaciones desarrolladas (oscilador de onda triangular y caótico) empleando los emuladores HP incremental y TEAM y, a su vez, usar estos conjuntamente para otra aplicación, como pudiesen ser generadores de números aleatorios o encriptación, incluso redes neuronales simples.

El uso de los emuladores que usan transistores MOS resulta más viable para aplicaciones de redes neuronales ya que estos emuladores son más simples y por lo tanto más fáciles de implementar, con lo que pueden tenerse más emuladores de este tipo que los basados en los modelos HP y TEAM, de tal modo que pueden realizarse redes neuronales más complejas.

Para poder emplear estos emuladores en aplicaciones de memoria podría probarse utilizar algún otro elemento de memoria analógica en lugar de los capacitores, como podrían ser dispositivos de compuerta flotante o dispositivos de acoplamiento de carga CCD [81].

## 4.7 Referencias

[67]. H. Kim, M. P. Sah, C. Yang, S. Cho and L. O. Chua, "Memristor Emulator for Memristor Circuit Applications," in *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 59, no. 10, pp. 2422-2431, Oct. 2012. DOI: [10.1109/TCSI.2012.2188957](https://doi.org/10.1109/TCSI.2012.2188957)

[68]. Yang, Changju & Choi, Hyuncheol & Park, Sedong & Sah, Maheshwar & Kim, Hyongsuk & Chua, Leon. (2015). A memristor emulator as a replacement of a real memristor. *Semiconductor Science and Technology*. 30. DOI: 10.1088/0268-1242/30/1/015007.

[69]. Analog Devices, Inc., (2015), Data Sheet AD633 Low cost Analog Multiplier, <https://www.analog.com/media/en/technical-documentation/data-sheets/AD633.pdf>

[70]. A. S. Elwakil, M. E. Fouda and A. G. Radwan, "A Simple Model of Double-Loop Hysteresis Behavior in Memristive Elements," in *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 60, no. 8, pp. 487-491, Aug. 2013. DOI: [10.1109/TCSII.2013.2268376](https://doi.org/10.1109/TCSII.2013.2268376)

[71]. A. G. Alharbi, M. E. Fouda, Z. J. Khalifa and M. H. Chowdhury, "Electrical Nonlinearity Emulation Technique for Current-Controlled Memristive Devices," in *IEEE Access*, vol. 5, pp. 5399-5409, 2017. DOI: [10.1109/ACCESS.2017.2695402](https://doi.org/10.1109/ACCESS.2017.2695402)

[72]. Kvatinsky, Shahar & Friedman, E.G. & Kolodny, Avinoam & C. Weiser, U. (2013). TEAM: ThrEshold adaptive memristor model. *Circuits and Systems I: Regular Papers*, *IEEE Transactions on*. 60. 211-221. DOI: [10.1109/TCSI.2012.2215714](https://doi.org/10.1109/TCSI.2012.2215714)

[73]. A. G. Alharbi, M. E. Fouda, Z. J. Khalifa and M. H. Chowdhury, "Simple generic memristor emulator for voltage-controlled models," *2016 IEEE 59th International Midwest Symposium on Circuits and Systems (MWSCAS)*, Abu Dhabi, 2016, pp. 1-4. DOI: [10.1109/MWSCAS.2016.7869947](https://doi.org/10.1109/MWSCAS.2016.7869947)

- [74]. Advanced Linear Devices, INC. (2012), Data Sheet ALD1106/ALD1116 quad/dual n-channel matched pair mosfet array, Rev 2.1. <https://www.aldinc.com/pdf/ALD1116.pdf>
- [75]. V. Saxena, "A Compact CMOS Memristor Emulator Circuit and its Applications," *2018 IEEE 61st International Midwest Symposium on Circuits and Systems (MWSCAS)*, Windsor, ON, Canada, 2018, pp. 190-193, DOI: [10.1109/MWSCAS.2018.8624008](https://doi.org/10.1109/MWSCAS.2018.8624008)
- [76]. A. G. Radwan, M. E. Fouda. (2015). On the Mathematical Modeling of Memristor, Memcapacitor, and Meminductor. *Studies in Systems, Decision and Control* 26 (pp.77). Switzerland. Springer International Publishing. Doi: [10.1007/978-3-319-17491-4\\_3](https://doi.org/10.1007/978-3-319-17491-4_3)
- [77]. Kyriakides, E., and Georgiou, J., (2015), A compact, low-frequency, memristor-based oscillator. *Int. J. Circ. Theor. Appl.*, 43: 1801– 1806. doi: [10.1002/cta.2030](https://doi.org/10.1002/cta.2030).
- [78]. Gutierréz Mondragón M. A., (2016), "Modelo no-lineal de memristores basados en red neuronal artificial", Tesis de maestría en Ciencias, Centro de Investigación y de Estudios Avanzados de Instituto Politécnico Nacional, Ciudad de Mexico, pp. 61-73.
- [79]. Recai Kılıç, (2010), A Practical Guide for Studying Chua's Circuits, World Scientific Series on Nonlinear Science Series A: Volume 71, pp. 6-20, Singapore, World Scientific Publishing Co. Pte. Ltd., ISBN -13 978-981-4291-13-2.
- [80]. Ho-Ching Lu H., Fitch L. A., (2013), Development of Memristor Based Circuits. World Scientific Series on Nonlinear Science Series A: Volume 82, pp. 13 – 20, Singapore, World Scientific Publishing Co. Pte. Ltd., ISBN-13: 978-9814383387
- [81]. Sánchez-Sinencio E., Lau C., (1992), Artificial Neural Network: paradigms, applications and hardware implementations, New York, United States of America, IEEE Press, ISBN 0-87942-289-0, pp. 344-364.

## Capítulo 5 Conclusiones generales

- Se realizaron en total 5 circuitos emuladores cuya complejidad depende del modelo en el cual se basa, así como la técnica usada para emular la memristancia, siendo los emuladores basados en los modelos HP (incremental y decremental) y TEAM los más complejos y los realizados con transistores MOS los más simples.
- Puede realizarse un emulador basado en la descripción fenomenológica del memristor, como lo son los emuladores que usan transistores MOS los cuales no se basan en alguno de los modelos presentados anteriormente.
- Los emuladores realizados cumplen con varias de las características con las que debe de contar un memristor real, pero fallan en la memoria no volátil pues para ello se utilizaron capacitores, los cuales pierden su carga en un lapso de tiempo corto dependiendo del valor de su capacitancia.
- Las características memristivas proporcionadas por los emuladores realizados son funcionales, como se comprueba con su uso en las aplicaciones desarrolladas
- Una de las ventajas del uso de emuladores es que pueden ajustarse sus características modificando los valores de algunos de sus componentes, como se realizó con los emuladores HP para obtener un mayor intervalo de frecuencia en el que presente comportamiento memristivo a diferencia del modelo.
- Debido a que algunos emuladores cuentan con la capacidad de operar de manera flotada, es posible usarse en el desarrollo de aplicaciones sin depender de que estos estén referidos a tierra, tal como fue el caso del oscilador y el oscilador caótico.

## Anexos

### Apéndice A. Ajuste del modelo VTEAM al emulador HP decremental.

El ajuste del modelo VTEAM a los datos obtenidos experimentalmente del emulador HP decremental se realizó por medio de un programa en MATLAB, el cual es proporcionado por el autor de este modelo: Shahar Kvatinsky. A este programa se le proporcionan los datos experimentales de voltaje, corriente y tiempo por medio de un archivo .dat, los demás parámetros se introducen manualmente.

El ajuste consiste en establecer límites superiores e inferiores para los datos de  $\alpha_{off}$ ,  $\alpha_{on}$ ,  $k_{off}$  y  $k_{on}$ , y por medio del algoritmo del recocido simulado de MATLAB se calcula la corriente para cada una de las variaciones de estos datos, la cual se compara con la señal de corriente obtenida experimentalmente, siendo el mejor ajuste los datos para los cuales se tenga el menor error raíz cuadrático medio.

En la Tabla A.1 se presentan los datos obtenidos del ajuste del modelo VTEAM a los datos experimentales del emulador HP decremental, al que se le aplicó una señal de voltaje dada por  $2.5\sin(2\pi ft)$ , donde  $f = 100\text{Hz}$ . Para los datos presentados en la Tabla A.1 se calculó un error de 0.54%.

En las Figura A.1 y Figura A.2 se muestran las comparaciones entre las señales experimentales y las obtenidas del ajuste del modelo VTEAM.

Tabla A.1 Parámetros de ajuste del modelo VTEAM

$R_{off}$	$16k\Omega$
$R_{on}$	$1.6k\Omega$
$\alpha_{off}$	0.2
$\alpha_{on}$	0.15
$k_{off}$	$0.7 \times 10^{-6} \text{nm/s}$
$k_{on}$	$-0.8 \times 10^{-6} \text{nm/s}$
$v_{off}$	$28\text{mV}$
$v_{on}$	$16\text{mV}$
$x_{off}$	$10\text{nm}$
$x_{on}$	$0\text{nm}$
$x_{ini}$	$10\text{nm}$

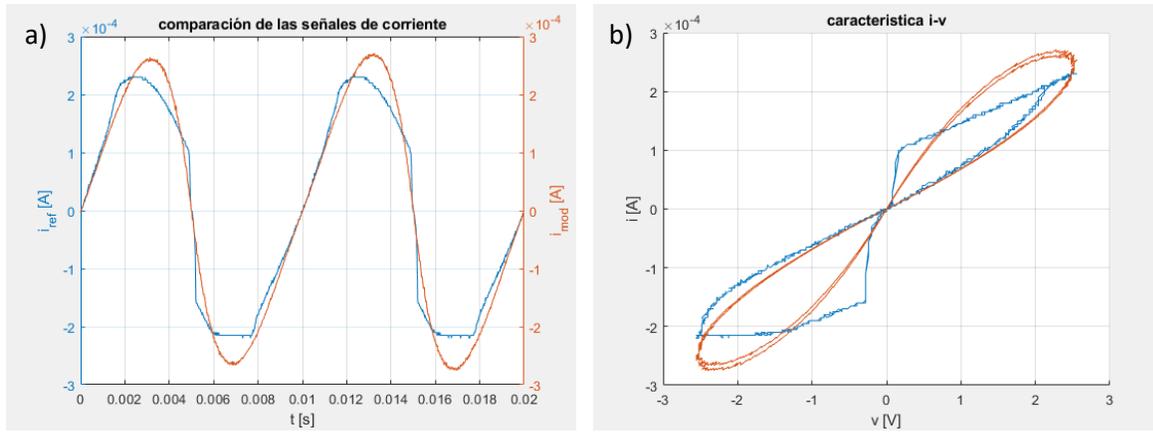


Figura A.1 a) Señales de corriente obtenida experimentalmente ( $i_{ref}$ ) y del ajuste del modelo VTEAM ( $i_{mod}$ ), b) Lazos de histéresis pinchados obtenidos experimentalmente (azul) y por el modelo (rojo).

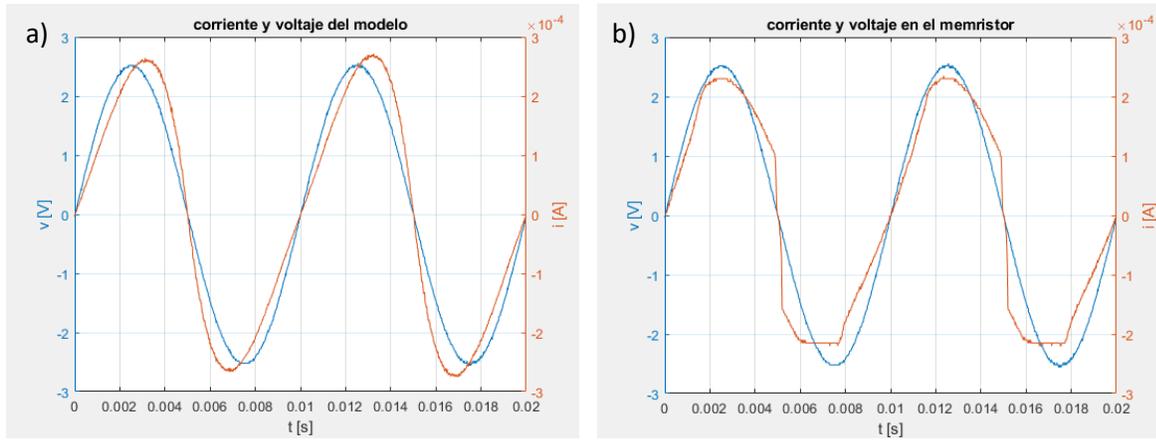


Figura A.2 a) Señales de voltaje y corriente obtenidas del ajuste del modelo, b) Señales de voltaje y corriente obtenidas experimentalmente.

## Apéndice B. Fabricación de PCBs.

Después de armarse los circuitos en *protoboar* y de probarse, se procedió a realizarlos en placas de circuito impreso (PCB). Los PCBs se realizaron empleando el método del planchado y para ello se hicieron sus diseños con un software ECAD, los cuales se muestran impresos en la Figura B.1.



Figura B.1 Diseño de PCBs impresos en papel couché.

En la Figura B.2 a) se muestran los distintos diseños transferidos a las placas, mientras que en la Figura B.2 b) se muestran las placas una vez realizado el ataque al cobre excedente con cloruro férrico.

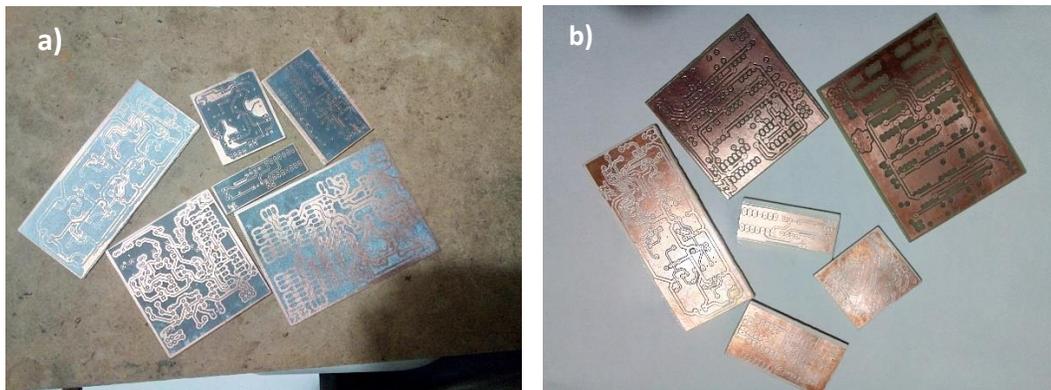


Figura B.2 a) Transferencia del diseño a las placas, b) Placas después del ataque con cloruro férrico.

Empleando el mismo método, para las placas de una sola cara, se realizó la transferencia de las máscaras de componentes, esto se muestra en la Figura B.3.

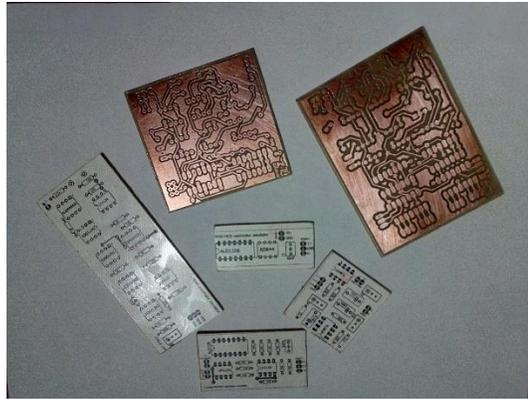


Figura B.3 Transferencia de máscaras de componentes a las placas de una sola cara.

Para aplicar una máscara antisoldante usando resina fotosensible (curable con luz ultravioleta), se construyó una insoladora UV de forma casera usando materiales reciclados, esta se muestra en la Figura B.4.

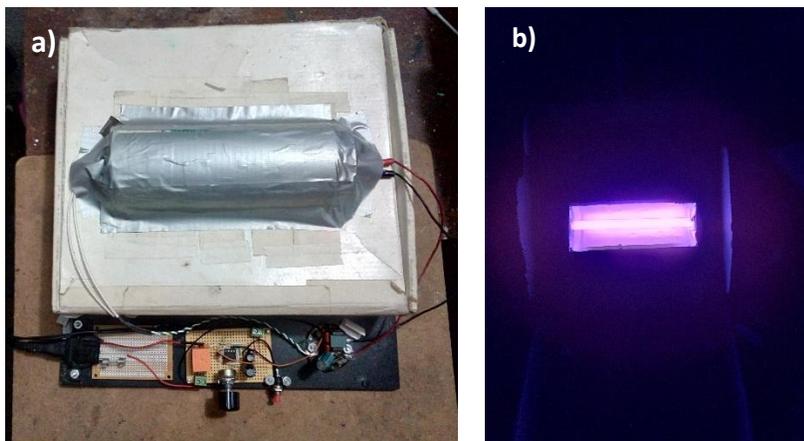


Figura B.4 a) Insoladora UV casera, b) Insoladora UV funcionando.

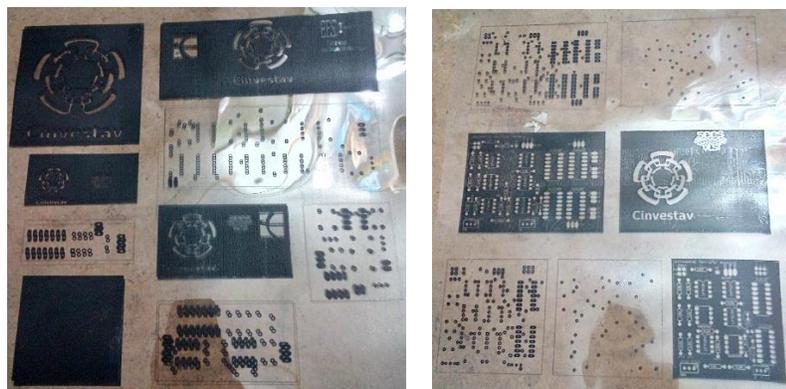
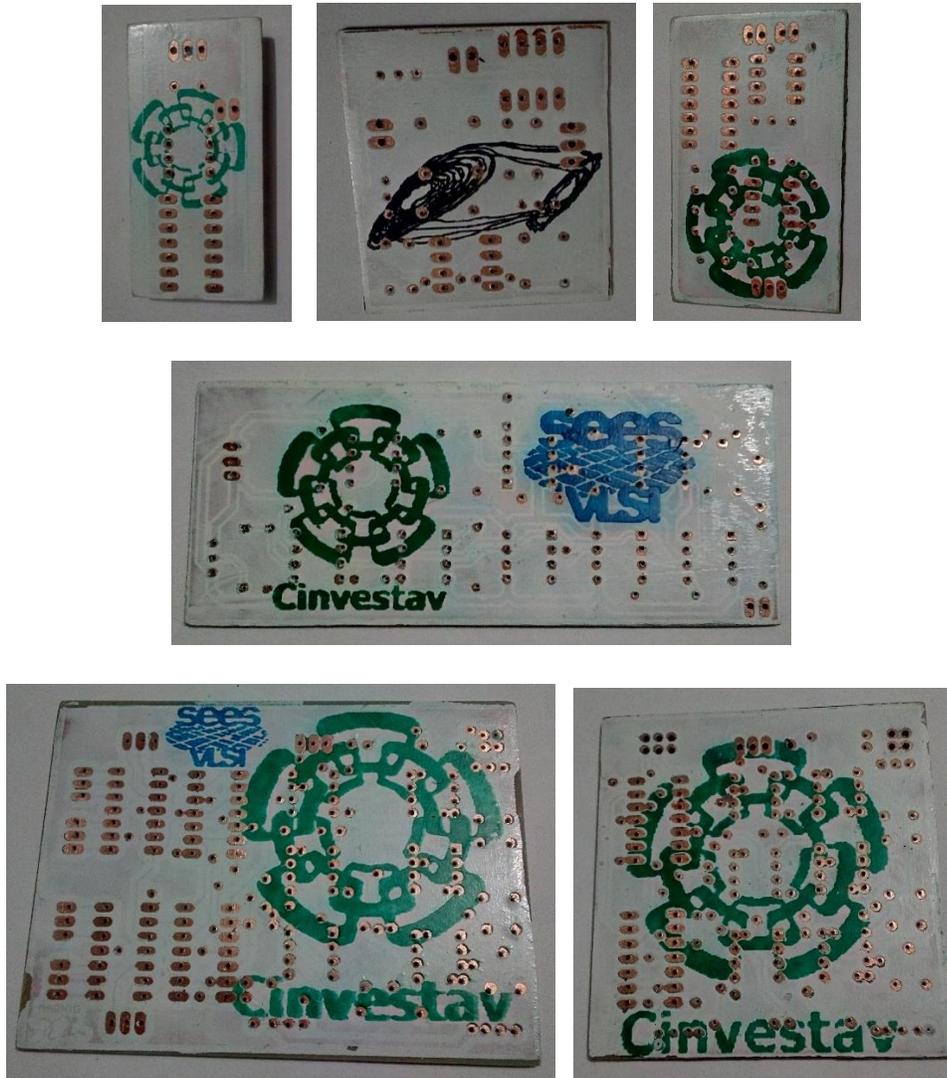


Figura B.5 Diseños realizados para las máscaras antisoldantes.

En la Figura B.5 se presentan los diseños utilizados para la realización de las máscaras antisoldantes de las placas.

Las placas con sus mascararas antisoldante se presentan en la Figura B.6.



*Figura B.6 Máscara antisoldante aplicada a cada una de las placas.*

Finalmente, en la Figura B.7 se muestran las placas terminadas con los componentes soldados.

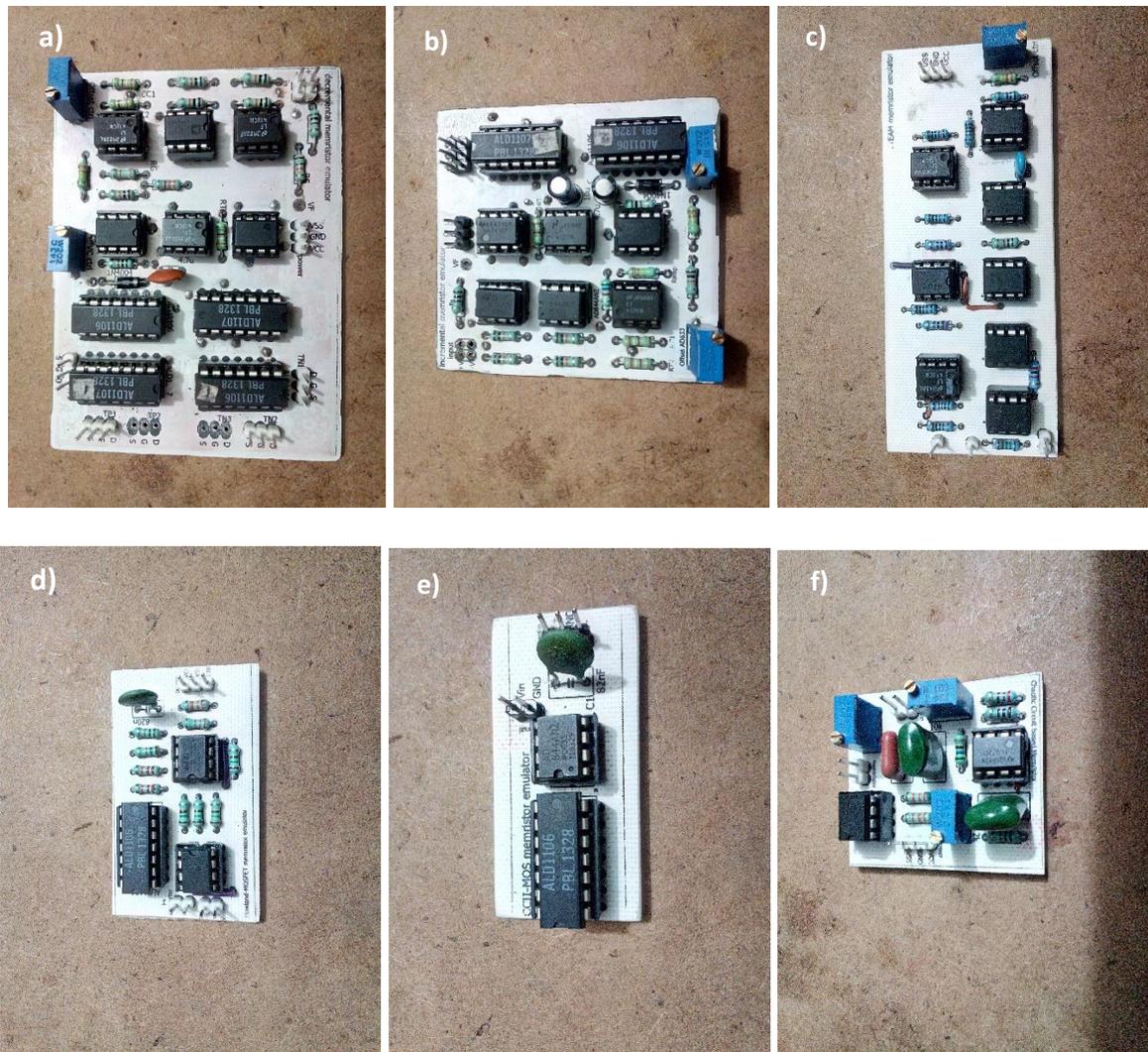


Figura B.7 Placas de circuitos impresos terminadas. a) emulador HP decremental, b) emulador HP decremental, c) emulador VTEAM, d) emulador MOSFET-Howland, e) emulador MOSFET-CCII y f) oscilador caótico.