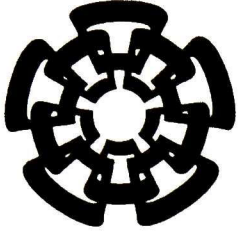


CT-897 SS1

Don. 2015



Centro de Investigación y de Estudios Avanzados
del Instituto Politécnico Nacional
Unidad Guadalajara

Diseño de un Mezclador Resistivo para Aplicaciones en Comunicaciones Inalámbricas

Tesis que presenta:
Caín Pérez Wences

para obtener el grado de:
Maestro en Ciencias

en la especialidad de:
Ingeniería Eléctrica

Director de Tesis
Dr. José Raúl Loo Yau

**CINVESTA
IPN
ADQUISICION
LIBROS**

S.F. CT00798
CLASS. CT-897 SSI
EC: 14-10-7015
PROC. DON: 7015

Diseño de un Mezclador Resistivo para Aplicaciones en Comunicaciones Inalámbricas

**Tesis de Maestría en Ciencias
Ingeniería Eléctrica**

Por:

Caín Pérez Wences

Ingeniero en Electrónica

Instituto Tecnológico Superior de Zapopan 2007-2009

Becario de Conacyt, expediente no. 290733

Director de Tesis

Dr. José Raúl Loo Yau

Resumen

HOY día, estamos inmersos dentro de lo llamado *revolución de las comunicaciones inalámbricas*, puesto que, es el método más común para comunicarse alrededor del mundo debido al gran avance tecnológico en las últimas décadas. El crecimiento de las comunicaciones inalámbricas es gracias al proceso en la electrónica de estado sólido, que permite el desarrollo de dispositivos con menor consumo de potencia y bajo costo. Los sistemas de comunicaciones inalámbricas se componen de diferentes bloques de circuitos tales como: amplificadores, mezcladores, osciladores, filtros, convertidores D-A y A-D y circuitos digitales.

El mezclador es una parte fundamental en los sistemas de comunicaciones inalámbricas. El mezclador forma parte del transmisor y receptor. La tarea principal del mezclador es trasladar la frecuencia de cualquier señal eléctrica a otro rango de frecuencia con mínimas pérdidas. En esta tesis se presenta el diseño de un mezclador FET resistivo simple basado en el principio de la modulación de la conductancia de un transistor de efecto de campo de nitruro de galio (GaN FET).

La metodología para diseñar el mezclador GaN FET resistivo simple requiere del desarrollo del modelo no lineal del transistor. Después, es necesario determinar el punto de polarización óptimo del GaN FET con el fin de obtener las mejores pérdidas por conversión junto con el nivel más bajo de distorsión por intermodulación (IMD). Además, esta tesis propone un método para medir las impedancias del GaN FET en los puertos de la Radiofrecuencia (RF), Frecuencia Intermedia (IF) y el Oscilador Local (LO). Finalmente, este trabajo describe el diseño de las redes de acoplamiento con microcinta, así como la nueva estructura de un filtro *diplexer*.

El mezclador GaN FET resistivo simple fue diseñado para trasladar una señal de 2.4 GHz a una señal IF con frecuencia de 100MHz. Los resultados experimentales de pérdidas por conversión e IMD son muy buenos, demostrando la utilidad de este tipo de mezclador para sistemas de comunicaciones inalámbricas.

Abstract

NOWADAYS, we are immersed within the so called *revolution of wireless communications*, since it the most common method to communicate around the world due to the technological advancement in the recent decades. The growth of wireless communications is thanks to the process in solid state electronics, that allows the development of devices with lower power consumption and low cost. Wireless communication systems consists of different circuit blocks such as: amplifiers, mixers, oscillators, filters, A/D and D/A converters and digital circuits.

The mixer is a fundamental part in wireless communications systems. The mixer is part of the transmitter and the receptor. The main task of the mixer is to translate the frequency of any electrical signal to another frequency range with minimum losses. In this thesis is presented the design of a simple resistive mixer based on the principle of the conductance modulation of a Gallium Nitride Field Effect Transistor (GaN FET).

The methodology to design the resistive GaN FET mixer requires the development of the nonlinear model of the transistor. Then it is necessary to determine the optimum bias point of the GaN FET in order to achieve the best conversion loss along with the lowest level of intermodulation distortion (IMD). In addition, this thesis propose a method to measure the impedances of the GaN FET at the Radio Frequency (RF), Intermediate Frequency (IF) and Local Oscillator (LO) ports. Finally this work describes the design of the microstrip matching networks as well as the novel structure of a diplexer filter.

The single resistive GaN FET mixer was designed to translate a signal of 2.4 GHz to an IF frequency of 100 MHz. The experimental results of the conversion loss and IMD are very goods, demonstrating the usefulness of this kind of mixer for wireless communication systems.

Agradecimientos

A Dios, por permitirme realizar una meta importante en mi vida.

A mis padres, por el apoyo incondicional que siempre me han brindado y toda sabiduría que me han proporcionado.

A mis hermanas, por estar en esos buenos y malos momentos.

A mi novia, por estar siempre a mi lado.

A mis profesores, por transmitirme los conocimientos necesarios para mi formación académica y profesional.

Al CINVESTAV, por brindarme las herramientas necesarias para mi desarrollo académico.

A CONACYT, por apoyarme en mi manutención durante la estancia en la maestría.

A mis amigos y compañeros del área de diseño electrónico, por brindarme su paciencia, comprensión y sabiduría.

Índice

| | |
|---|-----|
| Índice | XI |
| Índice de figuras | XV |
| Índice de tabla | XIX |
| Capitulo 1 Introducción | 1 |
| 1.1 Introducción a los Sistemas de Comunicaciones | 1 |
| 1.2 Las Comunicaciones Inalámbricas | 2 |
| 1.3 Propuesta de investigación | 4 |
| 1.4 Organización de la tesis..... | 5 |
| Capitulo 2 El mezclador | 7 |
| 2.1 El mezclador | 7 |
| 2.1.1 Frecuencia imagen | 9 |
| 2.1.2 Tipos de mezcladores | 10 |
| 2.2 Topologías del mezclador | 11 |
| 2.2.1 Mezclador simple..... | 11 |
| 2.2.2 Mezclador balanceado | 12 |
| 2.2.3 Mezclador doblemente balanceado | 14 |
| 2.2.4 El mezclador FET resistivo | 16 |
| 2.3 Terminología de radiofrecuencia..... | 19 |
| 2.3.1 Pérdidas o ganancia por conversión | 19 |
| 2.3.2 Distorsión armónica..... | 20 |
| 2.3.3 Punto de compresión 1-dB | 21 |
| 2.3.4 Distorsión por intermodulación | 22 |

| | |
|--|----|
| 2.3.5 Figura y factor de ruido | 25 |
| 2.3.6 Aislamiento | 26 |
| 2.4 Conclusiones | 26 |
| Capítulo 3 Modelado de transistores | 27 |
| 3.1 Introducción | 27 |
| 3.2 Modelado del transistor | 29 |
| 3.2.1 Modelado de pequeña señal | 31 |
| 3.2.2 Modelado de gran señal | 39 |
| 3.3 Conclusiones | 41 |
| Capítulo 4 Mezclador resistivo simple | 43 |
| 4.1 Introducción | 43 |
| 4.2 Diseño del mezclador resistivo simple | 44 |
| 4.2.1 Voltajes de polarización óptimos | 45 |
| 4.2.2 Calculo de las impedancias del transistor | 48 |
| 4.2.3 Diseño de las redes de acoplamiento | 50 |
| 4.2.4 El mezclador completo | 58 |
| 4.3 Conclusiones | 60 |
| Capítulo 5 Resultados experimentales | 61 |
| 5.1 Introducción | 61 |
| 5.2 Resultados del modelo | 62 |
| 5.2.1 Elementos extrínsecos del transistor | 63 |
| 5.2.2 Modelado de pequeña señal | 67 |
| 5.2.3 Modelado de la corriente del transistor | 69 |
| 5.2.4 Modelado compacto del transistor | 70 |
| 5.3 Voltajes óptimos de polarización | 72 |
| 5.4 El mezclador FET resistivo simple | 74 |
| 5.5 Conclusiones | 81 |
| Capítulo 6 Conclusiones y trabajo futuro | 83 |
| 6.1 Conclusiones | 83 |
| 6.2 Trabajo a Futuro | 84 |
| Apéndice A Modelado de corriente con ANN | 87 |
| A.1 Introducción | 87 |
| A.2 Diseño y entrenamiento de la ANN | 88 |
| A.3 Implementación del modelo con una red neuronal | 93 |
| A.4 Conclusiones | 96 |

| | | |
|-------------------|---|-----------|
| Apéndice B | Redes de Polarización | 97 |
| B.1 | Introducción..... | 97 |
| B.2 | Red de polarización con elementos distribuidos..... | 99 |
| B.3 | Red de polarización con un stub radial | 100 |
| B.4 | Red de polarización con doble stub radial..... | 102 |
| B.5 | Conclusiones | 104 |
| | Referencias | 105 |

Índice de figuras

| | |
|---|----|
| FIG. 1.1 DIAGRAMA A BLOQUE DE UN SISTEMA DE COMUNICACIONES ELECTRÓNICA SIMPLE. | 2 |
| FIG. 1.2 USUARIOS CON TELEFONÍA MÓVIL Y FIJA EN EL MUNDO. | 3 |
| FIG. 1.3 DIAGRAMA A BLOQUES SIMPLIFICADO DE UN SISTEMA DE COMUNICACIONES INALÁMBRICAS. | 4 |
| FIG. 2.1 A) SÍMBOLO DEL MEZCLADOR PARA TRANSMISORES A) Y RECEPTORES B). | 8 |
| FIG. 2.2 ESPECTRO DE FRECUENCIA DE UN MEZCLADOR IDEAL. | 9 |
| FIG. 2.3 ESPECTRO DE LA FRECUENCIA DE UN MEZCLADOR CON LA FRECUENCIA IMAGEN. | 9 |
| FIG. 2.4 DIAGRAMA A BLOQUES SIMPLE DE LOS TIPOS DE MEZCLADORES. | 10 |
| FIG. 2.5 MEZCLADOR DE DIODO SIMPLE A BLOQUES. | 12 |
| FIG. 2.6 MEZCLADOR DE DIODO BALANCEADO SIMPLE. | 13 |
| FIG. 2.7 CIRCUITO MEZCLADOR FET BALANCEADO. | 14 |
| FIG. 2.8 MEZCLADOR FET DOBLEMENTE BALANCEADO. | 15 |
| FIG. 2.9 MEZCLADOR CELDA DE GILBERT. | 16 |
| FIG. 2.10 CIRCUITO BÁSICO DEL MEZCLADOR FET RESISTIVO SIMPLE. | 18 |
| FIG. 2.11 DISTORSIÓN ARMÓNICA PRESENTA EN DISPOSITIVOS NO LINEALES. | 20 |
| FIG. 2.12 PUNTO DE COMPRESIÓN DE 1dB. | 22 |
| FIG. 2.13 PRODUCTOS DE INTERMODULACIÓN. | 23 |
| FIG. 2.14 PRODUCTOS DE INTERMODULACIÓN DE TERCER ORDEN EN EL MEZCLADOR. | 23 |
| FIG. 2.15 PRODUCTOS DE INTERMODULACIÓN DE TERCER ORDEN Y FRECUENCIAS FUNDAMENTALES. | 24 |
| FIG. 2.16 PUNTO DE INTERCEPCIÓN DE TERCER ORDEN. | 24 |
| FIG. 3.1 ZONAS DE OPERACIÓN CRÍTICAS DEBIDO A QUE EL COMPORTAMIENTO ELÉCTRICO ESTÁ DOMINADO POR EFECTOS FÍSICOS. | 28 |
| FIG. 3.2 CIRCUITO ELECTRICO EQUIVALENTE DE UN TRANSISTOR PARA UN MODELO COMPACTO DE RF. | 29 |
| FIG. 3.3 CIRCUITO ELÉCTRICO EQUIVALENTE DE LA ESTRUCTURA DE UN TRANSISTOR HEMT. | 30 |
| FIG. 3.4 ELEMENTOS EXTRÍNSECOS E INTRÍNSECOS DEL TRANSISTOR EN PEQUEÑA SEÑAL. | 32 |
| FIG. 3.5 A) METODO DE DAMBRINE <i>ET AL.</i> CON UN $V_{DS}=0$ V. B) METODO DE REYNOSO <i>ET AL.</i> CON DRENADOR ABIERTO. | 33 |
| FIG. 3.6 CIRCUITO ELÉCTRICO EQUIVALENTE DE UN TRANSISTOR EN "COLD" FET EN DIRECTA Y DRENADOR ABIERTO. | 34 |
| FIG. 3.7 POLARIZACIÓN PARA UNA MEDICIÓN EN "COLD" FET PARA UN TRANSISTOR DE EMPOBRECIMIENTO. | 35 |
| FIG. 3.8 CIRCUITO ELÉCTRICO EQUIVALENTE EN "COLD" FET EN INVERSA. | 35 |

| | |
|--|----|
| FIG. 3.9 PROCEDIMIENTO PARA DESINCRUSTAR LOS ELEMENTOS EXTRÍNSECOS PARA OBTENER LOS PARÁMETROS Y DEL TRANSISTOR INTRÍNSECO..... | 37 |
| FIG. 3.10 CIRCUITO ELÉCTRICO EQUIVALENTE DEL TRANSISTOR FET INTRÍNSECO..... | 38 |
| FIG. 3.11 CIRCUITO ELÉCTRICO EQUIVALENTE DE GRAN SEÑAL PARA UN TRANSISTOR FET DE RADIOFRECUENCIA. | 39 |
| FIG. 3.12 ANN FEEDFORWARD DE 3 CAPAS. | 41 |
| FIG. 4.1 ÁREA DE TRABAJO DEL MEZCLADOR FET RESISTIVO. | 45 |
| FIG. 4.2 VOLTAJE V_{GS} ÓPTIMO PARA LAS MENORES PÉRDIDAS POR CONVERSIÓN..... | 47 |
| FIG. 4.3 VOLTAJE V_{DS} DE POLARIZACIÓN ÓPTIMO PARA LOS MENORES NIVELES DE IMD. | 48 |
| FIG. 4.4 DIAGRAMA A BLOQUES DEL BANCO DE PRUEBA PARA OBTENER LOS PARÁMETROS S DE 1 PUERTO EN: . | 49 |
| FIG. 4.5 RED DE ACOPLAMIENTO LO ELABORADA CON LA HERRAMIENTA SMITH CHART DE ADS. | 51 |
| FIG. 4.6 HERRAMIENTA "LINE CALC" DE ADS UTILIZADA PARA CALCULA W Y L DE LAS LÍNEAS DE TRANSMISIÓN. | 52 |
| FIG. 4.7 RED DE ACOPLAMIENTO DE ENTRADA LO PARA EL MEZCLADOR FET RESISTIVO SIMPLE. | 53 |
| FIG. 4.8 PARÁMETROS S DE LA RED DE ACOPLAMIENTO LO. | 54 |
| FIG. 4.9 DIPLEXER SIMPLE PROPUESTO. | 55 |
| FIG. 4.10 DIPLEXER CON T DE POLARIZACIÓN. | 57 |
| FIG. 4.11 PARÁMETROS S DEL DIPLEXER COMPLETO A) LOS FILTROS LPF Y BPF, B) AISLAMIENTO ENTRE LOS PUERTOS RF E IF Y LAS PERDIDAS POR RETORNO EN EL PIN DE DRENAJE DEL TRANSISTOR Z_c , C) AISLAMIENTO DE LA T DE POLARIZACIÓN A LA TERMINAL IF Y Z_D | 58 |
| FIG. 4.12 ESQUEMÁTICO DEL MEZCLADOR FET RESISTIVO SIMPLE. | 59 |
| FIG. 4.13 LAYOUT DEL MEZCLADOR FET RESISTIVO SIMPLE. | 60 |
| FIG. 5.1 BASE DE MAURY CON EL TRANSISTOR COLOCADO LOS PLANOS DE REFERENCIA DE LAS TÉCNICAS DE CALIBRACIÓN SOLT Y TRL. | 62 |
| FIG. 5.2 TRANSISTOR HEMT GAN CGH40010 DEL FABRICANTE CREE. | 63 |
| FIG. 5.3 MEDICIÓN EN "COLD FET" EN DIRECTA CON EL DRENAJE ABIERTO..... | 64 |
| FIG. 5.4 COMPARACIÓN ENTRE LA MEDICIÓN EN "COLD FET" EN DIRECTA Y LA SIMULACIÓN, A) S11, B) S22 Y C) S12. | 65 |
| FIG. 5.5 MEDICIÓN "COLD FET" EN INVERSA..... | 65 |
| FIG. 5.6 COMPARACIÓN ENTRE LA MEDICIÓN EN "COLD FET" EN INVERSA Y LA SIMULACIÓN, A) S11, B) S22 Y C) S12. | 66 |
| FIG. 5.7 BANCO DE MEDICIÓN UTILIZADO PARA OBTENER LAS CURVAS DE CORRIENTE-VOLTAJE PULSADAS Y PARÁMETROS S. | 67 |
| FIG. 5.8 CIRCUITO ELÉCTRICO EQUIVALENTE DEL MODELADO DE PEQUEÑA SEÑAL..... | 67 |
| FIG. 5.9 COMPARACIÓN ENTRE LA MEDICIÓN EN "HOT FET" $V_{GS}=-1.5$ V Y $V_{DS}=2$ V Y LA SIMULACIÓN DEL MODELADO DE PEQUEÑA SEÑAL, A) S11, B) S12, C) S21 Y D) S22..... | 68 |
| FIG. 5.10 ERROR RELATIVO CALCULADO DE LA COMPARACIÓN DE LOS PARÁMETROS S Y EL MODELO DE PEQUEÑA SEÑAL, A) S11, B)S12, C)S21 Y D)S22..... | 68 |
| FIG. 5.11 COMPARACION ENTRE EL MODELO DE CORRIENTE Y LAS CURVAS I-V PULSADAS MEDIDAS..... | 69 |
| FIG. 5.12 ERROR ABSOLUTO DEL MODELO DE CORRIENTE COMPARADO CON LAS CURVAS DE I-V PULSADAS..... | 70 |
| FIG. 5.13 MODELO COMPACTO DEL TRANSISTOR..... | 70 |
| FIG. 5.14 PARÁMETROS S DE LA MEDICIÓN EN "HOT FET" DEL TRANSISTOR Y EL CIRCUITO ELÉCTRICO EQUIVALENTE DEL MODELO COMPACTO DEL TRANSISTOR, A) S11, B) S12, C) S21 Y D) S22. | 71 |
| FIG. 5.15 ERROR RELATIVO CALCULADO DE LA COMPARACIÓN DE LOS PARÁMETROS S Y EL MODELO COMPACTO DEL TRANSISTOR, A) S11, B)S12, C)S21 Y D)S22. | 72 |
| FIG. 5.16 BANCO DE PRUEBA UTILIZADA PARA VALIDAR LOS VALORES DE VOLTAJE ÓPTIMOS DEL EXPERIMENTO DE JOSÉ A. GARCÍA [49] | 72 |
| FIG. 5.17 PERDIDAS POR CONVERSIÓN PARA DIFERENTES BARRIDOS DE VOLTAJES Y POTENCIA PLO, A) BARRIDO EN VGS Y VDS, B) BARRIDO EN VGS Y PLO, C) BARRIDO EN VDS Y PLO..... | 73 |
| FIG. 5.18 PRODUCTO ARMÓNICO DE SEGUNDO ORDEN (A2) PARA DIFERENTES BARRIDOS DE VOLTAJES Y POTENCIA, A) BARRIDO EN VGS Y VDS, B) BARRIDO EN VGS Y PLO, C) BARRIDO EN VDS Y PLO. | 74 |
| FIG. 5.19 A) ESPECTRO DE FRECUENCIA DE LA SALIDA IF CUANDO SE APLICA UN SOLO TONO EN LA ENTRADA RF. B) CONVERSIÓN BAJA DE LA SALIDA IF CUANDO SE APLICAN DOS TONOS EN LA ENTRADA RF. | 75 |

| | |
|--|-----|
| FIG. 5.20 MEZCLADOR FET RESISTIVO SIMPLE. | 75 |
| FIG. 5.21 BANCO DE MEDICIÓN PARA CARACTERIZAR EL MEZCLADOR FET RESISTIVO SIMPLE. | 76 |
| FIG. 5.22 PERDIDAS POR CONVERSIÓN PARA DIFERENTES BARRIDOS DE VOLTAJES Y POTENCIA PLO DEL MEZCLADOR. A) BARRIDO EN VGS Y VDS, B) BARRIDO EN VGS Y PLO, C) BARRIDO EN VDS Y PLO. | 76 |
| FIG. 5.23 PUNTO DE COMPRESIÓN. | 77 |
| FIG. 5.24 IMD3 PARA DIFERENTES BARRIDOS DE POTENCIAS Y VOLTAJE DEL MEZCLADOR CUANDO SE APLICAN DOS TONOS EN LA RF. A) BARRIDO EN PRF Y PLO, B) BARRIDO EN VDS Y PLO, C) BARRIDO EN VDS Y PRF. | 77 |
| FIG. 5.25 PUNTO DE INTERCEPCIÓN DE TERCER ORDEN. | 78 |
| FIG. 5.26 SEÑAL LTE A LA SALIDA IF. | 79 |
| FIG. 5.27 AISLAMIENTO ENTRE LAS TERMINALES DEL MEZCLADOR FET RESISTIVO SIMPLE. | 79 |
| FIG. A.1 DIAGRAMA A BLOQUES DE UNA NEURONA DE ENTRADA SIMPLE. | 88 |
| FIG. A.2 ENTRENAMIENTO DE LA RED NEURONAL CON EL <i>TOOLBOX</i> DE MATLAB. | 89 |
| FIG. A.3 BLOQUE SDD2P UTILIZADO PARA REALIZAR EL MODELO DE LA CORRIENTE. | 93 |
| FIG. A.4 VARIABLE DE LA ECUACIÓN DE LA RED NEURONAL CON LOS PESOS Y POLARIZACIONES. | 94 |
| FIG. A.5 CIRCUITO UTILIZADO PARA REALIZAR EL MODELO DE LA CORRIENTE CON REDES NEURONALES. | 94 |
| FIG. A.6 ELEMENTO USADO PARA OBTENER LOS VALORES DE LOS RESISTORES EXTRÍNSECOS. | 95 |
| FIG. A.7 BLOQUES UTILIZADOS EN LA OPTIMIZACIÓN DEL MODELO DE LA CORRIENTE. | 95 |
| FIG. B.1 DIAGRAMA A BLOQUES DE UNA RED DE POLARIZACIÓN. | 98 |
| FIG. B.2 T DE POLARIZACIÓN CON ELEMENTOS CONCENTRADOS. | 98 |
| FIG. B.3 T DE POLARIZACIÓN CON ELEMENTOS DISTRIBUIDOS BÁSICA. | 99 |
| FIG. B.4 STUB RADIAL. | 99 |
| FIG. B.5 SIMULACIÓN DEL COMPORTAMIENTO DE UN STUB RADIAL. | 100 |
| FIG. B.6 T DE POLARIZACIÓN CON UN STUB RADIAL. | 101 |
| FIG. B.7 SIMULACIÓN DE LA T DE POLARIZACIÓN CON UN STUB RADIAL. | 101 |
| FIG. B.8 RED DE POLARIZACIÓN CON DOBLE STUB RADIAL. | 102 |
| FIG. B.9 SIMULACIÓN DE UNA T DE POLARIZACIÓN CON DOBLE STUB RADIAL. | 103 |
| FIG. B.10 T DE POLARIZACIÓN CON DOBLE STUB RADIAL Y CAPACITORES DE MEJORA. | 103 |
| FIG. B.11 SIMULACIÓN DE T DE POLARIZACIÓN CON DOBLE STUB RADIAL Y CAPACITORES DE MEJORA. | 104 |

Índice de tabla

| | |
|--|----|
| TABLA 2.1 COMPARACIÓN ENTRE MEZCLADORES FET RESISTIVOS SIMPLES ENCONTRADOS EN LA LITERATURA CON TECNOLOGÍAS GAAs, GAN Y CMOS Y EL PROPUESTO EN ESTE TRABAJO. | 18 |
| TABLA 4.1 VALORES DE IMPEDANCIAS Y GAMAS OBTENIDOS DE LA COMPUERTA Y DRENAJE DEL TRANSISTOR. | 50 |
| TABLA 4.2 COMPARACIÓN ENTRE DIPLEXERS ENCONTRADOS EN LA LITERATURA Y EL PRESENTADO EN ESTE TRABAJO. | 56 |
| TABLA 5.1 CAPACITORES PARÁSITOS DEL ENCAPSULADO OBTENIDOS DE [32]. | 63 |
| TABLA 5.2 VALORES DE LOS ELEMENTOS EXTRÍNSECOS OBTENIDOS CON LA MEDICIÓN “COLD FET” EN DIRECTA. | 64 |
| TABLA 5.3 VALORES DE LOS CAPACITORES EXTRÍNSECOS OBTENIDOS CON LA MEDICIÓN “COLD FET” EN DIRECTA | 66 |
| TABLA 5.4 COMPARACIÓN ENTRE SIMULACIÓN Y CARACTERIZACIÓN DEL MEZCLADOR FET RESISTIVO SIMPLE. ... | 80 |
| TABLA 5.5 COMPARACIÓN ENTRE MEZCLADORES FET RESISTIVOS SIMPLES ENCONTRADOS EN LA LITERATURA Y EL PROPUESTO EN ESTE TRABAJO. | 80 |

Capítulo 1

Introducción

La gran necesidad del ser humano de comunicarse entre sí ha generado diversos métodos y sistemas de comunicación que han sido desarrollados a través del tiempo. Las comunicaciones inalámbricas son uno de los diferentes sistemas de comunicación que hoy en día es una de las formas más utilizadas para comunicarse a grandes distancias en tiempo real, además de tener un alto crecimiento en las últimas décadas y el impacto económico y social que ejerce es grande en comparación con otros sistemas de comunicación, todo esto gracias al avance de la electrónica que nos proporciona dispositivos cada vez más compactos, con menor consumo de potencia, eficientes y a un menor costo. Los sistemas de comunicaciones inalámbricas usan el aire como medio de transmisión y utilizan tanto transmisores como receptores para compartir la información. Estos receptores y transmisores están integrados por diferentes bloques de circuitos tales como: amplificadores, mezcladores, osciladores, filtros, convertidores D-A y A-D y circuitos digitales.

1.1 Introducción a los Sistemas de Comunicaciones

EL ser humano tiene ciertas necesidades indispensables para su subsistencia. Comunicarse es una de las necesidades del hombre más importantes después de las fisiológicas y de seguridad [1]. A través de los años las formas que el ser humano ha utilizado para comunicarse han evolucionado y con el crecimiento de la electrónica comunicarse es algo sencillo, eficiente y práctico.

El uso de dispositivos electrónicos tanto alámbricos como inalámbricos para comunicar al ser humano se ha convertido en parte de la vida diaria

de las personas. El internet, teléfonos móvil, televisión son herramientas utilizadas a todas horas para transmitir información a todo el mundo, además están al alcance de cualquier persona.

Un sistema electrónico de comunicaciones tiene como objetivo principal transmitir información de un punto a otro. Esta información puede tener una forma analógica o digital, sin embargo, debe ser procesada para ser transmitida.

Todos los sistemas de comunicaciones electrónicos están compuestos por subsistemas que a su vez están compuestos por uno o más circuitos, y se puede dividir de una manera muy simple en tres bloques principales: transmisión, un medio de transmisión y recepción (como se muestra en la Fig. 1.1).

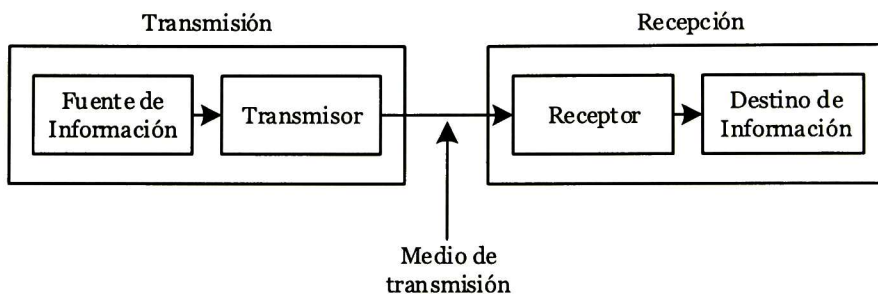


Fig. 1.1 Diagrama a bloque de un Sistema de Comunicaciones Electrónica simple.

El transmisor está formado por circuitos electrónicos que transforman la información de una forma conveniente para que pueda ser transmitida a través del medio de transmisión que pueden ser cables, aire o fibra óptica. El receptor capta la señal transmitida y la convierte en la información inicial [2].

1.2 Las Comunicaciones Inalámbricas

Hoy en día el hombre forma parte de la revolución de las comunicaciones inalámbricas, ésta se ha convertido en la forma de comunicarse más usada. Se entiende por comunicaciones inalámbricas a la acción de compartir datos a través de dispositivos móviles (celulares, tablets, computadoras portátiles, etc.), donde se utilizan las ondas electromagnéticas que se dispersan a través del medio de transmisión (aire).

El uso de esta tecnología ha crecido tanto en los últimos años que hoy en día existen casi 6 veces más usuarios con teléfonos móviles que teléfonos fijos en todo el mundo [3], como se muestra en la siguiente grafica de la Fig. 1.2.

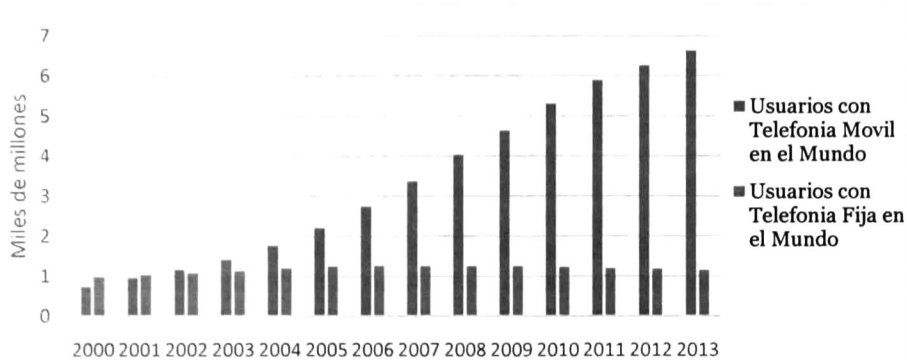


Fig. 1.2 Usuarios con telefonía móvil y fija en el mundo.

La movilidad es la principal ventaja de esta tecnología, además de tener la flexibilidad y accesibilidad de llegar a lugares en los que un cable no tendría acceso, también tenemos que el costo es menor al no gastar en cables e instalación de estos mismos.

Sin embargo, tenemos algunas desventajas como el consumo, ya que, los dispositivos móviles continuamente trabajan con baterías que restringen la potencia de transmisión, el ruido que interfiere y distorsiona nuestra señal deseada, y la seguridad de la información que compartimos puede ser obtenida por cualquier persona ya que se encuentra al aire libre [4].

Los sistemas de comunicaciones inalámbricas están compuestos por receptores y transmisores inalámbricos, que están formados por elementos esenciales como amplificadores, mezcladores y osciladores utilizados para enviar y recibir una señal modulada con la potencia suficiente para llegar al punto deseado.

Los amplificadores tienen como tarea principal incrementar el voltaje, corriente o potencia de una señal de entrada y convertirla en potencia útil para la señal de salida. Estos normalmente son utilizados para amplificar las señales a transmitir o las que se reciben, amplificadores de potencia y amplificadores de bajo ruido respectivamente, ambos a través de una antena.

El mezclador tiene la importante misión de trasladar de una frecuencia a otra de cualquier señal eléctrica sin modificar la información, desde una señal en banda base a una señal modulada (RF) y en sentido opuesto. La mezcla se realiza debido a que se utilizan las propiedades no-lineales de los dispositivos, usados para realizar un conjunto de productos o mezclas.

Los osciladores son dispositivos que generan una señal con una frecuencia y amplitud constante, son utilizados para producir la señal portadora (LO) necesaria para la comunicación [5]. La Fig. 1.3 presenta un diagrama a bloques simplificado de un sistema de comunicaciones inalámbricas donde se incluyen los dispositivos anteriores.

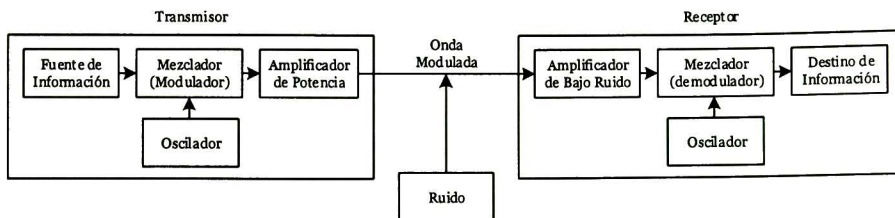


Fig. 1.3 Diagrama a bloques simplificado de un sistema de comunicaciones inalámbricas.

1.3 Propuesta de investigación

Tomando en cuenta la gran importancia de los sistemas de comunicaciones inalámbricas antes mencionada y que los dispositivos mezcladores son parte importante en el desarrollo de estos sistemas, podemos decir que en la actualidad se requiere de circuitos mezcladores con bajos niveles de distorsión por intermodulación, bajos niveles de ruido y con bajas pérdidas por conversión.

Existe diferentes topologías de mezcladores que son utilizados en los sistemas de comunicaciones, y se pueden clasificar en dos tipos: *activos* (normalmente realizados con transistores) y *pasivos* (normalmente realizados con diodos), a su vez, éstos se dividen en *simples*, *balanceados* y *doblemente balanceados*.

Los mezcladores activos se caracterizan por tener bajas pérdidas por conversión, incluso, pueden presentar ganancia por conversión pero tienen altos niveles de distorsión por intermodulación.

Los mezcladores pasivos se caracterizan por tener siempre pérdidas por conversión y un comportamiento moderado en ruido y distorsión por intermodulación, además de tener bajos costos de producción.

Los mezcladores FET resistivos son diseñados para aplicaciones de baja distorsión. Estos muestran niveles muy bajos de distorsión por intermodulación y respuestas espurias. Si los comparamos con los mezcladores de diodo, tenemos que los basados en transistores FETs no tienen ruido "Shot", las pérdidas por conversión y la potencia del oscilador local (LO) son similares y el ruido de alta frecuencia es totalmente térmico.

Debido a lo anterior se propone realizar el diseño de un mezclador FET resistivo simple para aplicaciones en comunicaciones inalámbricas que utilice un transistor HEMT de nitruro de galio (GaN) para realizar la mezcla y que presente bajas pérdidas por conversión y bajos niveles de distorsión por intermodulación.

La frecuencias de trabajo del mezclador LO, RF e IF son 2.3 GHz, 2.4GHz y 100MHz respectivamente.

1.4 Organización de la tesis

El primer capítulo de esta tesis presenta la importancia de las comunicaciones inalámbricas en la vida diaria del ser humano y como ha crecido en las últimas décadas el uso de dispositivos celulares, tablets, computadoras portátiles, etc., también, presenta la importancia de algunos circuitos que forman un sistema de comunicaciones inalámbricas como amplificadores, mezcladores osciladores, etc., en especial el mezclador, del cual es el tema de esta tesis.

En el segundo capítulo se menciona algo de teoría básica relacionada con los mezcladores, los tipos de mezcladores que existen y sus características, algunas diferentes topologías y, ventajas y desventajas de algunos. También, se menciona algunos parámetros de medición, como por ejemplo, las pérdidas por conversión y distorsión por intermodulación que indican el desempeño de nuestro mezclador

En el tercer capítulo se muestra la importancia del modelado de dispositivos como el transistor para el diseño del mezclador FET resistivo simple y además se presenta los diferentes tipos de modelado que existen. Se realiza el modelado compacto de un transistor HEMT de nitruro de galio (GaN), tanto en pequeña señal donde se extraen los valores de los componentes extrínsecos e intrínsecos, como, en gran señal donde se realiza el modelado de la corriente I_{ds} a través de redes neuronales

En el cuarto capítulo se expone el diseño de un mezclador resistivo para aplicaciones inalámbricas. Se introduce una nueva metodología de diseño para mezcladores FET resistivos simples que se divide en tres partes: cálculo de los voltajes óptimos para obtener las menores pérdidas por conversión e IMD (distorsión por intermodulación), cálculo de las impedancias de compuerta y drenaje mediante una nueva propuesta y por último, diseño de las redes de acoplamiento de las señales oscilador local (LO), radio frecuencia (RF) y frecuencia intermedia (IF) al transistor (en el caso de la RF e IF se acoplaron a través de un *diplexer* que presenta una nueva topología propuesta en este trabajo).

El quinto capítulo presenta los resultados de simulación del modelo del transistor, los resultados y caracterización del mezclador FET resistivo simple. Se presentan algunas comparaciones entre simulación y caracterización obtenidas en este trabajo, además, una comparación entre mezcladores FET resistivos simples encontrados en la literatura y el de este trabajo.

El sexto capítulo describe las conclusiones del trabajo realizado respecto al diseño del mezclador resistivo, el modelado del transistor y el diseño del mezclador FET resistivo simple descrito en el capítulo 4. Por último se describe el trabajo a futuro.

Capítulo 2

El mezclador

Conocer los conceptos básicos utilizados en el diseño de circuitos para aplicaciones de comunicaciones es de gran importancia, éstos son usados como herramientas para el diseño. En aplicaciones de RF los términos de potencia, distorsión, intermodulación, ruido, etc. son importantes en un mezclador, ya que, tienen que ser tomados en cuenta para eliminar o minimizar los armónicos y componentes de intermodulación no deseados que se producen al realizar la mezcla de las señales. Eliminar estos componentes no deseados es prioridad del diseñador. El mezclador es un circuito indispensable en los sistemas de comunicaciones inalámbricas. Los mezcladores son circuitos que forman parte de los sistemas de transmisión y recepción de radiofrecuencia donde tienen la importante misión de trasladar de una frecuencia a otra de cualquier señal eléctrica sin modificar la información que éstas llevan. Existen diferentes topologías de mezcladores pero éstas se pueden clasificar en dos mezcladores: pasivos y activos.

2.1 El mezclador

LA primera vez que se utilizó el mezclador fue en el receptor superheterodino inventado por Edwin Armstrong (al que llamo el “primer detector”) en 1918 para convertir la señal incidente RF en una frecuencia intermedia IF más baja. Desde entonces, todos los sistemas de comunicaciones inalámbricas como transmisores y receptores, tienen presente un circuito mezclador. Este circuito realiza la importante misión de trasladar las señales de banda base a una de banda paso (modulación) o de una banda de paso a otra banda de paso (conversión). Los mezcladores son usados en los receptores para trasladar

a una frecuencia menor la frecuencia RF (“down-converter”) que es captada a través del medio ambiente y contiene la información a transmitir, en los transmisores es lo contrario, el mezclador traslada una frecuencia en banda base para que ésta sea transmitida en RF (“up-converter”), porque la información, como voz y datos, usualmente se encuentran a bajas frecuencias.

La función básica de un mezclador es multiplicar la señal de entrada de RF con una señal que proviene de un oscilador local (LO) y así obtener una señal de salida IF (Frecuencia Intermedia). El proceso de mezclado es debido a que se aprovechan las propiedades no-lineales del dispositivo utilizado para producir una serie de productos o mezclas [6]. El símbolo de un mezclador se presenta en la Fig. 2.1 (tanto para un “up-converter” A), como para un “down-converter” B)), se muestra como un dispositivo que realiza una multiplicación de dos señales de entrada y entrega como salida el resultado del producto.



Fig. 2.1 A) Símbolo del mezclador para transmisores A) y receptores B).

Si realizamos matemáticamente la multiplicación de dos señales de entrada tales como

$$RF(t) = A \sin(\omega_{RF} t) \quad (1.1)$$

$$LO(t) = B \sin(\omega_{LO} t) \quad (1.2)$$

aplicando algo de trigonometría tenemos que

$$Multiplicacion = \frac{AB}{2} (\cos(\omega_{RF} - \omega_{LO})t + \cos(\omega_{RF} + \omega_{LO})t) \quad (1.3)$$

esta multiplicación genera una señal que contiene dos componentes espectrales, una se encuentra en la suma de las frecuencias y la otra en la diferencia de las frecuencias de entrada, como se muestra en la Fig.2.2.

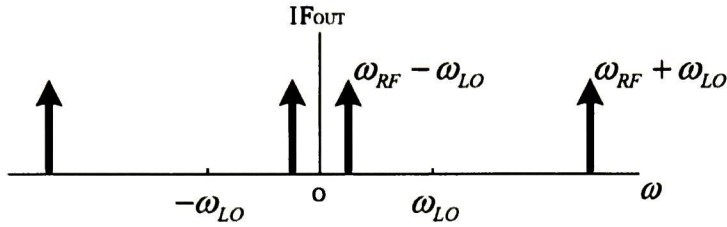


Fig. 2.2 Espectro de frecuencia de un mezclador ideal.

2.1.1 Frecuencia imagen

Si nos concentramos en la componente “*down converted*” ($\omega_{RF}-\omega_{LO}$), existen dos bandas que pueden ser desplazados a la misma frecuencia intermedia. Suponiendo, que existen dos componentes espectrales, una de ellas localizada en $\omega_{RF}=\omega_{LO}+\omega_{IF}$ y otra en $\omega_{im}=\omega_{LO}-\omega_{IF}$, ambas en el puerto de entrada de RF del mezclador. Si la banda deseada a trasladar (IF) es mayor a la frecuencia del oscilador, entonces la otra banda que es la frecuencia trasladada a la misma IF, es conocida como la frecuencia de imagen Fig. 2.3.

Puede darse la situación que en la entrada de un receptor la señal deseada sea mucho más débil que la interferencia que se encuentran dentro de la banda de imagen. Por lo tanto, una cantidad significativa de supresión de imagen se debe garantizar para la mayoría de aplicaciones en receptores.

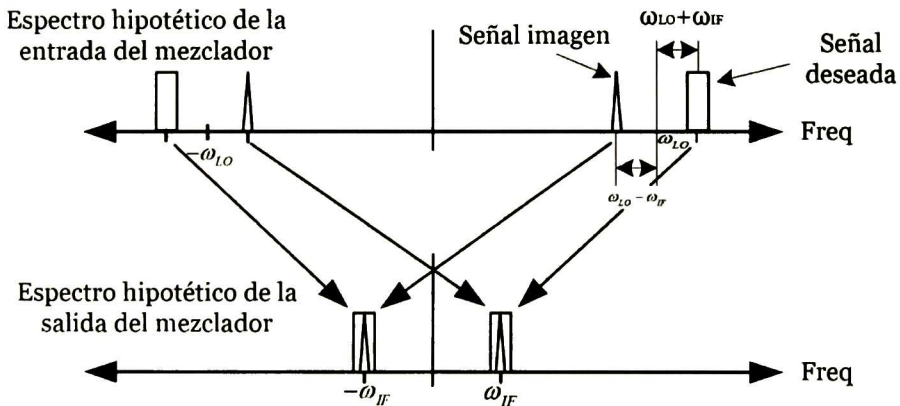


Fig. 2.3 Espectro de la frecuencia de un mezclador con la frecuencia imagen.

Nomalmente para eliminar el problema de la frecuencia de imagen se coloca un filtro rechaza imagen antes del mezclador. Ya que se necesita un filtro con un alto factor Q, y es conveniente usar filtros no integrados.

Sin embargo, existen técnicas para resolver este problema y rechazar la frecuencia imagen con componentes integrados.

2.1.2 Tipos de mezcladores

Existen varias topologías de mezcladores, sin embargo las podemos dividir en dos grupos, mezcladores pasivos y activos. Los mezcladores pasivos primeramente usan diodos Shottky o son mezcladores resistivos FET que utilizan el canal resistivo del FET para proveer una mezcla con baja distorsión con las pérdidas de conversión similares a las de un mezclador de diodo.

Los mezcladores activos utilizan dispositivos FET o bipolares, y se pueden dividir en *simple*, *balanceado* y *doblemente balanceado*. Un mezclador no-balanceado o simple es aquel en el que tanto la señal de salida como las de entrada son simples o no están balanceadas (*“single-ended”*), éstas se caracterizan por tener una componente de DC diferente de cero, por lo tanto no existe balanceo en este diseño. Los mezcladores balanceados tienen la característica de tener una señal de entrada simple, y la salida balanceada (diferencial). Los doblemente balanceados tienen la característica de tener tanto sus entradas como su salida balanceada. Los mezcladores simples son ocasionalmente utilizados, la mayoría de los mezcladores prácticos son los balanceados, y requieren de *“baluns”* o híbridos que determinan el ancho de banda y el rendimiento en general [7].

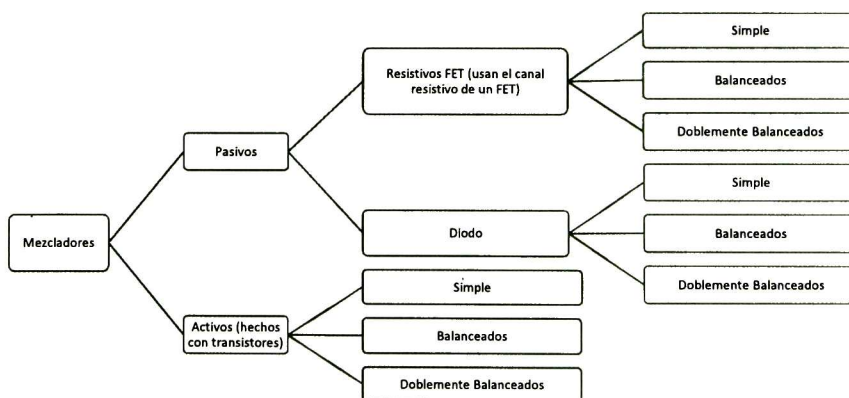


Fig. 2.4 Diagrama a bloques simple de los tipos de mezcladores.

En la Fig. 2.4 se muestra un diagrama a bloques simple de los tipos de mezcladores. Los mezcladores de diodo tienen una importante ventaja sobre los FET, un diodo de barrera Shottky es inherentemente un dispositivo resistivo y como tal tiene un muy amplio ancho de banda,

además el costo es menor. El ancho de banda de los mezcladores FET resistivos está primeramente limitado por el ancho de banda de los “baluns”. Los mezcladores activos tienen pocas ventajas sobre los mezcladores de diodo como mayor ganancia y una mejor figura de ruido [7].

2.2 Topologías del mezclador

Aunque existen varias topologías de mezcladores solo revisaremos algunas de las cuales podamos comparar con el mezclador resistivo FET de cual está realizado este trabajo.

2.2.1 Mezclador simple

Un mezclador no-balanceado o simple es aquel al que se le aplican señales “*single-ended*”, éstas se caracterizan por tener una componente de DC diferente de cero, por lo tanto, no existe balanceo de las señales en este diseño.

2.2.1.1 Mezclador de diodo simple

El mezclador de diodo realiza la mezcla a través de la conductancia variable en el tiempo que genera los productos de las señales, ésta es producida por la barrera Shottky del diodo. El diseño del mezclador de diodo es un proceso de acoplamiento del diodo a las señales de entrada RF y LO, así como la salida IF, a las frecuencias deseadas y aislar los armónicos y frecuencias no deseadas con filtros [8].

Los mezcladores de diodos se caracterizan por ser de bajo costo, tener un rendimiento moderado en términos de distorsión, pérdidas por conversión, aislamiento y rechazo a las respuestas espurias, aunque, tienen la desventaja de producir ruido “shot” y si los comparamos con los mezcladores activos FET, son más difíciles de integrar y la ganancia o pérdidas por conversión son menores [9].

En la Fig. 2.5 se puede observar el circuito simplificado de un mezclador de diodo simple, que consiste de un diodo y tres circuitos que tienen la función de filtrar y acoplar las señales de RF, IF y LO al diodo. Es necesario que los circuitos de acoplamiento no interactúen entre ellos, y además que los circuitos no afecten el “*tuning*” de los otros.

Para poder empezar a realizar las redes de acoplamiento primeramente es necesario conocer ciertos parámetros como la impedancia de entrada del diodo en la frecuencia RF, la impedancia de entrada del diodo en la

frecuencia LO, la impedancia de salida del diodo en la frecuencia IF, las frecuencias de los armónicos y frecuencias no deseadas y el aislamiento requerido de puerto a puerto.

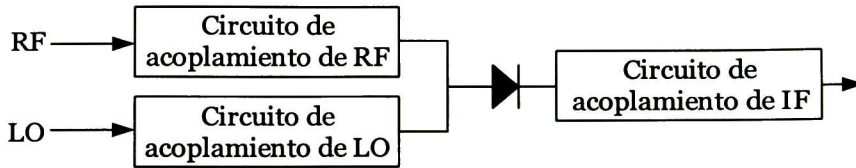


Fig. 2.5 Mezclador de diodo simple a bloques

2.2.2 Mezclador balanceado

Para obtener un mezclador balanceado-simple necesitamos tener una señal balanceada y otra simple. Una forma de realizar esto es utilizando “baluns” o acopladores híbridos, éstos reciben una señal y la desfasan 180° ó 90° para obtener a la salida 2 señales desfasadas referenciadas entre sí. Si utilizamos una señal IF diferencial de salida y una señal de entrada LO diferencial, esto produce que la componente de RF en la salida IF se elimine.

2.2.2.1 Mezclador de diodo balanceado

Los mezcladores de diodo más usados en frecuencias de microondas e incluso en ondas milimétricas son balanceados. Las ventajas de los mezcladores de diodo balanceados sobre los mezcladores de diodo simples son el rechazo de las respuestas espurias y productos de intermodulación, aislamiento inherente entre los puertos de LO y RF, en algunos casos aislamiento inherente entre los puertos de LO a IF o IF a RF y rechazo del ruido AM en el puerto de LO. La desventaja más importante de los mezcladores balanceados está en la necesidad de una gran potencia en el LO.

Los mezcladores balanceados disponibles en el mercado son componentes pequeños, ligeros, baratos y con ancho de banda. Además, en sistemas donde las bandas LO y RF se traslapan, los mezcladores balanceados deben usarse porque es imposible separar la LO de la RF por medio de filtrado.

Un mezclador balanceado simple consiste de dos elementos de mezcla de un simple diodo, que puede ser no más de dos diodos individuales, combinados por un acoplador híbrido de 180° ó 90° . Las señales del LO y RF son aplicadas a un par de los puertos del acoplador híbrido mutuamente aislados, y los elementos de mezcla (mezcladores) son

conectados al otro par de puertos. Los diodos en los dos mezcladores deben estar conectados a los puertos de tal forma que sus polaridades sean opuestas. Las salidas IF de los mezcladores individuales pueden ser combinadas por un acoplador híbrido o comúnmente conectadas en paralelo.

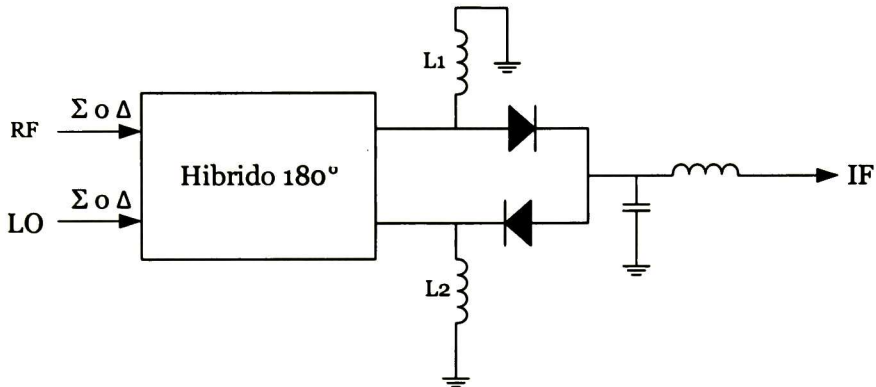


Fig. 2.6 Mezclador de diodo balanceado simple.

La Fig. 2.6 muestra un mezclador balanceado simple que usa un acoplador híbrido de 180 grados. Las señales de RF y LO están conectadas a un par de puertos mutuamente aislados, el mezclador de diodo balanceado (los diodos) está conectado al otro par de puertos.

Es esencial que los diodos trabajen en conducción en DC. Si los diodos están en circuito abierto en DC el mezclador no funciona. En el circuito de la Fig. 2.6, los inductores L1 y L2 realizan la llamada "IF return", cortocircuitan a tierra sus respectivas salidas de los diodos en la frecuencia de IF, también proveen un DC "return" donde el acoplador híbrido no lo hace. Si es necesario una polarización de DC, se pueden aplicar T's de polarización entre los híbridos y los diodos.

2.2.2.2 Mezclador activo balanceado

Un par de transistores de compuerta FET o BJT simples pueden ser combinados por acopladores híbridos de cuadratura o 180°, para crear un mezclador balanceado simple, como se muestra en la Fig. 2.6 para crear un mezclador balanceado simple. Las propiedades de un mezclador activo balanceado son: el aislamiento de la señal LO con la señal RF, rechazo a las respuestas espurias y rechazo al ruido del LO, básicamente las mismas que un mezclador de diodo balanceado.

El mezclador activo balanceado emplea el mismo tipo de acopladores híbridos y estructura de entrada como un mezclador de diodos, pero como la corriente de la señal de IF en los FETs están fuera de fase, siempre requieren de un acoplador híbrido para substraerla, la necesidad de un acoplador híbrido complica el circuito y su *layout*, por lo tanto, crea una desventaja.

Un mezclador FET balanceado simple puede ser realizado con la estructura diferencial mostrada en la Fig. 2.7. Los dos FETs conectados directamente al “balun” del puerto LO operan como interruptores, mientras que el FET de abajo es conectado al puerto de RF, opera como un elemento de transconductancia. El nodo de la conexión de las fuentes de los transistores superiores es una tierra virtual, por lo tanto, los FET’s operan como si sus fuentes estuvieran aterrizadas, además no existe voltaje de la señal de LO en el drenaje del FET inferior.

El drenaje de los dispositivos superiores deben ser cortocircuitados en la frecuencia LO, como en todos los mezcladores activos. Si la frecuencia IF está por debajo de la LO, el cortocircuito puede ser empleado por la conexión de los drenajes con un capacitor.

Para el diseño de este mezclador, la impedancia de salida IF es probablemente alta, así que la carga es resistiva y seleccionada para una apropiada ganancia. El acoplamiento de las impedancias de entrada RF y LO es esencialmente la misma en cualquier otro circuito de fuente común.

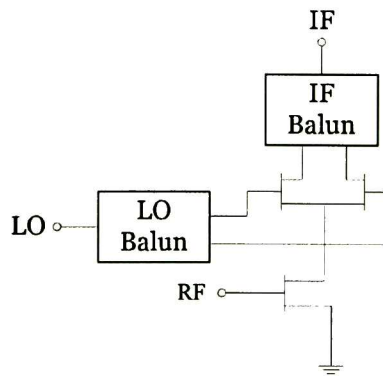


Fig. 2.7 Circuito mezclador FET balanceado.

2.2.3 Mezclador doblemente balanceado

El diseño de un mezclador doblemente balanceado es paralelo al diseño de un mezclador balanceado, si tomamos en cuenta que solo se necesitan dos etapas de un mezclador balanceado para realizar el mezclador doblemente balanceado.

2.2.3.1 Mezclador activo doblemente balanceado

El mezclador activo doblemente balanceado tiene la mayoría de características buenas como un mezclador de diodo doblemente balanceado, buen aislamiento de los puertos, amplio ancho de banda, rechazo del ruido AM en la compuerta y rechazo a todas las respuestas espurias de las frecuencias RF y LO. Los mezcladores doblemente balanceados necesitan de “baluns” en todos los puertos; estos “baluns” algunas veces pueden ser implementados como circuitos activos, haciendo que sea práctica la integración del mezclador.

La Fig. 2.8 muestra un mezclador activo doblemente balanceado con sus “baluns”. Puede ser visto como una conexión balanceada de dos mezcladores balanceados como el de la Fig. 2.7.

La frecuencia LO es usualmente aplicada a los transistores superiores y la RF a los de abajo. Como en el mezclador balanceado los dispositivos superiores trabajan como interruptores, su punto de polarización se encuentra en la región lineal, mientras que los transistores inferiores tienen un punto de polarización en la región de saturación.

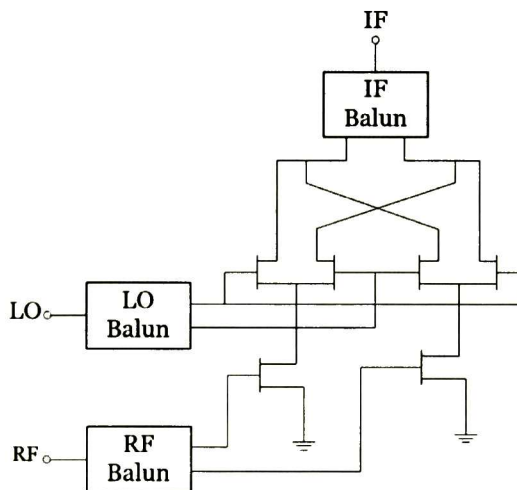


Fig. 2.8 Mezclador FET doblemente balanceado

2.2.3.2 Mezclador celda de Gilbert

Los “baluns activos” son amplificadores lineales con dos salidas que tienen amplitudes iguales pero con un desfase de 180 grados. Estos pueden proveer la separación de fase para los mezcladores balanceados. Estos “baluns” son mucho más pequeños que los

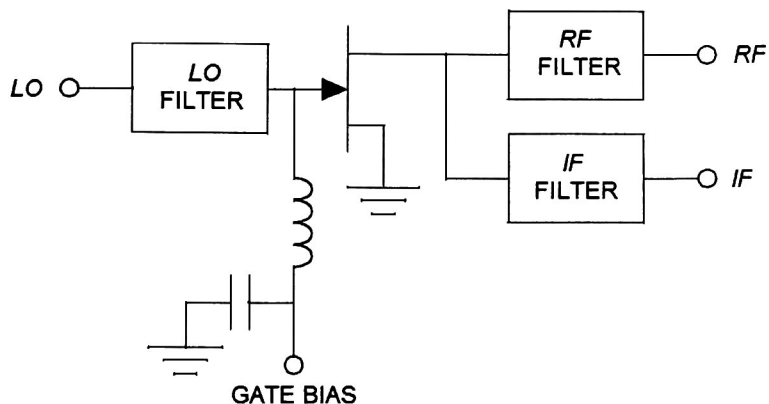


Fig. 2.10 Circuito básico del mezclador FET resistivo simple.

Mezcladores FET resistivos pueden lograr bajas pérdidas por conversión con baja potencia de LO. En bajos niveles de LO, las impedancias de entrada RF y salida IF son usualmente altas y la polarización de CD en compuerta deberá ajustarse cuidadosamente. En niveles bajos de LO, el rendimiento de distorsión es pobre, a menudo peor que la de los mezcladores de diodo. A medida que el nivel de LO es incrementado, el rendimiento de distorsión mejora, la polarización de CD óptima se convierte más negativa, y las pérdidas por conversión se convierten menos sensibles a la CD.

Tabla 2.1 Comparación entre mezcladores FET resistivos simples encontrados en la literatura con tecnologías GaAs, GaN y CMOS y el propuesto en este trabajo.

| Autor | Tecnología | F_{RF} [GHz] | F_{IF} [GHz] | F_{LO} [GHz] | CL [dB] | IIP_3 [dBm] | P_{LO} [dBm] | P_{RF} [dBm] |
|-------|------------|-------------------|-------------------|-------------------|------------|------------------|-------------------|-------------------|
| [10] | GaAs | 10.3 | 1.5 | 8.8 | 6.5 | - | 10 | -7 |
| [11] | GaAs | 1.9 | 0.25 | 1.65 | 6.5 | 6 | 10 | -15 |
| [12] | GaAs | 1.9 | 0.11 | 1.79 | 7 | - | 0 | |
| [13] | GaAs | 28 | 1 | 27 | 7.8 | 20 | 10 | |
| [14] | CMOS | 62 | 2 | 60 | 11.6 | 16.5- | 4 | |
| [15] | GaN | 1.7 | 0.2 | 1.9 | 9.5 | 27 | 14 | -5 |
| [16] | GaN | 10-12 | 0-1.8 | 8-10 | 6.9-8 | 22 | 15 | |
| [17] | GaN | 6-18 | 0-6 | 6-18 | 10.5-16 | 20-28 | | |

Anteriormente se mencionó que el propósito de este trabajo es realizar un mezclador FET resistivo simple. Aunque se han reportado algunos mezcladores FET resistivos simples en diferentes tecnologías como GaAs, CMOS y GaN ocasionalmente se encuentran de forma comercial. En la Tabla 2.1 se observa la comparación entre mezcladores FET resistivos simples encontrados en la literatura y el propuesto en este trabajo.

En todos los mezcladores anteriormente mencionados utilizan un voltaje de polarización igual a 0 V, a excepción del mezclador realizado en tecnología CMOS [14] que utiliza un voltaje de polarización pequeño para mejorar el IMD.

2.3 Terminología de radiofrecuencia

Es necesario conocer la terminología básica para el diseño de circuitos de aplicaciones de radiofrecuencia, estos parámetros son indispensables para caracterizar nuestros circuitos y calificar su efectividad, y así, tratar de mejorarlos. En la mayoría de los sistemas electrónicos las mediciones son expresadas en potencia. En los sistemas de comunicaciones la potencia de la señal de RF a transmitir debe ser mayor que la potencia del ruido. La unidad de medida de la potencia es el decibel.

El decibel (“dB”) se define como “la unidad utilizada para expresar la magnitud de una modificación en una señal o nivel sonoro”. El decibel, propuesto en un principio como “magnitud de relación” de parámetros (voltaje V, corriente I, potencia P, densidad de flujo B, ruido N, etc.) puede utilizarse como “magnitud de medida” cuando a uno de los parámetros de referencia se le asigna un valor constante [18]. Por otro lado, el dBm es una medida de potencia absoluta y no una razón de potencia. La terminación de “m” indica un nivel de potencia referido a un mili-watt, donde, la impedancia característica usualmente utilizada en RF son 50 Ω .

2.3.1 Pérdidas o ganancia por conversión

Las pérdidas o ganancia por conversión son parámetros utilizados en los mezcladores y es dependiente del tipo de mezclador, activo o pasivo (ganancia y pérdidas para los mezcladores activos y pasivos respectivamente).

Las pérdidas por conversión es una medición de la eficiencia con que el mezclador traslada la frecuencia de la señal de entrada RF a la señal de salida IF. Las pérdidas van a depender de la impedancia de entrada del circuito RF, la impedancia de salida del circuito IF y del nivel de potencia de la señal de LO. Las pérdidas típicas de un mezclador pasivo con diodo son aproximadamente 6 dB.

La ganancia por conversión se presenta en los mezcladores activos que normalmente tienen un amplificador interno que amplifica y provee una señal de IF que es mayor que la potencia de entrada de la señal de RF [19]. La ganancia típica de un mezclador activo es aproximadamente 10 dB, las pérdidas y ganancia por conversión son expresadas con un valor positivo en dB y están dadas por:

$$Conversion_{[dB]} = P_{IFOUT[dBm]} - P_{RFIN[dBm]} \quad (1.4)$$

2.3.2 Distorsión armónica

La *distorsión armónica* o *distorsión de amplitud* son los múltiplos no deseados de una onda sinusoidal de frecuencia simple que se crean cuando la onda se aplica en un dispositivo no lineal, como un amplificador de gran señal [2].

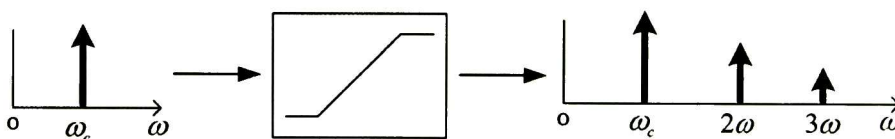


Fig. 2.11 Distorsión armónica presenta en dispositivos no lineales.

La frecuencia original de entrada es la primera armónica y se le llama *frecuencia fundamental*. La no linealidad de un dispositivo puede ser descrita a través de una serie de potencias:

$$y(t) = C_o + C_1x(t) + C_2x(t)^2 + C_3x(t)^3 + \dots \quad (1.5)$$

donde $x(t)$ representa la señal de entrada ya sea de una señal o de la mezcla de varias. El término $C_1x(t)$ representa el término lineal del dispositivo y posee las características de la señal de entrada, siendo C_1 la ganancia asociada. El término $C_2x^2(t)$ representa un nivel de CD, armónicos y productos de intermodulación de segundo orden. Entonces, el término $C_3x^3(t)$ incluye productos y armónicos de tercer orden, y así sucesivamente, mientras que C_o es un nivel de offset. La distorsión armónica de segundo orden es la relación de la amplitud RMS de la frecuencia de la segunda armónica a la amplitud RMS de la frecuencia fundamental y así sucesivamente.

$$HD_2 = \frac{|C_2|}{|C_1|} \quad (1.6)$$

A la relación de las amplitudes RMS combinadas de las armónicas superiores con la amplitud de la frecuencia fundamental se le llama *distorsión armónica total* (TDH por sus siglas en inglés).

$$TDH = \frac{\sqrt{C_2^2 + C_3^2 + \dots + C_n^2}}{|C_1|} \quad (1.7)$$

2.3.3 Punto de compresión 1-dB

Para un dispositivo lineal, la potencia de salida es meramente una fracción fija de la potencia de entrada. Esto incluye mayormente a dispositivos pasivos tal como conectores, cable, seguidores de onda, etc. Dispositivos no lineales muestran un comportamiento complejo cuando la potencia de entrada es comparada a la potencia de salida.

Sin embargo, la mayoría de los dispositivos no lineales tienden a tener más pérdidas con el incremento de la potencia de entrada. Dispositivos como amplificadores, mezcladores e interruptores tienden a llenar esta categoría. En algún nivel de potencia, la respuesta de ganancia del dispositivo será reducida por una específica cantidad. Este nivel de potencia se dice que es el punto de compresión. Muy a menudo, ingenieros de microondas se refieren a 1 dB al punto de compresión, pero dos o tres dB puntos de compresión son muy importantes en cadenas de amplificadores de potencia [20]. En la Fig. 2.12 se observa el punto de compresión de 1 dB.

En el mezclador, por arriba del punto de compresión, el nivel de la señal de salida de frecuencia intermedia (IF) deja de seguir a la respuesta ideal. Un mezclador tiene el punto de compresión de 1dB especificado como un nivel de entrada. Se define como la señal de entrada de un tono simple en el cual la salida del mezclador cae 1dB por debajo del nivel esperado.

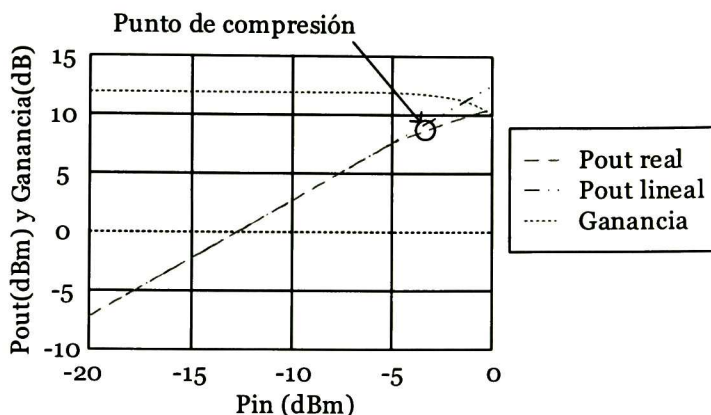


Fig. 2.12 Punto de compresión de 1dB.

2.3.4 Distorsión por intermodulación

Para demostrar la linealidad de un circuito no lineal no es suficiente realizar mediciones de un solo tono, por lo tanto, en la práctica existen mediciones de dos o más tonos que nos indican qué tan lineal es nuestro dispositivo. Cuando más de una componente de frecuencia es aplicada a un circuito no lineal se manifiesta un efecto llamado distorsión por intermodulación (IMD por sus siglas en inglés).

La intermodulación son las frecuencias no deseadas del producto cruzado (sumas y diferencias) generadas cuando dos o más tonos son aplicadas en un dispositivo no lineal. Por lo tanto, se presentan las componentes fundamentales y los armónicos de éstas, además, también aparecen componentes de combinaciones entre ellas. Alguno de los componentes generados por la combinación puede caer dentro de la banda de interés y producir efectos no deseados en los sistemas de comunicaciones.

En la Fig. 2.13 se muestra los productos de intermodulación. Los componentes de color azul son los armónicos de los dos tonos, las naranjas son los productos de intermodulación de segundo orden y las verdes son los productos de intermodulación de tercer orden, estas últimas son las que producen un efecto nocivo para los circuitos, ya que son las más cercanas a las frecuencias de interés.

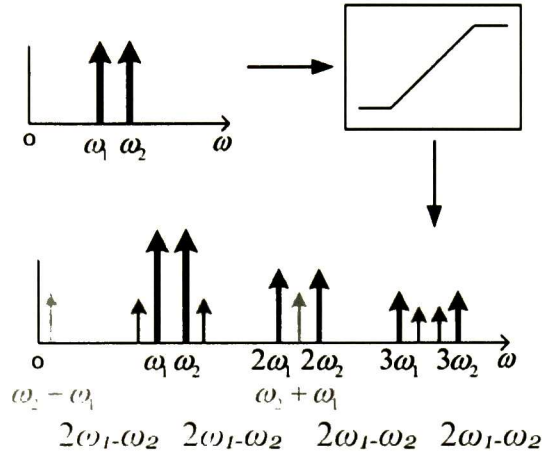


Fig. 2.13 Productos de intermodulación.

En un mezclador los productos de tercer orden que pueden producir algún efecto en la banda de la frecuencia intermedia (IF) son $(2\omega_2 - \omega_1)$ -LO y $(2\omega_1 - \omega_2)$ -LO, Fig. 2.14.

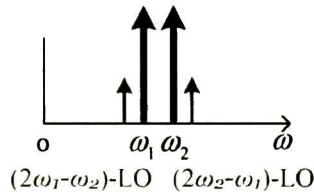


Fig. 2.14 Productos de intermodulación de tercer orden en el mezclador.

2.3.4.1 Punto de intercepción de tercer orden

Si se grafican los niveles de potencia $P(\omega_1)$ o $P(\omega_2)$ de las frecuencias fundamentales de las señales de IF y $P(2\omega_2 - \omega_1)$ de los componentes de tercer orden respecto a la potencia de entrada y se extrapolan, llegará un punto en que las dos serían iguales. Esto se conoce como el "punto de intercepción de tercer orden", TOI o IP₃.

Cuanto mayor sea la IP₃, más potencia puede manejar un amplificador o mezclador. En particular, se define como el valor que debe tener la amplitud de la señal de entrada para que el término de tercer orden tenga la amplitud deseada. El punto de intercepción se calcula a partir de alguna medición, ésta debe ser al menos 10 dBm por debajo del punto de compresión de 1 dB. Los dos tonos que se aplican deben ser cercanos en frecuencia ω_1 y ω_2 . Después, se miden los componentes de la frecuencia fundamental y el producto de intermodulación de 3^{er} orden como se indica en la Fig. 2.15.

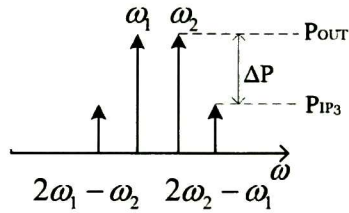


Fig. 2.15 Productos de intermodulación de tercer orden y frecuencias fundamentales.

Se debe tomar en cuenta que los productos de intermodulación de 3^{er} orden aumentan 3 veces por cada dB de potencia de entrada y 3 veces más rápido que la señal deseada de IF, como se ilustra en la Fig. 2.16. Es así que es posible calcular gráficamente IIP3 (nivel de entrada de IP3) y OIP3 (nivel de salida de IP3). Este proceso es conocido como prueba de dos tonos.

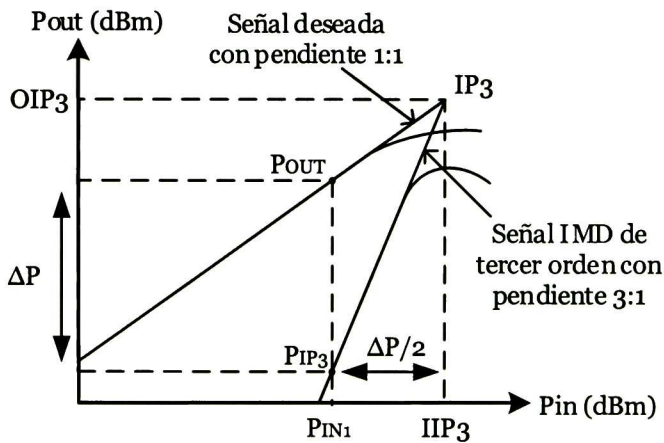


Fig. 2.16 Punto de intercepción de tercer orden.

La señal ideal deseada tiene una pendiente 1:1 y la recta de los productos de intermodulación de 3^{er} orden una pendiente equivalente a 3:1, con respecto a la entrada, el valor de OIP3 es calculado con ayuda de las siguientes relaciones [21]:

$$OIP3 - P_{OUT1} = IIP3 - P_{IN1} \quad (1.8)$$

$$OIP3 - P_{IP3} = 3(IIP3 - P_{IN1}) \quad (1.9)$$

sustituyendo tenemos que

$$OIP3 = \frac{3}{2} P_{OUT1} - \frac{1}{2} P_{IP3} \quad (1.10)$$

$$IIP3 = \frac{\Delta P}{2} + P_{IN1} \quad (1.11)$$

2.3.5 Figura y factor de ruido

Un parámetro importante para los sistemas electrónicos es el ruido, y un tipo de medida es la figura de ruido (NF por sus siglas en inglés) o factor de ruido (F). El factor de ruido es el cociente de la relaciones de potencia señal a ruido en la entrada entre la relación de potencia señal a ruido en la salida [2].

$$F = \frac{SNR_{in}}{SNR_{out}} \quad (1.12)$$

donde la relación señal a ruido (SNR) es la relación de nivel de la señal de con respecto al nivel de ruido, y está dada por:

$$SNR = \left(\frac{V_s}{V_n} \right)^2 \quad (1.13)$$

Todos los circuitos agregan ruido a las señales, si tomamos en cuenta que el nivel de ruido es inversamente proporcional, entonces, cuanto más grande sea el nivel menor será la relación señal a ruido, por lo tanto, si tenemos un SNR elevado mejor será el funcionamiento de nuestro circuito. La figura de ruido es solo el valor del factor de ruido expresado en dB, y es comúnmente usado.

$$NF = 10 \log F \quad (1.14)$$

2.3.6 Aislamiento

El aislamiento es la cantidad de potencia que se fuga de un puerto a otro, LO a RF, LO a IF y RF a IF. Cuando el aislamiento es alto la cantidad de potencia de fuga entre los puertos será muy pequeña, esto es de mucha ayuda ya que evita que el mezclador se auto-mezcle cuando la LO pasa a través de la entrada RF del mezclador y vuelve a ser modulada con la LO y DC, por lo tanto, se crean dos componentes en la salida IF (una no deseada).

2.4 Conclusiones

Los mezcladores son circuitos que forman parte de los sistemas de transmisión y recepción de radiofrecuencia donde tienen la importante misión de trasladar de una frecuencia a otra de cualquier señal eléctrica sin modificar la información que éstas llevan.

Aunque existen diferentes tipos y topologías de mezcladores, el mezclador a escoger por el diseñador dependerá de la tecnología de fabricación, las ventajas y desventajas que puedan tener, la simplicidad del diseño y el costo de producción.

El mezclador es uno de los circuitos más fáciles de realizar de los sistemas de comunicaciones inalámbricas, con solo aplicar dos señales de entrada (LO y RF) a un dispositivo no lineal se obtiene una salida mezclada IF, el problema aparece cuando se quiere realizar un mezclador eficiente, es relativamente difícil lograr que todos los parámetros que miden el rendimiento cumplan con nuestras expectativas.

Capítulo 3

Modelado de transistores

Para realizar el diseño de un circuito electrónico con dispositivos concentrados o distribuidos necesitamos conocer el comportamiento de los elementos a utilizar en nuestro diseño. Por lo tanto, desarrollar el modelo del transistor que vamos a utilizar es una parte importante para poder realizar las simulaciones correspondientes. Aunque existen diferentes maneras de modelar un transistor, el modelado de circuito eléctrico equivalente o compacto es el más óptimo en nuestro caso, tomando en cuenta las herramientas que se tienen a la mano, por ejemplo, el transistor, software de simulación y equipos de medición. El modelo del transistor simulará el funcionamiento de éste, tanto en pequeña señal como en gran señal, el comportamiento se obtendrá de las mediciones en alta frecuencia y DC obtenidas de los equipos de medición.

3.1 Introducción

Cuando se va a realizar el diseño de un circuito electrónico, se tiene que estar seguro que el software de simulación que se va a utilizar tenga la capacidad de representar con una alta precisión el desempeño de los elementos a emplear, tanto dispositivos pasivos como activos, por ejemplo, el transistor que es un dispositivo esencial en el diseño electrónico. Se necesita que las simulaciones sean capaces de calcular variables con exactitud, como corrientes, voltajes, impedancias, ruido, etc., por lo tanto, el uso de buenos modelos es indispensable [22].

El modelo de un transistor es una representación matemática del dispositivo físico, que se realiza para hacer el análisis de una manera relativamente más fácil [23, 24].

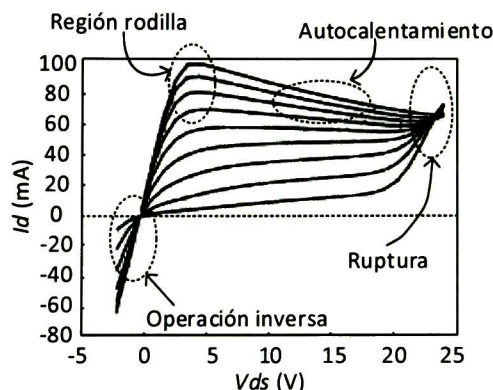


Fig. 3.1 Zonas de operación críticas debido a que el comportamiento eléctrico está dominado por efectos físicos.

Algunas empresas fundidoras proveen a sus consumidores con modelos de sus transistores, pero estos no presentan una buena precisión o están diseñados para describir solamente el comportamiento básico del transistor, por esto, es conveniente realizar el modelado del que se utilizara.

Al momento de realizar el modelo de un transistor tenemos que tener bien definida la aplicación y los rangos de operación del transistor, ya que, los requerimientos del modelo, como puntos de polarización, frecuencias, temperaturas, o niveles de potencia van a depender del tipo de circuitos [22, 25]. Sin embargo, el modelo tiene que presentar una respuesta con alta precisión, aunque, existen algunas zonas de operación críticas de los transistores Fig. 3.1, donde es muy difícil cumplir con esta meta debido a que el comportamiento eléctrico es dominado por efectos físicos [22].

Los modelos de transistores comúnmente se pueden clasificar en dos tipos, modelos físicos y modelos empíricos [26]. Los modelos físicos utilizan datos físicos, como dimensiones geométricas y propiedades físicas de los materiales, además, aplican algún conjunto de ecuaciones físicas que describen el desempeño del componente.

El problema de este tipo de modelado es que los valores de las propiedades del material o dimensiones son difíciles de conseguir para los dispositivos comerciales, además, requieren de mucho tiempo de cómputo para resolver ecuaciones diferenciales no lineales que no pueden ser resueltas de una forma analítica [27].

Existen diferentes formas de hacer un modelado empírico pero todos se basan en un conjunto de mediciones eléctricas aplicadas al transistor en algunos puntos de polarización o rangos donde trabajará, que son utilizadas para extraer datos o desarrollar ecuaciones analíticas que

representan la conducta del transistor. Se caracterizan por presentar un menor tiempo de cómputo y facilidad para implementar una simulación.

Los modelos basados en tablas son un conjunto de matrices con valores que representan un dispositivo o parámetros de un elemento de un circuito eléctrico equivalente bajo alguna condición de operación, se caracterizan por incrementar la velocidad de la simulación del circuito [28].

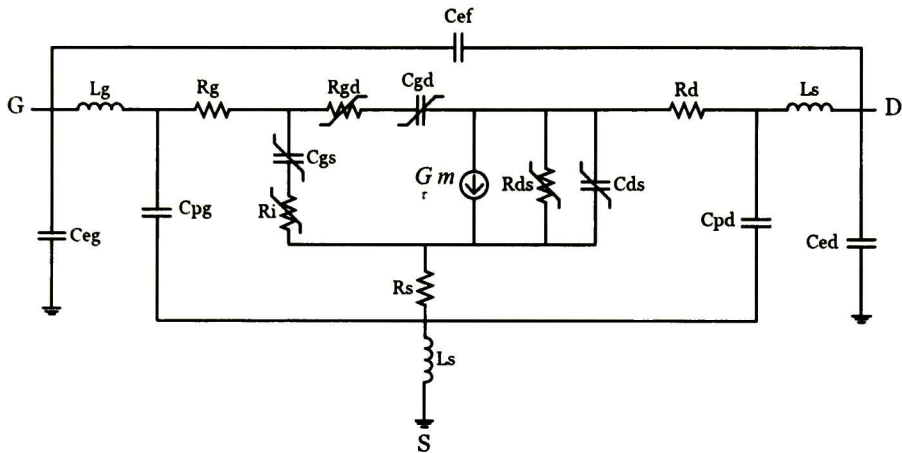


Fig. 3.2 Circuito eléctrico equivalente de un transistor para un modelo compacto de RF.

También, existen modelos con ecuaciones analíticas que ajustan a los valores de los parámetros de una medición [23, 26]. El modelado basado en circuito eléctrico equivalente o también llamado modelo compacto, es una representación del transistor a través de un conjunto de componentes concentrados pasivos (inductores, capacitores, resistores) y fuentes de corriente controladas, que, simulan el comportamiento del transistor. Los modelos matemáticos de cada uno de los elementos concentrados son extraídos de mediciones eléctricas en CD y mediciones en alta frecuencia, generalmente, son de corriente pulsada I-V y parámetros S [25]. Se caracterizan por ser fácilmente implementados en software de simulación de circuitos y la topología del circuito está basada en la estructura del transistor. La Fig. 3.2 muestra el circuito eléctrico equivalente de un transistor para un modelo compacto de RF.

3.2 Modelado del transistor

El modelo del transistor que se presenta en esta tesis es del tipo circuito eléctrico equivalente o compacto, dado que, se va utilizar un dispositivo comercial HEMT del cual no conocemos sus características físicas y que

además tenemos la facilidad de realizarlo en el software de simulación ADS.

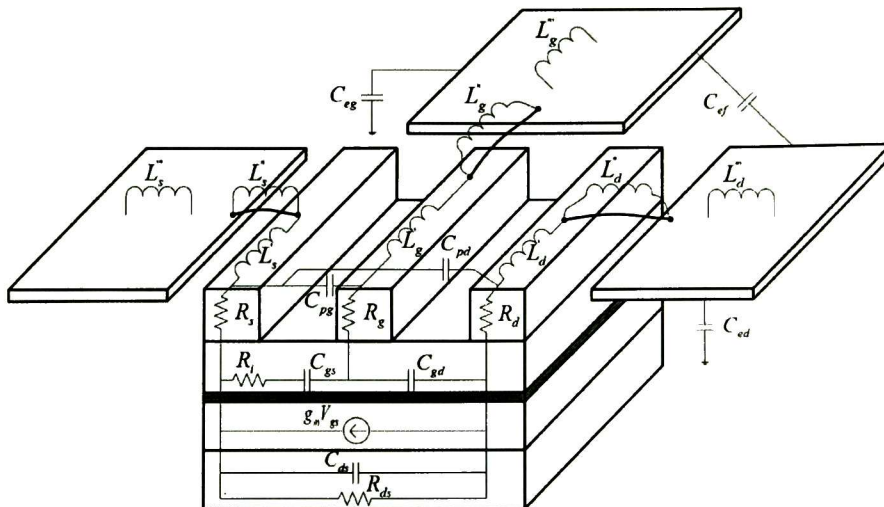


Fig. 3.3 Circuito eléctrico equivalente de la Estructura de un transistor HEMT.

El modelo de circuito eléctrico equivalente tiene una topología que en principio está basada en una descripción física aproximada de la estructura del transistor.

La topología no solo está dada por la necesidad de reproducir los datos de las mediciones, además, por reproducir los efectos electromagnéticos producidos por la estructura [27]. Existen diferentes topologías para modelar un transistor HEMT, estas van a depender de la tecnología de fabricación, encapsulado, estructura, etc. que presente el transistor a modelar. La topología a utilizar es la mostrada en la Fig. 3.2, ya que, es la que presenta una mejor aproximación para el transistor utilizado. En la Fig. 3.3 se puede observar la estructura de un transistor HEMT con su respectivo circuito eléctrico equivalente.

El transistor HEMT (High Electron Mobility Transistor) es un dispositivo derivado de los MESFETs, este dispositivo utiliza una tecnología avanzada de crecimiento de un material epitaxial y técnicas de bandas prohibidas que nos permiten alcanzar una alta velocidad y bajo ruido [29], por lo tanto, es muy utilizado en aplicaciones de radiofrecuencia.

Como el modelado compacto está basado en mediciones de radiofrecuencia y corriente-voltaje, es necesario utilizar equipos de medición para extraer los parámetros S y los datos de corriente-voltaje pulsada (curvas de I-V), esto se logra por medio de un analizador de redes PNA-X N5242A, cuyo rango de operación es de 10 MHz-26.5 GHz, y el sistema de medición de corriente pulsada AU4759 respectivamente.

Antes de realizar las mediciones correspondientes es necesario realizar las calibraciones correspondientes, en el caso del AU4759 se calibran los pulsadores con diferentes cargas patrón, para el PNA-X se calibran los puertos con la calibración SOLT y después se realiza el desincrustamiento de la las líneas de la base de prueba a través de la TRL.

Las mediciones que se realizaron son pulsadas para disminuir los efectos de temperatura y trampas [30], estas son algunas no idealidades que pueden presentarse cuando se realizan mediciones estáticas de CD I-V. Los pulsos de mediciones pulsadas tienen que ser cortos con un tiempo relativamente largo entre cada pulso para un estado en reposo constante [23], el punto de reposo debe ser el voltaje de polarización al cual va a trabajar el transistor y el ancho de los pulsos para transistores de microondas está alrededor de 100 ns, el periodo de reposo está en el orden de los 100 ms [31].

El modelo se puede dividir en 2 partes, modelado de pequeña señal, que predice el comportamiento de alta frecuencia, y modelado de gran señal que describe la conducta en CD y algunas características de potencia [26]. Además, a las etapas anteriores se le puede agregar un modelo térmico que describe el efecto de la temperatura en el transistor.

3.2.1 Modelado de pequeña señal

El modelado en pequeña señal se divide en dos partes, extracción de los elementos extrínsecos y extracción de los elementos intrínsecos. La Fig. 3.4 muestra los elementos extrínsecos e intrínsecos de transistor en pequeña señal. Los elementos extrínsecos o parásitos, se producen por los *pads* y *bond-wires* del transistor, estos no cambian con el punto de polarización aplicado al transistor. Los elementos intrínsecos están dados por la estructura interna del transistor y sus valores cambian con el punto de polarización.

Los elementos extrínsecos se extraen a través de mediciones en Cold FET y los elementos intrínsecos con las mediciones en Hot FET con diferentes de punto de polarización (rango de operación del modelo), para poder obtener los valores de los intrínsecos antes de debe realizar un desincrustamiento de los elementos extrínsecos.

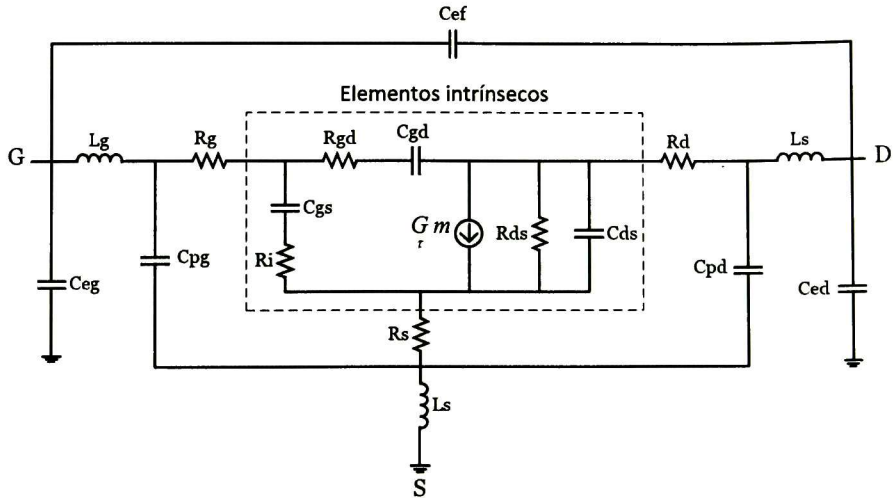


Fig. 3.4 Elementos extrínsecos e intrínsecos del transistor en pequeña señal.

3.2.1.1 Cálculo de resistores e inductores extrínsecos

Para poder realizar la extracción de los resistores e inductores extrínsecos es necesario realizar el desincrustamiento de los capacitores producidos por el encapsulado del transistor C_{eg} , C_{ed} y C_{ef} . Estos forman una red de dos puertos tipo delta donde el puerto 1 y el puerto 2 son la compuerta y drenaje del transistor respectivamente. Los capacitores son C_{eg} capacitor encapsulado en la compuerta, C_{ed} en el drenaje y C_{ef} de retroalimentación entre la compuerta y drenaje [32].

La extracción de los resistores e inductores extrínsecos producidos por los “bond-wires” y contactos óhmicos, se realizan a través de una medición en “cold” FET en directa (para un transistor de empobrecimiento), donde, se aplica un voltaje en la compuerta mayor a 0 ($V_{gs} > 0$ V) y un voltaje en drenaje igual con 0 ($V_{ds} = 0$ V) como se muestra en la Fig. 3.5 A), el efecto que presenta la entrada y la salida será mayormente inductivo [33] (Dambrine *et al.*). Después, Reynoso *et al.* propone abrir el circuito en CD como se observa en la Fig. 3.5 B) para garantizar que no existe una corriente por el drenador [34], siendo esto la causa por la cual el cálculo de la R_g es diferente entre lo obtenido en CD y alta frecuencia con el método de Dambrine *et al.*

El método de Dambrine *et al.* se basa en los parámetros Z medidos para calcular de manera directa los elementos extrínsecos R_s , L_s , R_d y L_d , el problema se muestra a la hora de calcular la R_g . Los métodos Dambrine *et al.* y Reynoso *et al.* son similares, con la diferencia, que, en el último es necesario obtener las capacitancias parásitas para obtener las inductancias, los dos necesitaban de varios niveles de corriente a través de la compuerta, con esto, es posible dañar el transistor.

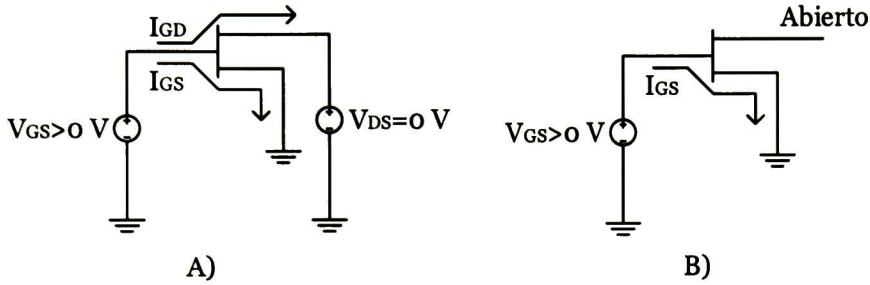


Fig. 3.5 A) Metodo de Dambrine *et al.* con un $V_{DS}=0$ V. B) Metodo de Reynoso *et al.* con drenador abierto.

Después, Zarate *et al.* implementó un método donde solo es necesario conducir una pequeña corriente en la compuerta para poder calcular la resistencia de compuerta R_g , además, modeló el circuito eléctrico equivalente del diodo Schottky con un resistor (R_o) y capacitor (C_o) en paralelo como se muestra en la Fig. 3.6, donde C_o y L_g son obtenidos a través de una regresión lineal de la ecuación (3.5), L_g se presenta como el valor de la pendiente menos el valor de la inductancia de la fuente L_s , y C_o es el inverso del valor de $\omega(\text{Im}(Z_{11}))$ cuando ω^2 es igual con 0 [35].

$$R_s = \text{Re}(Z_{12}) \quad (2.1)$$

$$L_s = \frac{\text{Im}(Z_{12})}{\omega} \quad (2.2)$$

$$R_d = \text{Re}(Z_{22}) - \text{Re}(Z_{12}) \quad (2.3)$$

$$L_d = \frac{\text{Im}(Z_{22}) - \text{Im}(Z_{12})}{\omega} \quad (2.4)$$

$$\omega \text{Im}(Z_{11}) = \omega^2 (L_g + L_s) - \frac{1}{C_0} \quad (2.5)$$

El problema con este método se ubica al momento de tratar de encontrar con precisión el valor de la frecuencia de resonancia ω^* donde la parte imaginaria de Z_{11} es igual a 0, al momento de querer obtener el valor de R_g .

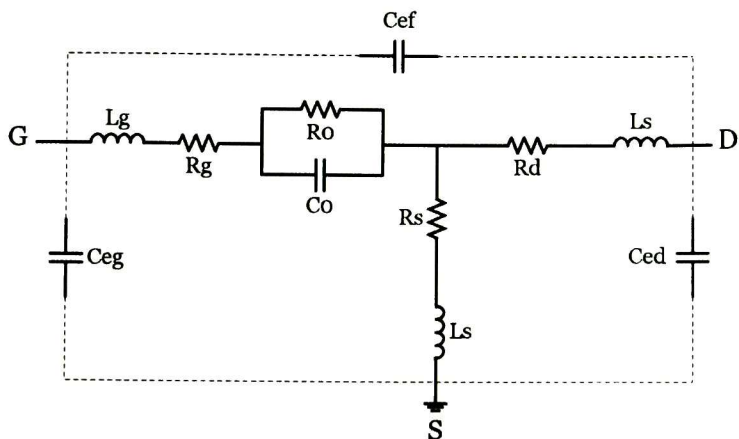


Fig. 3.6 Circuito eléctrico equivalente de un transistor en "cold" FET en directa y drenador abierto.

Para solucionar el problema del resistor de compuerta R_g Reynoso *et al.* presenta que de una regresión lineal de la ecuación (3.6) se puede obtener la R_g para frecuencias altas, donde, R_g es el valor de $\text{Re}(Z_{11}-Z_{12})$ cuando el inverso de ω^2 es igual con 0 [36]:

$$\text{Re}(Z_{11}-Z_{12}) = R_g + \frac{1}{R_0 C_0^2} \left(\frac{1}{\omega^2} \right) \quad (2.6)$$

3.2.1.2 Cálculo de capacitores extrínsecos

El cálculo de los elementos extrínsecos capacitivos está basado en los parámetros Y de las mediciones en "cold" FET [33] en inversa para un transistor de empobrecimiento, donde, el voltaje aplicado a la compuerta V_g tiene que ser mucho menor al voltaje de pinch-off V_p ($V_g \ll V_p$) y el voltaje en drenaje V_d igual con 0 V ($V_d=0$ V). La Fig. 3.7 muestra la polarización para una medición en "cold" FET para un transistor de empobrecimiento.

Antes de realizar la extracción de las capacitancias extrínsecas es necesario eliminar los efectos de los capacitores del encapsulado (C_{eg} , C_{ed} y C_{ef}) y de las inductancias extrínsecas calculadas anteriormente (L_g , L_d y L_s). Primero las capacitancias a través de los parámetros Y, y después las inductancias con los parámetros Z. Las resistencias parásitas no producen efectos sobre la parte imaginaria de los parámetros Y, a frecuencias por debajo de 5 GHz, por lo tanto no es necesario realizar el desincrustamiento de estas.

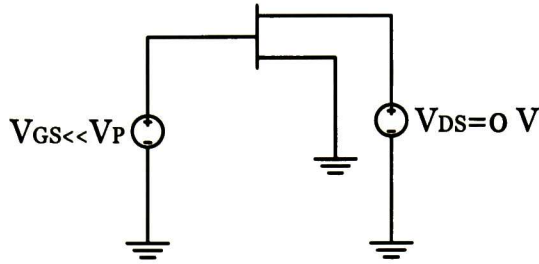


Fig. 3.7 Polarización para una medición en “cold” FET para un transistor de empobrecimiento.

Como el drenaje y la fuente están bajo el mismo potencial se espera que la región de agotamiento de la compuerta sea uniforme y simétrica [37]. Al mismo tiempo, el canal del transistor está completamente cerrado lo que produce un efecto mayormente capacitivo. Por lo tanto, el circuito eléctrico equivalente del transistor bajo condiciones de “cold” FET en inversa es el mostrado en la Fig. 3.8.

Existen algunos métodos para la extracción de las capacitancias parásitas, el método de White y Healy [38] convierte la etapa del FET intrínseca en un circuito T de capacitores y de los cuales todos tienen el mismo valor. El método Caddemi *et al.* [39] utiliza el mismo circuito T intrínseco pero con la diferencia que utiliza dos diferentes valores de capacitancias C_o y C_b . Zarate *et al.* [35] propone que la capacitancia C_o del método de Caddemi *et al.* es la misma obtenida en la medición de “cold” FET en directa.

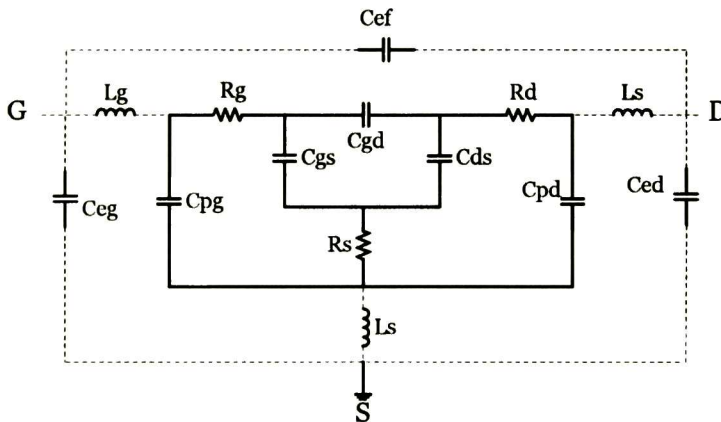


Fig. 3.8 Circuito eléctrico equivalente en “cold” FET en inversa.

Todos los métodos anteriores toman en cuenta como teoría que existe una igualdad entre las capacitancias extrínsecas C_{pg} y C_{pd} , por lo tanto, esto

3.2.1.4 Cálculo de elementos intrínsecos

Después de haber desincrustado los elementos extrínsecos de la medición de “hot” FET, obtenemos los parámetros Y del transistor intrínseco, habilitando la posibilidad de definir los valores de los elementos intrínsecos de la Fig. 3.10

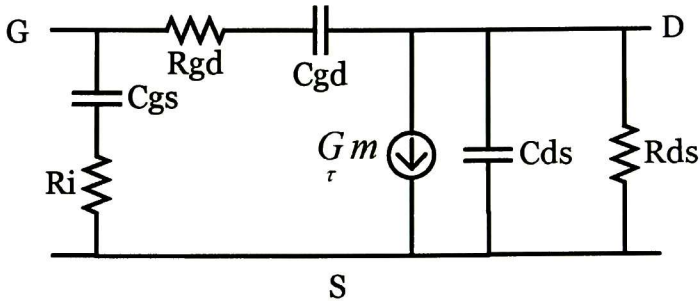


Fig. 3.10 Circuito eléctrico equivalente del transistor FET intrínseco.

El circuito fue propuesto por Berroth y Bosh [41] y se obtienen los valores de los elementos a través de análisis de nodos de los parámetros Y. Las ecuaciones que definen los elementos son:

$$C_{gs} = \frac{[\text{Im}(Y_{11}) + \text{Im}(Y_{12})]^2 + [\text{Re}(Y_{11}) + \text{Re}(Y_{12})]^2}{\omega [\text{Im}(Y_{11}) + \text{Im}(Y_{12})]} \quad (2.10)$$

$$C_{gd} = \frac{\text{Im}(Y_{22}) + \text{Im}(Y_{12})}{\omega} \quad (2.11)$$

$$C_{gd} = -\frac{\text{Im}(Y_{12})}{\omega} \left[1 + \frac{\text{Re}(Y_{12})^2}{\text{Im}(Y_{12})^2} \right] \quad (2.12)$$

$$R_i = \frac{\text{Re}(Y_{11}) + \text{Re}(Y_{12})}{[\text{Im}(Y_{11}) + \text{Im}(Y_{12})]^2 + [\text{Re}(Y_{11}) + \text{Re}(Y_{12})]^2} \quad (2.13)$$

$$R_{ds} = \frac{1}{\text{Re}(Y_{22}) + \text{Re}(Y_{12})} \quad (2.14)$$

$$R_{gd} = -\frac{\text{Re}(Y_{12})}{\text{Im}(Y_{12})^2 + \text{Re}(Y_{12})^2} \quad (2.15)$$

$$g_m = \sqrt{[(\text{Im}(Y_{21}) - \text{Im}(Y_{12}))^2 + (\text{Re}(Y_{21}) - \text{Re}(Y_{12}))^2]} [1 + \omega^2 R_i^2 C_{gs}^2] \quad (2.16)$$

$$\tau = -\frac{1}{\omega} \text{atg} \left[\frac{\text{Im}(Y_{21}) - \text{Im}(Y_{12}) + \omega R_i C_{gs} (\text{Re}(Y_{21}) - \text{Re}(Y_{12}))}{\text{Re}(Y_{21}) - \text{Re}(Y_{12}) - \omega R_i C_{gs} (\text{Im}(Y_{21}) - \text{Im}(Y_{12}))} \right] \quad (2.17)$$

3.2.2 Modelado de gran señal

Las simulaciones no lineales de los circuitos activos son importantes para el diseño de circuitos electrónicos como: mezcladores, osciladores, generadores de armónicos y amplificadores de potencia. Dichas simulaciones nos permiten conocer los efectos no lineales de nuestro dispositivo [29]. Los modelos no lineales del FET pueden ser físico, basado en tablas, empírico y muy recientemente modelado basado en redes neuronales artificiales (ANN por sus siglas en inglés) [22, 29].

El modelado de gran señal tiene como función ajustar el comportamiento de los elementos no lineales como los componentes intrínsecos del transistor, los elementos que son altamente no lineales son las capacitancias C_{gs} y C_{gd} , y la fuente de corriente I_{ds} . La Fig. 3.11 muestra el modelo de circuito eléctrico equivalente de gran señal para un transistor FET de radiofrecuencia.

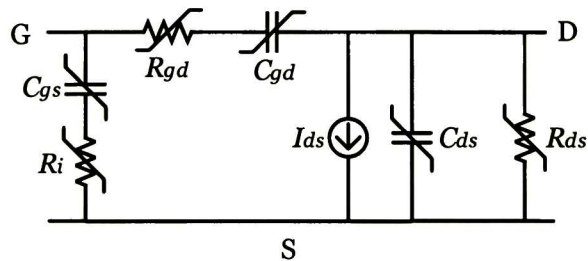


Fig. 3.11 Circuito eléctrico equivalente de gran señal para un transistor FET de radiofrecuencia.

En este trabajo, el modelado de los elementos no lineales se realizó en base a tablas con excepción del modelo de corriente. Todos los componentes intrínsecos extraídos de los parámetros S de las mediciones

pulsadas a diferentes puntos de polarización fueron colocados en una matriz de valores. El modelado de la corriente se desarrolló en base a redes neuronales artificiales con mediciones I-V pulsadas.

3.2.2.1 Modelado con redes neuronales Artificiales

Debido a que el circuito a diseñar es un mezclador resistivo simple, es necesario que el modelo realizado trabaje en la zona lineal del transistor tanto en la parte positiva como negativa, ya que, el circuito puede presentar algunas componentes negativas necesarias para describir su rendimiento.

Algunos modelos empíricos no lineales de la corriente como el modelo de Curtice cuadrático [42], Curtice cubico [43], Angelov [44] y Cabral [45] fueron implementados pero no presentaron buenos resultados, al no ajustarse a la corriente cuando ésta es negativa, las curvas de corriente negativas son asimétricas a las curvas de corriente positiva para un transistor HEMT GaN de empobrecimiento, como la mayoría de los modelos mencionados hacen uso de la función tangente hiperbólica para ajustarse a las curvas no es posible que estos converjan.

Existen 2 artículos donde presentan modelos que se ajustan a la corriente tanto en la parte positiva como negativa, Jardel [46] y Charbonniaud [47] son modelos utilizados en un software comercial, por lo tanto, no son muy explícitos al momento de obtener las constantes y variables de las ecuaciones del modelo. Debido a todo lo anterior se decidió realizar el modelado de la corriente basado a redes neuronales artificiales.

Una ANN es un procesador paralelo compuesto de simples unidades de procesamiento interconectadas llamadas neuronas con conexiones ponderadas que constituyen los parámetros [22]. La ANN aprende la relación entre la corriente y el voltaje de los datos. Los modelos con ANN tienen algunas ventajas sobre los modelos en base a tablas como la interpolación.

La Fig. 2.12 muestra la ANN Feedforward utilizada para realizar el modelo de corriente, está formada por 3 capas, la capa de las entradas de voltaje, la capa oculta y la capa de salida de corriente. El Levenberg-Marquardt es el algoritmo de entrenamiento utilizado para el aprendizaje de la memoria. En el apéndice A se presenta el procedimiento del modelado de la corriente con una ANN.

La complejidad de la estructura de una ANN está dada por el grado de la función no lineal usada para representar el comportamiento del problema. Sin embargo, aún no hay una respuesta clara acerca del número de neuronas requeridas en la capa oculta en función del grado de la no linealidad. Si usamos un número grande de neuronas en la capa oculta puede producir un sobrentrenamiento de la ANN y si utilizamos un

número pequeño de neuronas es posible que no tenga la suficiente libertad de aprender con precisión [48].

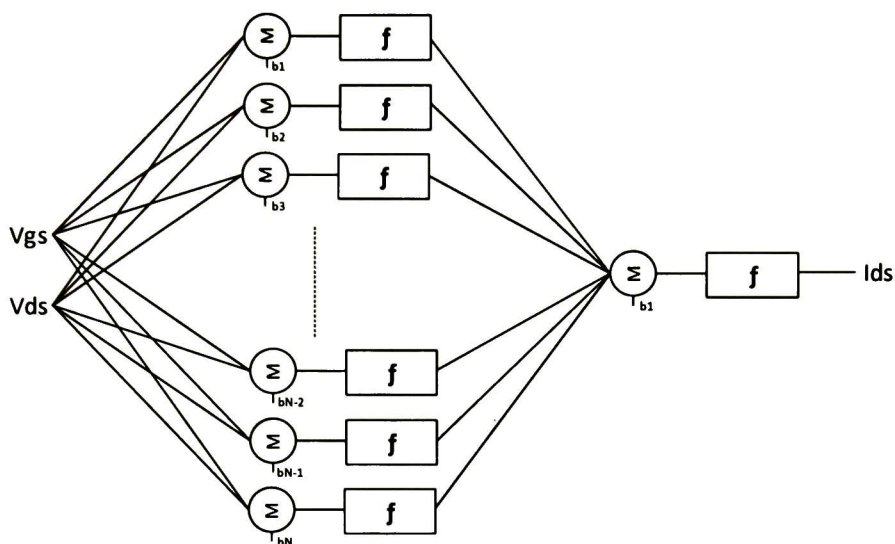


Fig. 3.12 ANN Feedforward de 3 capas.

3.3 Conclusiones

Los métodos para la extracción de los componentes extrínsecos e intrínsecos para el modelado de pequeña señal son efectivos, solo hay que tomar muy bien en cuenta el rango de la extracción de cada elemento.

En nuestro caso, no es necesario aplicar un modelo térmico al modelo compacto del transistor, debido a que la zona de carga donde va a trabajar el transistor en el circuito mezclador es muy cercana a los 0 V.

El modelo de corriente basado en redes neuronales artificiales se ajusta perfectamente a las curvas I-V del transistor, pero, solo dentro del rango donde se entrenó la red.

Existe un nicho de oportunidad para realizar un nuevo modelado empírico de corriente que nos proporcione una buena aproximación en todo el rango de trabajo del transistor HEMT GaN.

Existen ciertas zonas en las curvas de I-V donde es muy difícil obtener una buena aproximación en alta frecuencia del modelo compacto del transistor, debido a que se presentan altas no linealidades en los elementos del transistor.

Capítulo 4

Mezclador resistivo simple

El mezclador FET resistivo simple está diseñado para aplicaciones generales y se caracteriza principalmente por tener bajos niveles de distorsión por intermodulación. En este capítulo se presenta una nueva metodología de diseño de un mezclador resistivo FET dividido en tres partes, primero se obtienen los voltajes de polarización óptimos para obtener las mejores pérdidas por conversión y los niveles más bajos de distorsión por intermodulación basado en trabajos anteriores, después se calculan las impedancias de entrada y salida del transistor mediante un nuevo método propuesto, y por último, se realizan las redes de acoplamiento de las señales LO, RF e IF a las terminales del transistor (red de acoplamiento LO con T de polarización y una nueva topología de *diplexer* con su respectiva T de polarización).

4.1 Introducción

EL mezclador FET resistivo es un dispositivo relativamente nuevo, el primero en describirlo fue Stephen A. Maas en 1987 [10] donde lo presenta como un mezclador con muy baja intermodulación. El mezclador FET resistivo simple está diseñado para aplicaciones generales, éste no necesita de un “balun” o un acoplador híbrido para realizar la mezcla, por lo tanto, es más práctico implementarlos en un circuito integrado [9] comparado con los mezcladores resistivos doblemente balanceados o balanceados. Además, están diseñados para aplicaciones de baja distorsión, presentan bajos niveles de respuestas espurias e IMD, su punto de compresión 1-dB es alto, también, si lo comparamos con los mezcladores de diodos las pérdidas por conversión, el ruido y la potencia de entrada en LO son similares, no presentan ruido

Shottky (producido por la barrera del diodo Shottky) y pueden fabricarse en tecnologías donde la barrera Shottky no existe.

4.2 Diseño del mezclador resistivo simple

En este trabajo se realizó el diseño de un mezclador FET resistivo simple “*down converter*” que puede ser usado en receptores para aplicaciones inalámbricas. El mezclador está diseñado mediante una nueva metodología propuesta.

El mezclador maneja las frecuencias LO, RF e IF iguales a 2.3 GHz, 2.4 GHz y 100 MHz respectivamente. El mezclador fue fabricado en el laboratorio de diseño electrónico del Cinvestav unidad Guadalajara, el transistor HEMT con tecnología GaN utilizado en el diseño es el CGH40010 del fabricante CREE, además, se hizo uso de elementos concentrados y distribuidos para realizar las redes de acoplamiento y T's de polarización.

El diseño de un mezclador FET resistivo simple es relativamente sencillo. El mezclador se puede dividir en dos secciones: la red acoplamiento de entrada LO y la red de acoplamiento de las terminales RF e IF al drenaje del transistor. La red de acoplamiento de entrada LO es esencialmente la misma como por cualquier FET de fuente común, necesita de un cortocircuito en la compuerta a la frecuencia RF y su respectiva T de polarización. Las redes de acoplamiento de las señales RF e IF al drenaje es un problema más complejo, el drenaje debe presentar un cortocircuito de la frecuencia LO en donde las frecuencias de la RF e IF están presentes. Al mismo tiempo debe de presentar un acoplamiento entre el drenaje y las frecuencias RF e IF. Por último, se debe de existir un aislamiento entre la frecuencia IF y la frecuencia RF.

El circuito propuesto en este trabajo es similar al descrito en el capítulo 2 (sección 2.2.4), que presenta una topología mostrada en la Fig. 2.10. con la diferencia que se le agrega un voltaje de polarización pequeño en el drenaje que realizara la tarea de reducir el IMD y mejorar las perdidas por conversión. Aunque se aplique un voltaje de polarización en el drenaje este seguirá trabajando en la región lineal de transistor, ya que el voltaje es muy pequeño y no alcanza a salir de esta región. En la Fig. 4.1 se observa el área de trabajo del mezclador FET resistivo simple.

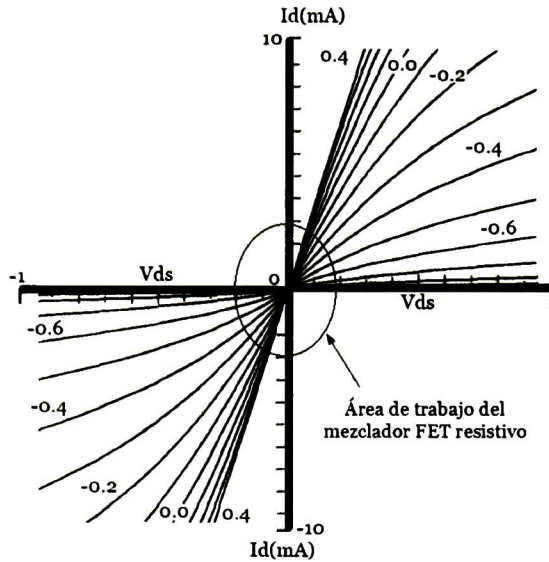


Fig. 4.1 Área de trabajo del mezclador FET Resistivo.

El diseño lo dividiremos en tres partes:

1. Encontrar los voltajes de polarización óptimos para obtener un bajo nivel de pérdidas por conversión y bajos niveles de IMD.
2. Encontrar las impedancias del transistor de la entrada y de salida a las frecuencias LO, RF e IF para realizar el acoplamiento basado en un nuevo método propuesto en este trabajo.
3. Realizar las redes de acoplamiento con sus respectivas T de polarización.

4.2.1 Voltajes de polarización óptimos

Cuando se va a realizar del diseño de un circuito electrónico uno de los puntos importantes en éste es el punto de polarización óptimo del circuito electrónico o de los dispositivos activos que se utilizan. El voltaje de polarización va a depender del dispositivo utilizado y de la aplicación.

En teoría los mezcladores FET resistivos solo necesitan de un voltaje de polarización en compuerta. El voltaje de compuerta usualmente es algo menor que el V_t y el voltaje de drenaje es igual a 0 V. En la práctica podemos aplicar un voltaje en el drenaje pequeño para mejorar la distorsión por intermodulación.

Para encontrar los voltajes de polarización óptimos José A. García *et al.* [49], propone utilizar un conjunto de ecuaciones diferenciales de segundo

y tercer orden de la conductancia y transconductancia para obtener V_{GS} y V_{DS} óptimos y alcanzar los mejores niveles de pérdidas por conversión e IMD en mezcladores resistivos e interruptores.

$$Gm_2 = \frac{1}{2} \cdot \frac{\partial Gm_1}{\partial V_{gs}} \quad (3.1)$$

$$Gmd \approx \frac{\partial Gm_1}{\partial V_{ds}} \approx \frac{\partial Gds}{\partial V_{gs}} \quad (3.2)$$

$$Gd_2 = \frac{1}{2} \cdot \frac{\partial Gds}{\partial V_{ds}} \quad (3.3)$$

$$Gm_3 = \frac{1}{3} \cdot \frac{\partial Gm_2}{\partial V_{gs}} \quad (3.4)$$

$$Gm_2d \approx \frac{\partial Gm_2}{\partial V_{ds}} \approx \frac{1}{2} \cdot \frac{\partial Gmd}{\partial V_{gs}} \quad (3.5)$$

$$Gmd_2 \approx \frac{\partial Gd_2}{\partial V_{gs}} \approx \frac{1}{2} \cdot \frac{\partial Gmd}{\partial V_{ds}} \quad (3.6)$$

$$Gd_3 = \frac{1}{3} \cdot \frac{\partial Gd_2}{\partial V_{ds}} \quad (3.7)$$

Las ecuaciones (4.2) y (4.5) describen la variación no lineal de la resistencia del canal como una función del voltaje de entrada, Gmd y Gm_2d pueden ser empleadas para predecir el voltaje V_{GS} óptimo para un mínimo valor de pérdidas por conversión cuando el nivel de la LO no es muy grande.

En la Fig. 4.2 se observa el voltaje V_{GS} óptimo para obtener las menores pérdidas por conversión. El punto donde la Gmd tiene un valor máximo y Gm_2d es igual a cero, será el voltaje V_{GS} óptimo, a este punto se le considera como el voltaje de oclusión efectivo V_T , el voltaje V_{DS} es igual con 0 V al momento de graficar las derivas.

El punto donde V_{DS} igual a 4.5 V de la Fig. 4.2, la Gmd presenta un valor máximo y Gm_2d es igual a cero, sin embargo, éste valor es menor al voltaje oclusión V_t del transistor (el transistor está totalmente ocluido), no es

viable tomar este punto, por lo tanto, se toma el siguiente voltaje V_{DS} que cumpla con las características mencionadas.

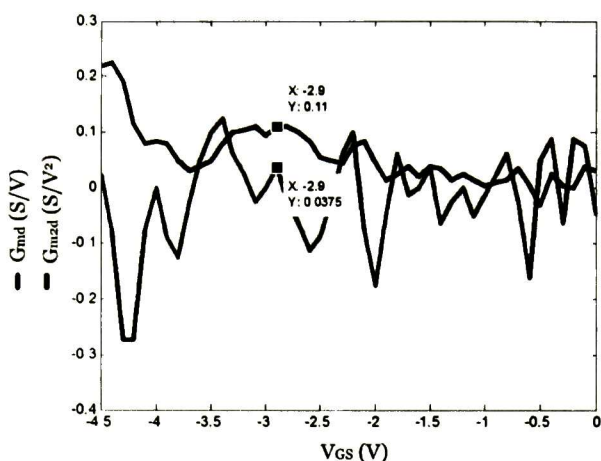


Fig. 4.2 Voltaje V_{GS} óptimo para las menores pérdidas por conversión.

Después de haber obtenido el voltaje de polarización V_{GS} es posible obtener el voltaje de polarización V_{DS} a través de la tercera derivada de la conductancia G_{ds} . Cuando el valor de la G_{ds3} es igual con 0 V, indica que el dispositivo presenta su mejor rendimiento en linealidad. La Fig. 4.3 muestra el V_{DS} de polarización óptimo para menores niveles de IMD.

Las mediciones utilizadas para obtener las gráficas son extraídas de las curvas I-V pulsadas del transistor utilizado en el diseño del mezclador. Los voltajes de polarización adquiridos del transistor HEMT GaN utilizado para el diseño del mezclador son $V_{GS}=2.9$ V y $V_{DS}=0.2$ V. Los datos de las gráficas de las Fig. 4.2 y Fig. 4.3 muestran algunos cambios abruptos entre punto y punto posiblemente producidos por que las mediciones de las curvas I-V son pulsadas.

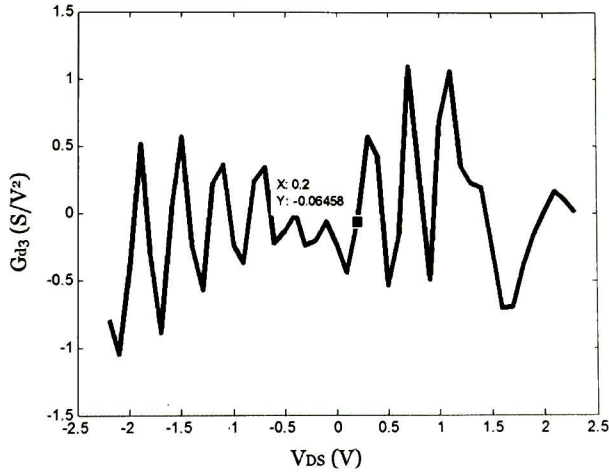


Fig. 4.3 Voltaje V_{Ds} de polarización óptimo para los menores niveles de IMD.

4.2.2 Cálculo de las impedancias del transistor

Una vez obtenidos los voltajes de polarización es necesario conocer las impedancias de la compuerta y drenaje del transistor cuando están presentes los voltajes de polarización, para realizar el acoplamiento de las redes a la impedancia característica utilizada en RF, 50Ω .

Las impedancias usualmente se extraen mediante la simulación del modelo del transistor. Sin embargo, en este trabajo se propone una nueva metodología para extraer las impedancias de la compuerta y drenaje del transistor bajo condiciones de trabajo (cuando se aplican los voltajes de polarización y las señales de entrada de las frecuencias LO y RF). El método se divide en tres partes, medición de los parámetros S, cálculo de los parámetros S de las líneas de la base de prueba y cálculo de impedancias.

La primera fase del método es la encargada de medir los parámetros S de 1 puerto cuando aplicamos los voltajes de polarización V_{GS} , V_{DS} , y una de las señales de entrada LO o RF, las señales deben presentar la potencia a la cual va a trabajar el mezclador para obtener los parámetros de reflexión de la compuerta y drenaje del transistor y así calcular las impedancias correspondientes. Se realizan dos mediciones:

- Medición de drenaje: se aplica una señal LO en la compuerta y los voltajes de polarización mientras se miden los parámetros S de 1 puerto en el drenaje del transistor.

- Medición de compuerta: mide los parámetros S de 1 puerto en la compuerta del transistor mientras aplicamos la señal RF con su potencia de trabajo correspondiente y los voltajes de polarización.

En la Fig. 4.4 se muestra un diagrama a bloque simplificado del banco de prueba utilizado para obtener los parámetros S de 1 puerto. Cabe mencionar que, el analizador de redes debe estar calibrado hasta entrada de la base de prueba.

Después de haber realizado las mediciones de los parámetros S de reflexión de 1 puerto tanto para la terminal de compuerta como la terminal de drenaje se utiliza el método propuesto en [50] basado en la técnica de calibración TRL para obtener los valores de las cajas de error T_A y T_B de la base de prueba utilizada para medir transistores encapsulados.

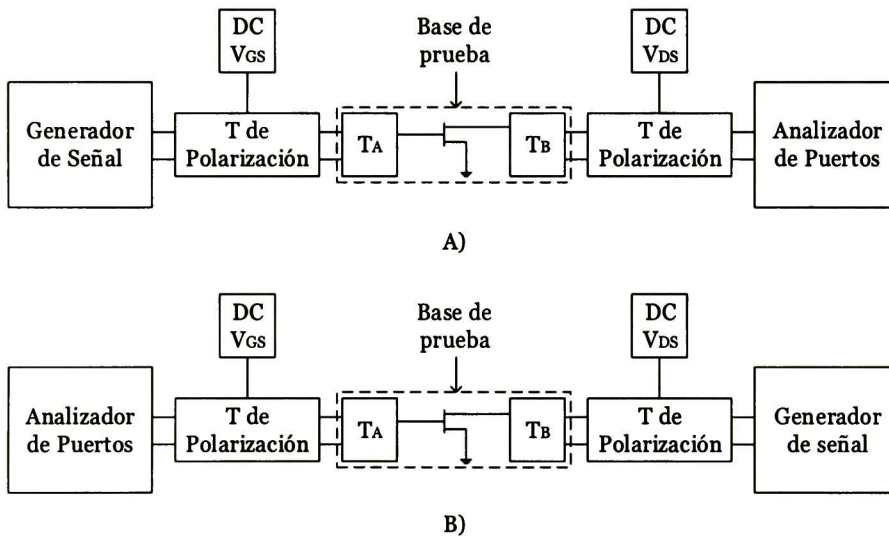


Fig. 4.4 Diagrama a bloques del banco de prueba para obtener los parámetros S de 1 puerto en: A) Medición de Drenaje, B) Medición de Compuerta.

Por último, se utilizan los parámetros S de cada línea (T_A y T_B de la base de prueba donde va montado el transistor y utilizada para realizar las mediciones) para obtener la gama Γ_L (es la gama calculada correspondiente a las terminales tanto de compuerta como de drenaje del transistor), mediante el flujo de señales de Mason se puede obtener la gama de entrada Γ_{IN} [51]

$$\Gamma_{IN} = S_{11} + \frac{S_{12}S_{21}\Gamma_L}{1 + S_{22}\Gamma_L} \quad (3.8)$$

donde Γ_{IN} es el parámetro S de reflexión de 1 puerto adquiridos en las mediciones de compuerta y drenaje, despejando la ecuación

$$\Gamma_L = \frac{\Gamma_{IN} - S_{11}}{S_{22}\Gamma_{IN} + S_{12}S_{21} - S_{11}S_{22}} \quad (3.9)$$

donde los parámetros S corresponden a los producidos por las líneas de la base de prueba T_A y T_B anteriormente obtenidas, después, las impedancias se calculan mediante

$$Z_{OUT} = 50 \cdot \frac{1 + \Gamma_L}{1 - \Gamma_L} \quad (3.10)$$

donde 50 Ohms es la impedancia característica de las líneas de la base de prueba. En la Tabla 4.1 se observan los valores de las gamas e impedancias obtenidas del transistor, donde Γ_C , Γ_D , Z_C , y Z_D son la gama de la compuerta del transistor, la gama del drenaje del transistor, la impedancia de la compuerta del transistor y la impedancia del drenaje del transistor respectivamente.

Tabla 4.1 Valores de impedancias y gamas obtenidos de la compuerta y drenaje del transistor.

| Parámetro | Valor |
|------------|---------------------|
| Γ_C | $-0.4953 + 0.6250i$ |
| Γ_D | $-0.0572 - 0.1350i$ |
| Z_C | 43.07Ω |
| Z_D | 6.92Ω |

4.2.3 Diseño de las redes de acoplamiento

Existen dos redes a las cuales se va acoplar el transistor en un mezclador FET resistivo simple, la primera es una red simple que acopla la LO a la impedancia de la compuerta obtenida anteriormente, la segunda red es el diplexer, es más complejo y se encarga de acoplar el drenaje del transistor a la RF e IF.

4.2.3.1 Red de acoplamiento LO

La red de acoplamiento LO tiene la función adaptar la entrada LO (50Ω) a la impedancia de la compuerta del transistor y al mismo tiempo lo polariza. La red está compuesta por elementos concentrados y distribuidos, solo hay que tomar en cuenta la necesidad de un capacitor que aislé la terminal de la entrada LO y el voltaje de CD.

Para realizar la red, se hace uso de la herramienta "Smith Chart" del programa de simulación Advanced Design System (ADS). En la herramienta se necesita configurar previamente la frecuencia de trabajo y la impedancia característica, 2.3 GHz y 50Ω respectivamente, seleccionamos la impedancia "source" y colocamos la gama o impedancia conjugada de la compuerta del transistor obtenida en el punto anterior, la impedancia "load" será 50Ω , mostrado en la Fig. 4.5. La red empieza a formarse desde la impedancia "load" a la impedancia "source", se tiene que tomar en cuenta que, el primer y último elemento tienen que ser líneas de transmisión para poder colocar en físico el conector y el transistor. Se pueden utilizar los elementos de su preferencia pero se recomienda utilizar elementos distribuidos, porque, los elementos concentrados utilizados en la simulación son ideales.

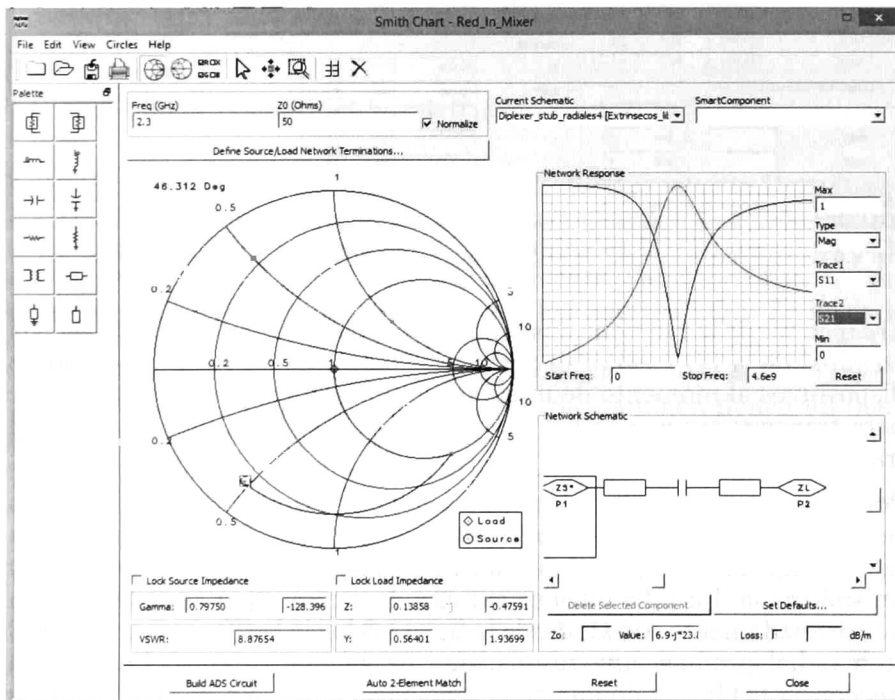


Fig. 4.5 Red de acoplamiento LO elaborada con la herramienta Smith Chart de ADS.

La red desarrollada es muy simple, está compuesta por dos líneas de transmisión y un capacitor que sirve de aislamiento. Los valores de las líneas de transmisión son entregados por la herramienta en ohms (la misma impedancia característica) y en grados de longitud eléctrica, por lo tanto, es indispensable adquirir el W (ancho de la línea) y L (longitud de la línea). Los valores de W y L se calculan con la herramienta “Line Calc” de ADS. En esta herramienta tenemos que configurar los datos de sustrato a utilizar (en este trabajo RO4003C del fabricante Rogers) y colocar los datos obtenidos anteriormente, como se presenta en la Fig. 4.6.

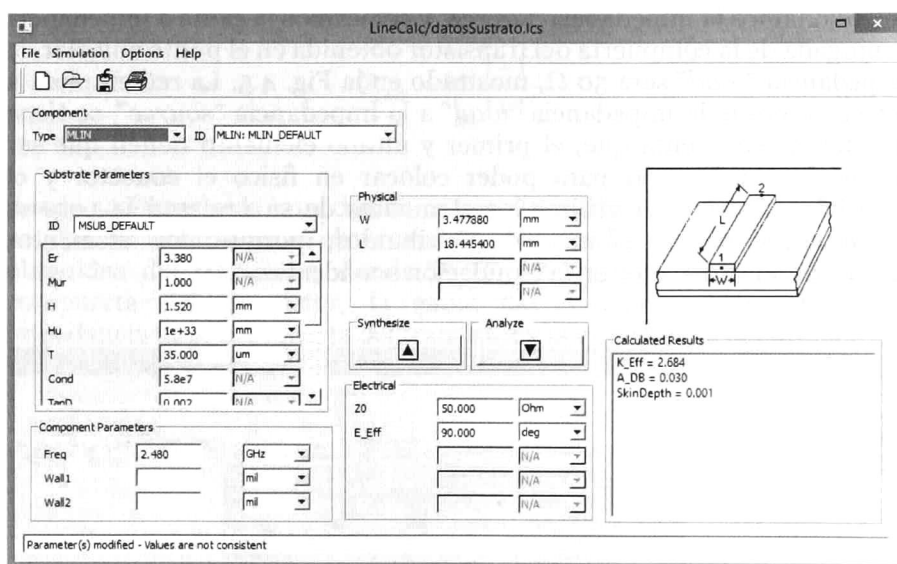


Fig. 4.6 Herramienta “Line Calc” de ADS utilizada para calcula W y L de las líneas de transmisión.

El capacitor de la red tiene dos funciones, aislar la componente de DC a la terminal de la LO y evitar el posible daño en los equipos de medición o dispositivos al momento de integrarlo a un sistema, por otro lado, sirve para transportarnos a través de la carta de Smith a la impedancia del transistor.

Por último, se agrega la T de polarización a la red, ésta debe estar lo más cercano posible al pin de la compuerta del transistor. La T de polarización está diseñada con una línea de transmisión de $\frac{1}{4}$ de longitud de onda λ y un stub radial [52]. La línea se encarga de generar una impedancia alta (aproximadamente 100Ω) desde la señal LO hacia la CD, por otro lado, el stub radial produce una resonancia que genera un cortocircuito a la frecuencia LO haciendo que no circule hacia la CD. En el Apéndice C se da una explicación más extensa de cómo realizar una T's de polarización.

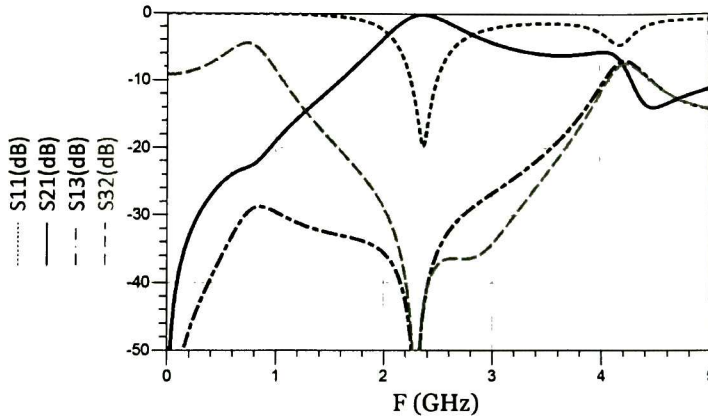


Fig. 4.8 Parámetros S de la red de acoplamiento LO.

4.2.3.2 El Diplexer

A la red de acoplamiento del drenaje del transistor a las frecuencias RF e IF de un mezclador FET resistivo simple se le llama Diplexer. El *diplexer* es un dispositivo compuesto de tres terminales, dos terminales se encuentran asiladas entre sí, al mismo tiempo, éstas están acopladas a la tercera terminal. El *diplexer* se realiza a través de dos filtros del tipo pasa bajas, pasa altas o de banda.

El *diplexer* implementado en este trabajo está formado por dos filtros un pasa bajas (LPF por sus siglas en inglés) y uno pasa banda (BPF por sus siglas en inglés), normalmente es llamado *diplexer* “*Lowpass-Bandpass*” y es utilizado en mezcladores. El filtro pasa banda recibe solo un pequeño ancho de banda con una frecuencia central f_c igual a la frecuencia RF y la acopla a la terminal del drenaje, el filtro pasa bajas adapta a bajas frecuencias el pin de drenaje del transistor a la terminal de la IF. Aunque existen algunos *diplexers* “*Lowpass-Bandpass*” en la literatura, en este trabajo se propone una nueva topología implementada con una mezcla de líneas de transmisión, “*stubs*” radiales y líneas acopladas.

Para facilitar el diseño primero desarrollamos un *diplexer* simple y después agregamos la T de polarización. Tomando como base [53], podemos utilizar un par de líneas acopladas que realice la función de aislar la RF de la IF y diseñar los filtros por separado. A diferencia de [53] donde usan “*stubs*” abiertos, el filtro LPF propuesto, está compuesto por líneas de transmisión de $\lambda/4$ y “*stubs*” radiales. Las líneas de transmisión tiene el propósito de producir un circuito abierto en las frecuencias a las cuales fueron diseñadas. La L_1 de la Fig. 4.9 es una línea de transmisión de $\lambda/4$ a la frecuencia f_0 del filtro BPF y con una impedancia igual a Z_D (impedancia del drenaje del transistor) que presentara un circuito abierto a la frecuencia f_0 , por lo tanto, el efecto que produzca el LPF en el BPF puede ser despreciado. Las líneas L_2 , L_3 , L_4 y L_5 también son de $\lambda/4$ de

longitud eléctrica a la frecuencia de la $f_0, f_{02}, f_{03},$ y f_{04} respectivamente, las impedancias son altas, cercanas a los 100Ω , el efecto que produce la línea L_5 sobre el filtro es pequeño, por lo tanto, puede tener la longitud y ancho conveniente para el diseño del *layout*.

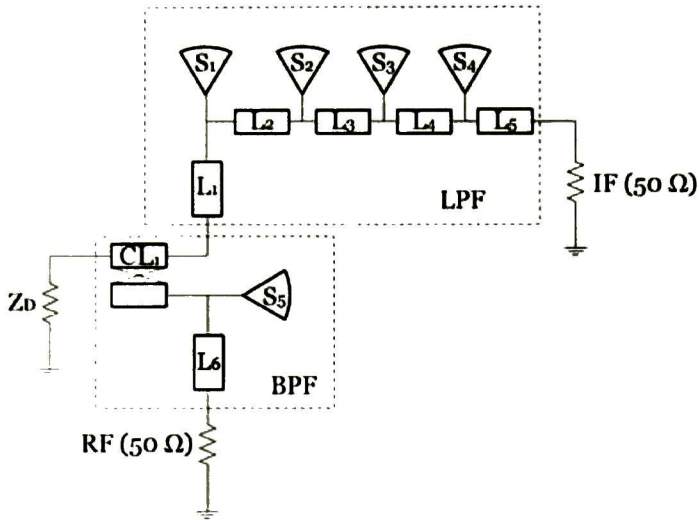


Fig. 4.9 Diplexer simple propuesto.

Los “*stubs*” radiales tienen como objetivo producir un corto circuito a la frecuencia de resonancia que presentan. La frecuencia de resonancia del “*stub*” radial S_1 debe ser $f_0/2$ para que la frecuencia de corte f_c del LPF sea cercana a $f_0/4$, no existe algún documento en la literatura que indique la frecuencia de corte o el ancho de banda de un resonador “*stub*” radial, por lo tanto, es complicado predecir la frecuencia de corte f_c del LPF. Los “*stub*” radiales $S_2, S_3,$ y S_4 , están diseñados para producir un corto circuito a la frecuencia $f_0, f_{02},$ y f_{03} respectivamente, con esto, eliminamos el efecto de las frecuencias altas en la señal IF y obtenemos un LPF.

Tomando en cuenta que el par de líneas acopladas a bajas frecuencias tiene un efecto aislante entre puertos cruzados que va disminuyendo al aumentar la frecuencia, y el “*stub*” radial presenta una resonancia con cierto ancho de banda, podemos generar un BPF con la combinación de los dos dispositivos. El diseño del par de líneas acopladas es similar al de una línea de transmisión, la longitud de las líneas debe ser de $\lambda/4$ a una frecuencia f_0 , la impedancia de las líneas es igual a la impedancia del drenaje Z_D y el gap entre las líneas depende de la permitividad y espesor del sustrato [54].

El *stub* S_5 debe de contar una frecuencia de resonancia f_{05} igual a

$$f_{os} = 1.25 \cdot f_0 \quad (3.11)$$

donde f_0 es la frecuencia centra del BPF y 1.25 es un valor obtenido de los conocimientos empíricos adquiridos durante este trabajo. La línea L_6 produce un efecto pequeño sobre el filtro BPF, por lo tanto, puede tener la longitud y ancho conveniente para el diseño del *layout*. En la Tabla 4.1 se presenta una comparación entre *diplexers* encontrados en la literatura y el presentado en este trabajo.

Tabla 4.2 Comparación entre *diplexers* encontrados en la literatura y el presentado en este trabajo.

| Ref. | $f_c - f_0$ (GHz) | Perdidas por inserción en el LPF | Perdidas por inserción en el LPF | Aislamiento en las 2 bandas de operación | Longitud |
|--------------|----------------------|----------------------------------|----------------------------------|--|----------|
| [55] | 0.6-2.4 | Menores que 1 dB | 4.8 dB | Mejores que 51 dB | 100 mm |
| [56] | 1.5-4 | Menores que 1 dB | 3.5 dB | -- | -- |
| [53] | 1.5-2.4 | Menores que 0.25 dB | 2.42 dB | Mejores que 35 dB | 97 mm |
| Este trabajo | 0.84- 2.4 | Menores que 0.3 dB | 1.1 dB | Mejores que 34 dB | 57 mm |

Después de tener el *diplexer*, agregamos la T de polarización y un dispositivo que aislé la componente de DC de la señal IF, éste puede ser un capacitor. La T de polarización no puede ser igual a la diseñada anteriormente, ya que, ésta contiene elementos distribuidos que afectan el desempeño del filtro LPF, por lo tanto, es necesario utilizar una bobina de "Choke", la bobina ofrece un circuito abierto a altas frecuencias, por lo tanto, se opondrá al paso de señal IF hacia terminal CD. Por el contrario el capacitor presenta un corto circuito a frecuencias altas y un abierto a la componente de CD. El valor de la bobina y el capacitor está dado por

$$C = \frac{1}{2\pi F X_C} \quad (3.12)$$

$$L = \frac{X_L}{2\pi F} \quad (3.13)$$

Los valores obtenidos para este trabajo son, L igual a 10 uH y el C igual a 10 nF. La Fig. 4.10 se muestra el *diplexer* con la T de polarización realizada con elementos concentrados. Las líneas en las que va conectada la bobina de “choke” debe tener una impedancia alta para ayudar al aislamiento de las señales que se dirigen a la terminal de DC.

La bobina de “choke” debe estar lo más cerca posible a la línea donde se insertó la T de polarización, debido a que una línea de transmisión larga entre la bobina de choke y la línea de la red del diplexer puede producir un efecto no deseado en el comportamiento del diplexer.

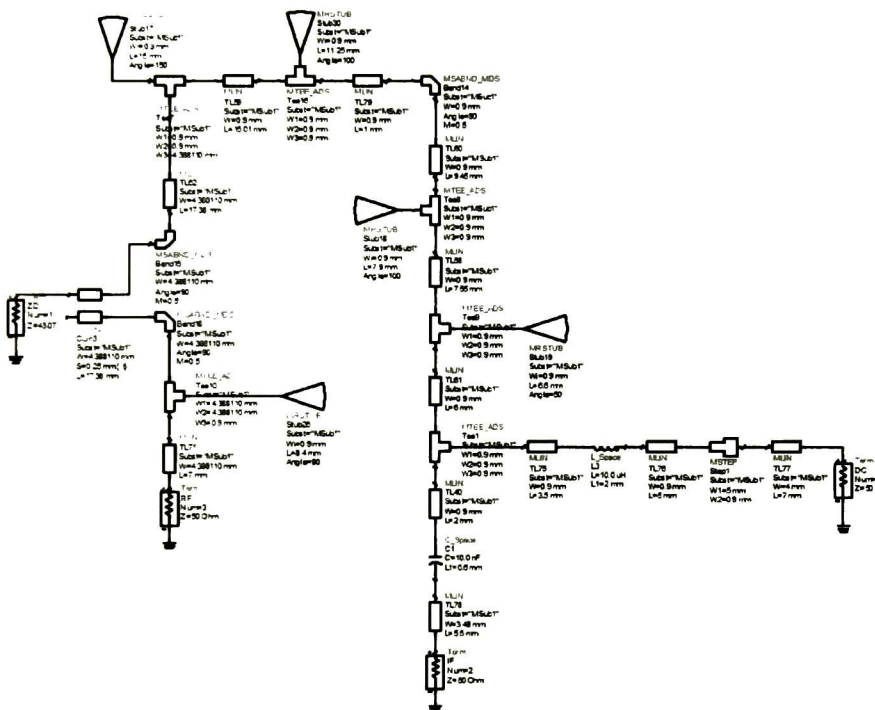


Fig. 4.10 Diplexer con T de polarización.

En la Fig. 4.11 se observa los parámetros S del *diplexer* completo, en A) se puede ver que las pérdidas por inserción desde la terminal RF hacia el pin de drenaje del transistor (S_{13}) son menores a 1.1 dB, por otra parte, las perdidas por inserción desde Z_D hacia la señal IF (S_{12}) son menores a 0.1 dB en la frecuencia de interés (100 MHz). En B) se observa que las pérdidas por retorno en el pin de drenaje del transistor son mayores a 12 dB y el aislamiento entre las terminales RF e IF es mayor a 34 dB en las frecuencias de interés 100 MHz y 2.4 GHz. En C) se muestra que aislamiento entre la componente de DC y las terminales Z_c e IF no es menor a 31 desde 10 MHz hasta 5 GHz.

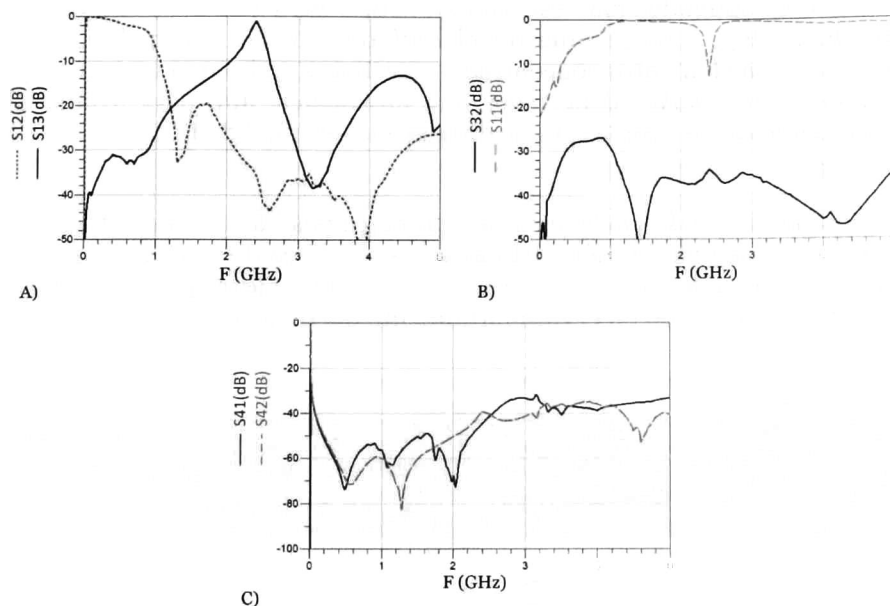


Fig. 4.11 Parámetros S del diplexer completo A) Los filtros LPF y BPF, B) Aislamiento entre los puertos RF e IF y las pérdidas por retorno en el pin de drenaje del transistor Z_c , C) Aislamiento de la T de polarización a la terminal IF y Z_D .

4.2.4 El mezclador completo

En la Fig. 4.12 se muestra el esquemático completo del mezclador FET resistivo simple diseñado mediante una metodología propuesta en este trabajo y que está basado en tres pasos esenciales, cálculo de voltajes de polarización, cálculo de las impedancias del transistor y diseño de redes de acoplamiento.

La Fig. 4.13 muestra el *layout* del mezclador FET resistivo simple, el *layout* se diseñó de tal forma que se aprovecha las formas de los dispositivos para ahorrar espacio, el área que consume el mezclador es de 84.64 mm de ancho x 52.72mm de largo. El *diplexer* propuesto en este trabajo tiene un largo igual a 57 mm, es menor comparado con otros *diplexers* "lowpass-bandpass". Tiene un escudo de guarda para evitar el acople de las señales a través de los elementos distribuidos. El área amarilla representa el transistor y el capuchón que lo sujeta.

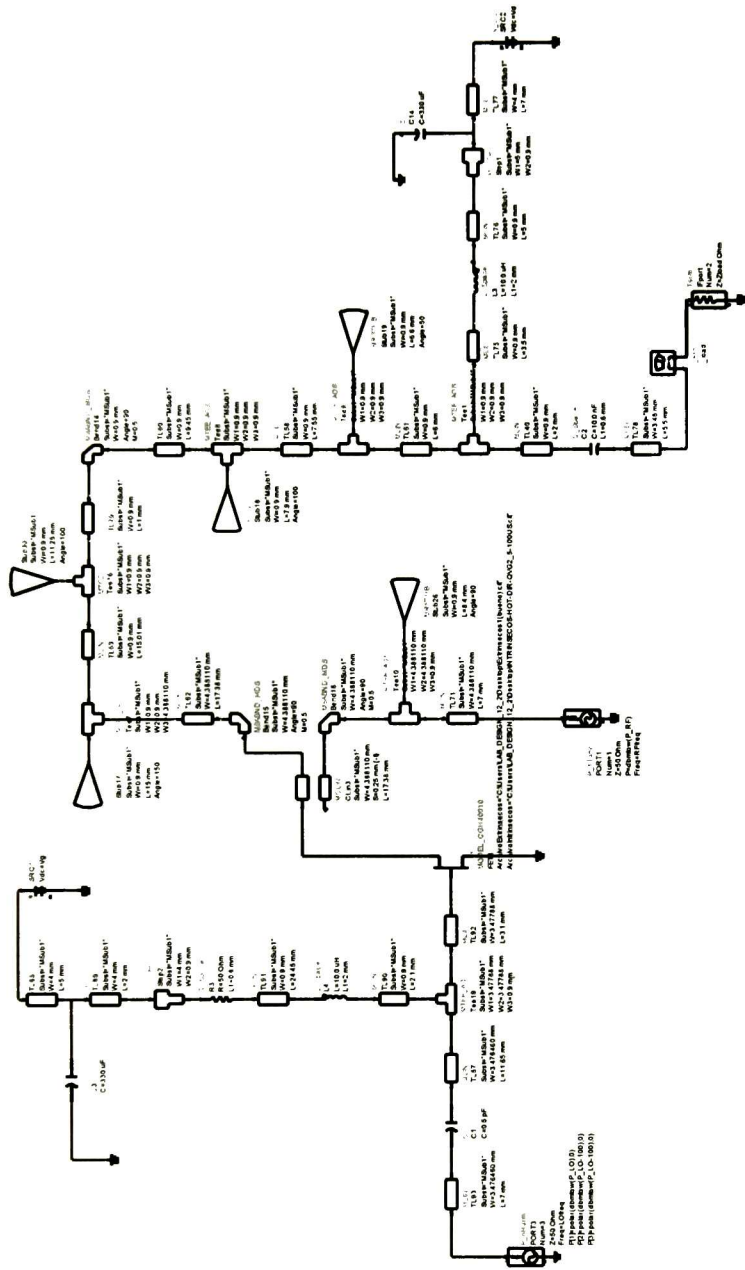


Fig. 4.12 Esquemático del Mezclador FET resistivo simple.

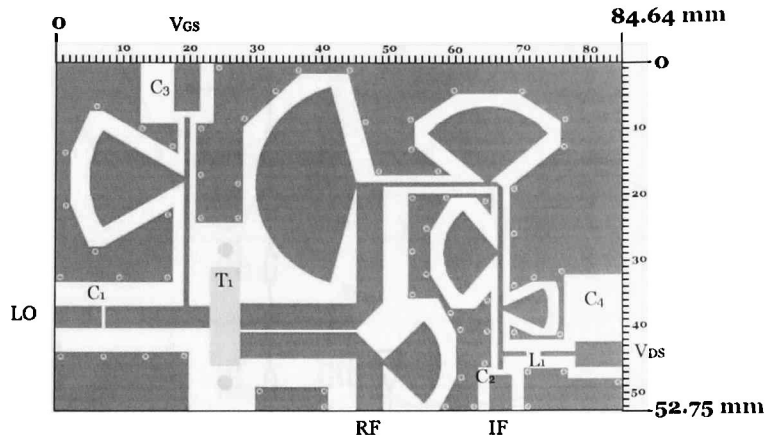


Fig. 4.13 Layout del Mezclador FET resistivo simple.

4.3 Conclusiones

Las herramientas de diseño del programa ADS (Advanced Design System) son de gran ayuda al momento de ahorrar trabajo y tiempo en el diseño de circuitos electrónicos de radiofrecuencia, por ejemplo, Smith Chart y Line Calc.

Se presenta una nueva metodología para el diseño de mezcladores resistivos simples que hace uso del trabajo de José A. García *et al.* para calcular los voltajes de polarización óptimos y obtener bajos niveles de pérdidas por conversión e IMD, se propone una nueva forma de obtener las impedancias del transistor bajo condiciones de trabajo, e introduce un *diplexer* “*lowpass-bandpass*” con una nueva topología.

El nuevo *diplexer* “*lowpass-bandpass*” propuesto en este trabajo está basado en líneas acopladas, *stubs* radiales y líneas de transmisión, además, presenta algunas mejoras en rendimiento comparado con otros *diplexers* del mismo tipo encontrados en la literatura.

Capítulo 5

Resultados experimentales

La caracterización es una de las etapas principales en el diseño de circuitos electrónicos, ésta nos demuestra el rendimiento real y las posibles fallas en los dispositivos o circuitos electrónicos previamente diseñados. La técnica de calibración TRL es de gran ayuda al momento de caracterizar dispositivos activos o pasivos con parámetros S cuando no se puede llegar directamente al elemento a caracterizar. Con la ayuda de la TRL y las técnicas de modelado, se presentan los resultados del modelo del transistor utilizado en el diseño del mezclador. También, se exponen los resultados de simulación y experimentales del circuito mezclador FET resistivo simple realizado en este trabajo.

5.1 Introducción

EL diseño de circuitos electrónicos hace uso del modelo de dispositivos pasivos y activos utilizados para satisfacer las necesidades del problema a resolver. Por lo tanto, es necesario tener a la mano los modelos de los dispositivos que se van utilizar en el diseño de nuestros circuitos electrónicos, el programa de simulación ADS contiene los modelos en el caso de los elementos pasivo, para los elementos activos (el transistor) es necesario realizar el modelo en base a la caracterización de estos.

La caracterización del transistor se realiza a través de los parámetros S y los datos de corriente-voltaje pulsada (curvas de I-V), esto se logra por medio de un analizador de redes y el sistema de medición de corriente pulsada. Antes de caracterizar el dispositivo es necesario calibrar los equipos de medición, los pulsadores del sistema de medición de corriente

pulsada se calibran con diferentes cargas patrón, los puertos del analizador de redes se calibran mediante la técnica de calibración SOLT (Short Open Line Thru) y después traslada el plano de referencia a las terminales del dispositivo bajo prueba (DUT por sus siglas en inglés) mediante la técnica de calibración TRL (Thru Reflect Line) que elimina los efectos que son producidos por las líneas transmisión de la base de prueba, la base de prueba utilizada en este trabajo es la MT964A2 del fabricante MAURY. En la Fig. 5.1 se puede observar los planos de referencia de las técnicas de calibración SOLT y TRL en la base de prueba MAURY.

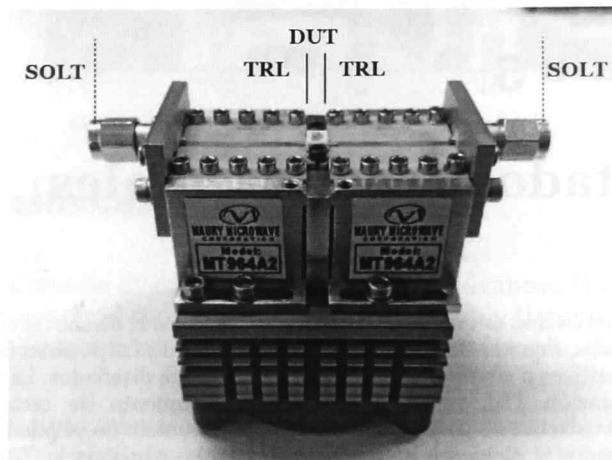


Fig. 5.1 Base de Maury con el transistor colocado los planos de referencia de las técnicas de calibración SOLT y TRL.

5.2 Resultados del modelo

El desarrollo del modelo se realizó con la metodología explicada en el capítulo 3, se puede dividir en tres secciones principales: modelado de pequeña señal, modelado de gran señal y modelado compacto del transistor. En el caso del modelado de pequeña señal primero obtenemos los elementos extrínsecos del transistor y después los intrínsecos. Después, en el modelado de gran señal hacemos uso de redes neuronales artificiales para ajustar las curvas de corriente-voltaje del transistor. Por último realizamos la unión de los modelos anteriores para crear el modelo compacto del transistor.

El transistor HEMT GaN que se utilizó en este trabajo es el CGH40010 del fabricante CREE mostrado en la Fig. 5.2, las mediciones de parámetros S se hicieron con el analizador de redes PNA-X N5242A de Agilent, cuyo rango de operación es de 10MHz-26.5GHz, el kit de calibración que utiliza es el 85052D del fabricante Agilent. Las mediciones de corriente pulsada se realizaron con el uso del sistema de

sistema de mediciones de corriente pulsada AU4759 de AURIGA, que cuenta con: fuentes de voltaje N6700B y N5751A, y pulsadores AU4750-0004 y AU4750-0007A usados para las terminales de compuerta y drenaje respectivamente, para la calibración se utiliza las cargas patrón AU4202-003 y AU4202-004. También fue necesario el uso de la T de polarización 11612A OPT 001 de Agilent, cuyo rango de operación es de 400 MHz–26.5 GHz con un voltaje máximo de 100 V y una corriente máxima de 2 A, y la BT1070-100 de AURIGA, cuyo rango de operación es de 1 GHz–7 GHz con un voltaje máximo de 100 V y una corriente máxima de 10 A.



Fig. 5.2 Transistor HEMT GaN CGH40010 del fabricante CREE.

5.2.1 Elementos extrínsecos del transistor

Para obtener los elementos extrínsecos del transistor primero caracterizamos en “cold FET” del transistor, tanto en directa como en inversa. Previamente, los capacitores parásitos producidos por el encapsulado del transistor C_{eg} , C_{ed} y C_{ef} fueron obtenidos del trabajo de Israel G. Tapia [32], La Tabla 5.1 muestra los capacitores parásitos del encapsulado del transistor.

Tabla 5.1 Capacitores parásitos del encapsulado obtenidos de [32].

| Referencia | Elemento | Valor |
|------------|----------|-----------|
| [32] | C_{eg} | 873.31 fF |
| [32] | C_{ed} | 15.42 fF |
| [32] | C_{ef} | 898.36 fF |

5.2.1.1 Resistencias e inductancias extrínsecas

Para realizar el cálculo de las resistencias e inductancias parásitas necesitamos de las mediciones en “cold FET” en directa del transistor, Fig. 5.3, éstas deben presentar el drenaje abierto como se mencionó en la sección 3.2.1.1 del capítulo 3.

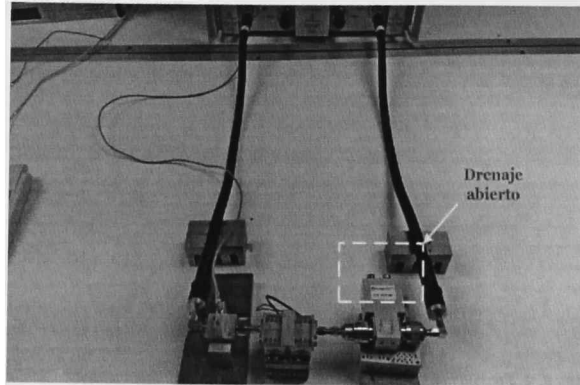


Fig. 5.3 Medición en “cold FET” en directa con el drenaje abierto.

Después de hacer la medición y desincrustamiento de los capacitores de encapsulado se realiza el cálculo y obtenemos los valores de los elementos R_s , R_d , R_g , L_s , L_d , L_g , R_o y C_o , mostrados en la Tabla 5.2.

Tabla 5.2 Valores de los elementos extrínsecos obtenidos con la medición “cold FET” en directa.

| Elemento | Valor | Elemento | Valor |
|----------|-----------|----------|-------|
| L_g | 549.20 pH | R_g | 0.337 |
| L_d | 584.70 pH | R_d | 0.368 |
| L_s | 26.02 pH | R_s | 0.190 |
| C_o | 9.70 pF | R_o | 44.31 |

En la Fig. 5.4 se muestra los parámetros S de las mediciones en “cold FET” comparados con la simulación del circuito eléctrico equivalente de la Fig. 3.6 utilizado para obtener los valores de las resistencias e inductancias parásitas. El puerto 1 de los parámetros S de la Fig. 5.4 corresponde al pin de la compuerta mientras que el puerto dos corresponde al del drenaje del transistor. La simulación se ajusta bien a la medición, por lo tanto podemos confiar en el valor de los elementos obtenidos.

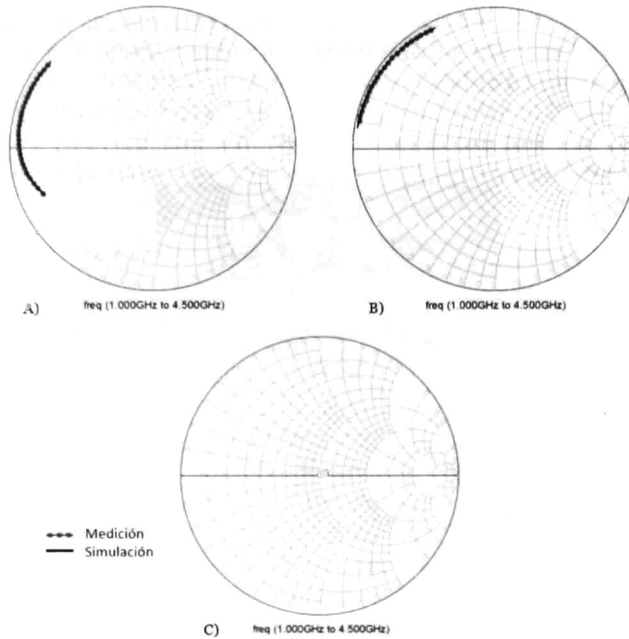


Fig. 5.4 Comparación entre la medición en “cold FET” en directa y la simulación, A) S11, B) S22 y C) S12.

5.2.1.2 Capacitancias extrínsecas

Para realizar el cálculo de las resistencias e inductancias parásitas necesitamos de las mediciones en “cold FET” en inversa del transistor, Fig. 5.5, éstas deben presentar un voltaje igual a 0 V en el drenaje como se mencionó en la sección 3.2.1.2 del capítulo 3.

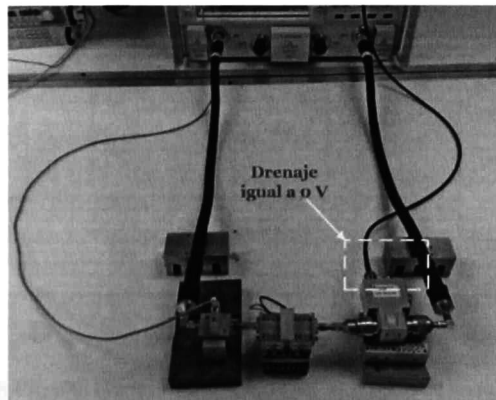


Fig. 5.5 Medición “cold FET” en inversa.

Después de hacer la medición y desincrustamiento de los capacitores de encapsulado y las resistencias e inductancias extrínsecas R_s , R_d , R_g , L_s , L_d , y L_g se realiza el cálculo y obtenemos los valores de los elementos C_{pg} y C_{pd} , mostrados en la Tabla 5.3.

Tabla 5.3 Valores de los capacitores extrínsecos obtenidos con la medición “cold FET” en directa

| Elemento | Valor |
|----------|-----------|
| C_{pg} | 876.46 fH |
| C_{pd} | 1.753 pH |

En la Fig. 5.6 se muestra los parámetros S de las mediciones en “cold FET” en inversa comparados con la simulación del circuito eléctrico equivalente de la Fig. 3.8 utilizado para obtener los valores de las resistencias e inductancias parasitas. El puerto 1 de los parámetros S de la Fig. 5.6 corresponde al pin de la compuerta mientras que el puerto dos corresponde al del drenaje del transistor. La simulación se ajusta bien a la medición, por lo tanto podemos confiar en el valor de los elementos obtenidos.

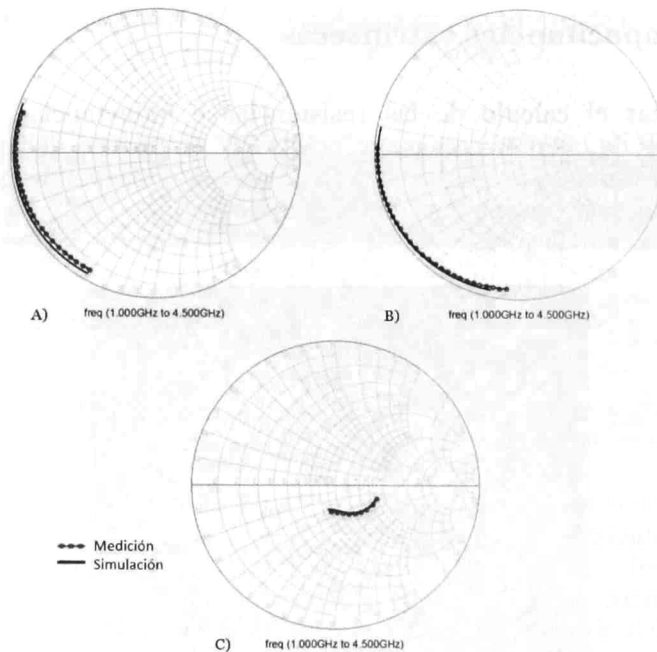


Fig. 5.6 Comparación entre la medición en “cold FET” en inversa y la simulación, A) S_{11} , B) S_{22} y C) S_{12} .

5.2.2 Modelado de pequeña señal

El modelado de pequeña señal es obtenido de las mediciones de parámetros S en "hot FET" extraídas al momento de realizar un barrido pulsado de los voltajes V_{GS} y V_{DS} . La Fig. 5.7 muestra el banco de medición utilizado para realizar las mediciones de corriente pulsada (curvas I-V) y los parámetros S correspondientes de cada punto de polarización.

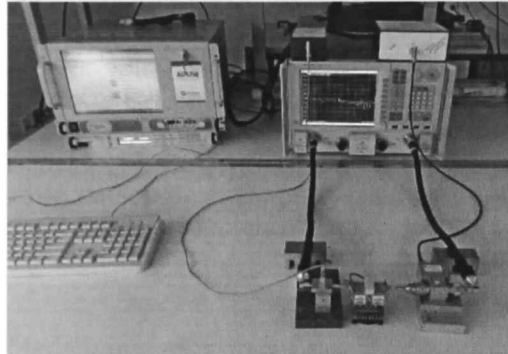


Fig. 5.7 Banco de medición utilizado para obtener las curvas de corriente-voltaje pulsadas y parámetros S.

En la Fig. 5.8 se observa el circuito eléctrico equivalente utilizado en el modelado de pequeña señal. En la Fig. 5.9 se muestra los parámetros S de las mediciones en "hot FET" con los voltajes de polarización $V_{GS}=-1.5$ V y $V_{DS}=2$ V comparado con la simulación del circuito eléctrico equivalente del modelado de pequeña señal mostrado. Los valores de los elementos intrínsecos fueron calculados de cada una de las mediciones realizadas, con estos valores se realizó un modelo en base a tablas [57].

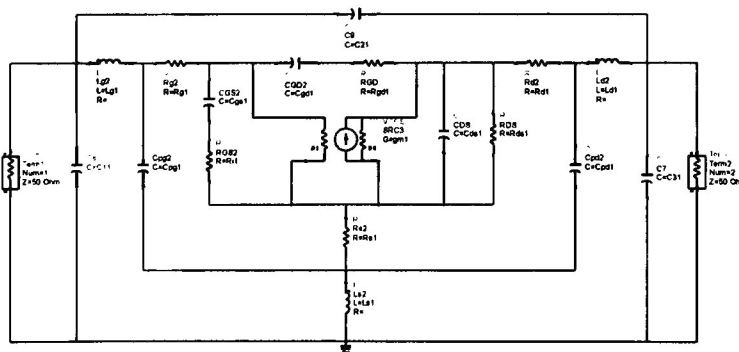


Fig. 5.8 Circuito eléctrico equivalente del modelado de pequeña señal

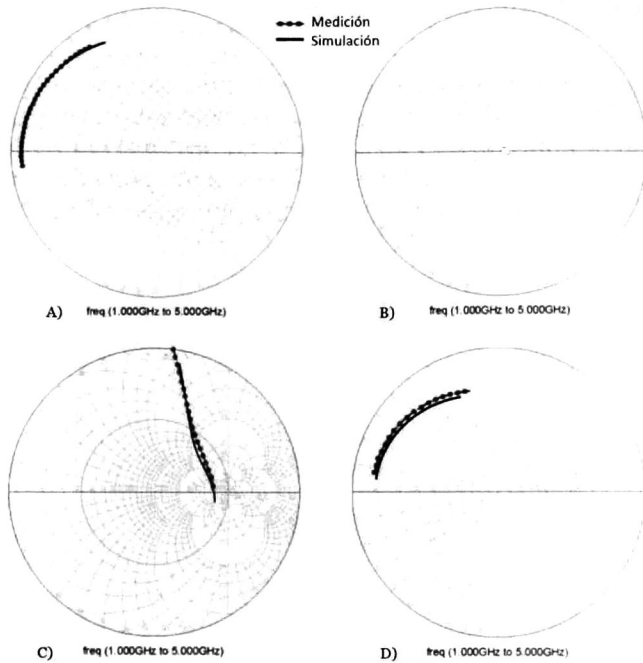


Fig. 5.9 Comparación entre la medición en “hot FET” $V_{GS}=-1.5$ V y $V_{DS}=2$ V y la simulación del modelado de pequeña señal, A) S11, B) S12, C) S21 y D) S22.

La simulación se ajusta bien a la medición, pero, presenta un margen de error, en la Fig. 5.10 se puede observar el cálculo del error relativo obtenido de la comparación anterior.

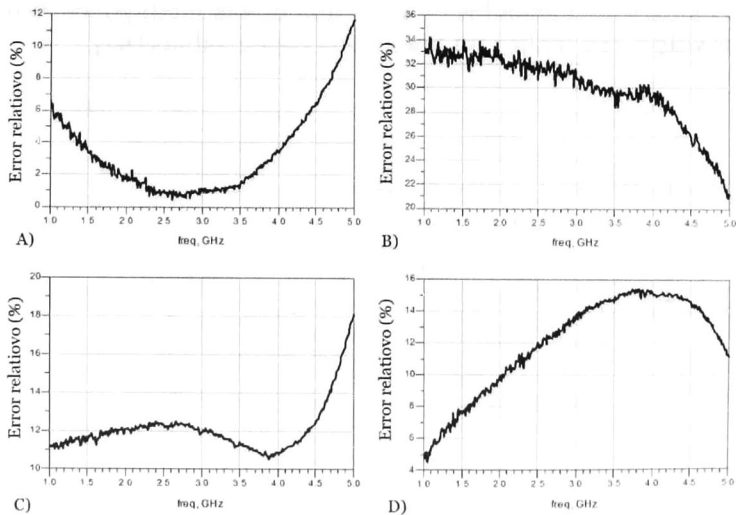


Fig. 5.10 Error relativo calculado de la comparación de los parámetros S y el modelo de pequeña señal, A) S11, B) S12, C) S21 y D) S22.

5.2.3 Modelado de la corriente del transistor

El modelo de pequeña señal está basado en los parámetros S del transistor, a su vez, los parámetros S son calculados de las relaciones de voltaje de las ondas incidentes y las ondas reflejadas, por lo tanto, es necesario complementar el modelo con el efecto de la corriente para poder obtener los parámetros de rendimiento relacionados con la potencia del dispositivo.

Las mediciones de corriente pulsada utilizadas para obtener las curvas I-V del transistor, se realizaron con los voltajes de reposo $V_{GSQ} = -2.8$ V y $V_{DSQ} = 0$ V, en teoría los voltajes de reposo deben ser iguales a los voltajes de polarización (en este caso no se desarrollaron las mediciones con el voltaje de reposo igual al de polarización del circuito mezclador debido al desconocimiento de los voltajes óptimos utilizados en el mezclador cuando se realizaron las mediciones, pero cercano con una diferencia de 0.2 V en V_{DS} y -0.1 V en V_{GS}). El ancho de pulso fue igual a 100 μ S.

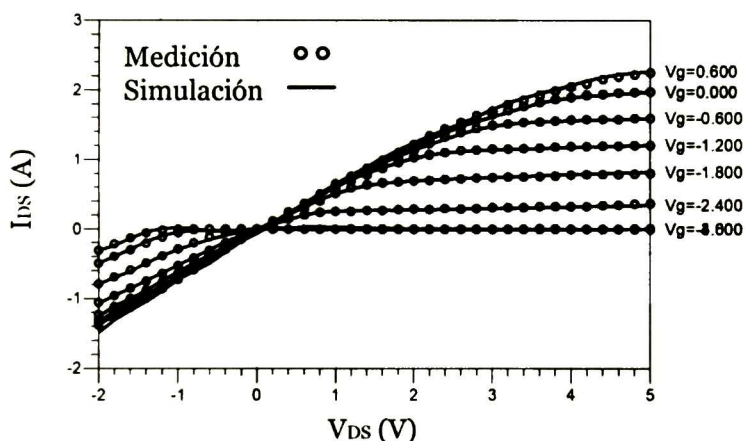


Fig. 5.11 Comparación entre el modelo de corriente y las curvas I-V pulsadas medidas.

En la Fig. 5.11 se muestra las curvas de corriente- voltaje pulsadas del transistor comparadas con el modelo de corriente en base a redes neuronales artificiales realizadas con el bando de medición de la Fig. 5.7, en el Apéndice A se presenta una explicación detallada de cómo se realizó el modelado de la corriente con los programas Matlab y ADS. En la Fig. 5.15 se observa el error relativo del modelo comparado con las curvas I-V medidas, podemos observar que el error es mayor cercano a 0 V en V_{DS} debido a que los valores son muy pequeños exponencialmente y las diferencias pueden ser mayores gracias al signo de la corriente.

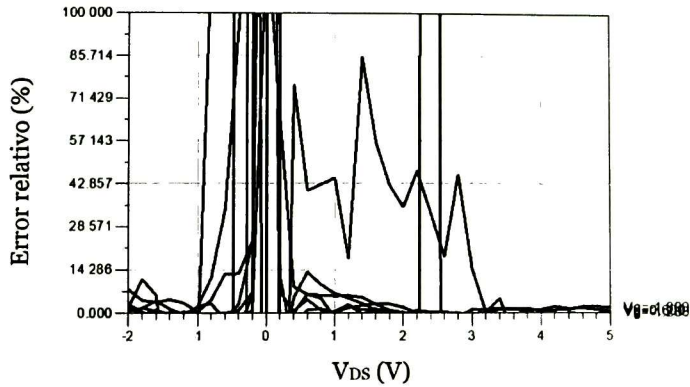


Fig. 5.12 Error absoluto del modelo de corriente comparado con las curvas de I-V pulsadas.

5.2.4 Modelado compacto del transistor

El modelado compacto del transistor hace uso del modelado de pequeña señal en base a tablas y el modelado de corriente en base a ANN. En la Fig. 5.13 se muestra el circuito eléctrico equivalente del modelo compacto del transistor donde la fuente de corriente controlada por voltaje es sustituida por el modelo matemático de la corriente y la resistencia R_{ds} es eliminada porque en el modelo matemático de la corriente viene incluido el efecto de la resistencia.

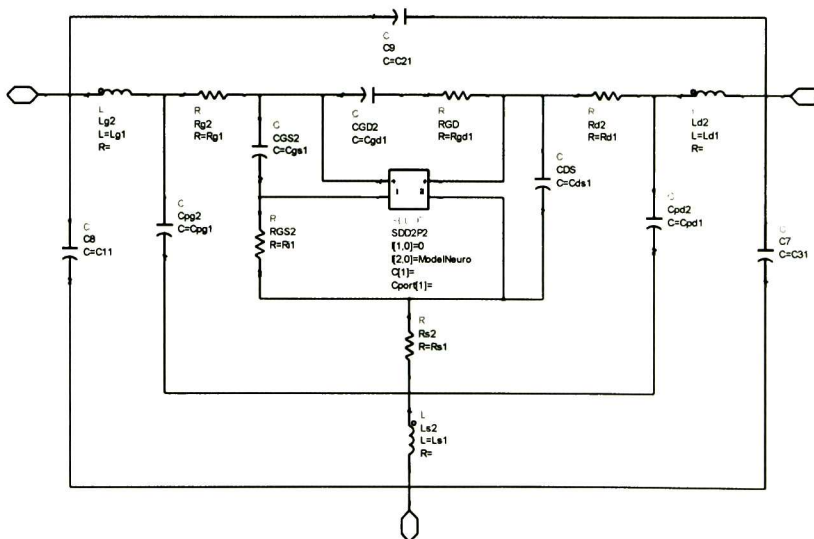


Fig. 5.13 Modelo compacto del transistor.

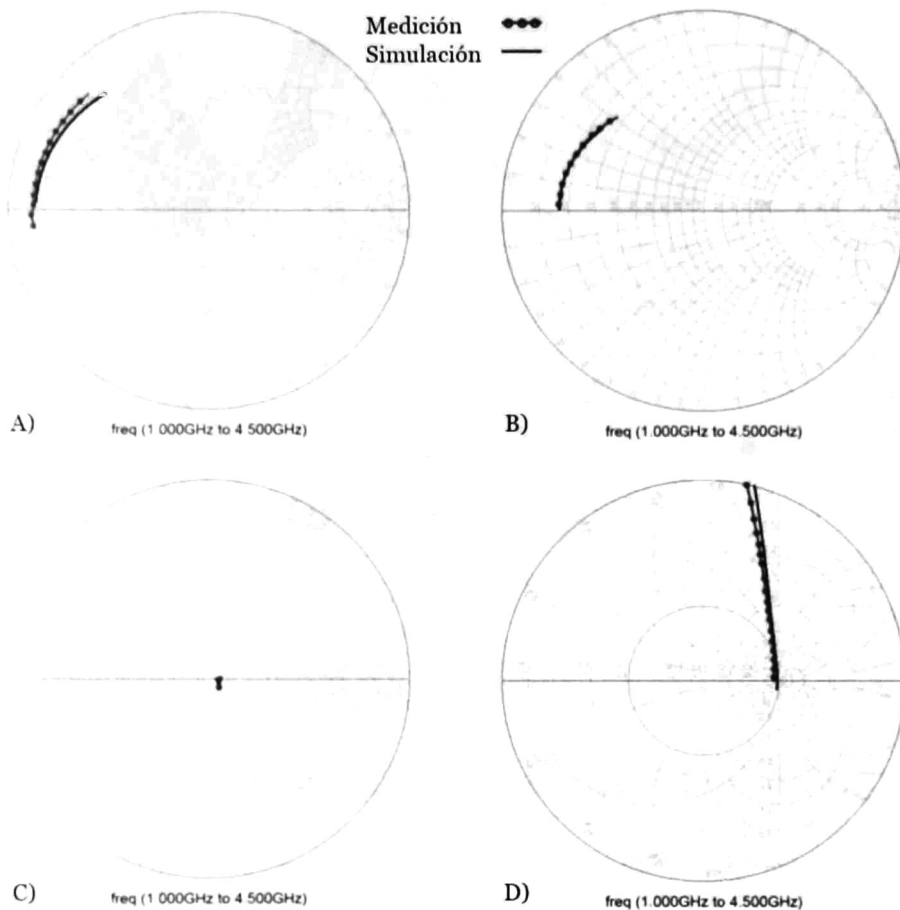


Fig. 5.14 Parámetros S de la medición en “hot FET” del transistor y el circuito eléctrico equivalente del modelo compacto del transistor, A) S11, B) S12, C) S21 y D) S22.

En la Fig. 5.14 se muestra los parámetros S de las mediciones en “hot FET” con los voltajes de polarización $V_{GS}=-2.6$ V y $V_{DS}=2$ V comparado con la simulación del circuito eléctrico equivalente del modelado compacto del transistor.

La simulación del modelo del transistor se puede considerar que el ajuste que presenta es bueno a excepción del parámetro S12 que presenta una diferencia mayor. En la Fig. 5.15 se puede observar el cálculo del error relativo obtenido de la comparación anterior entre el modelado compacto y las mediciones. Los valores de los errores relativos obtenidos en general presentan un buen comportamiento, sin embargo, el error relativo obtenido de los parámetros S12 presenta un porcentaje mayor posiblemente debido a que los valores son pequeños exponencialmente.

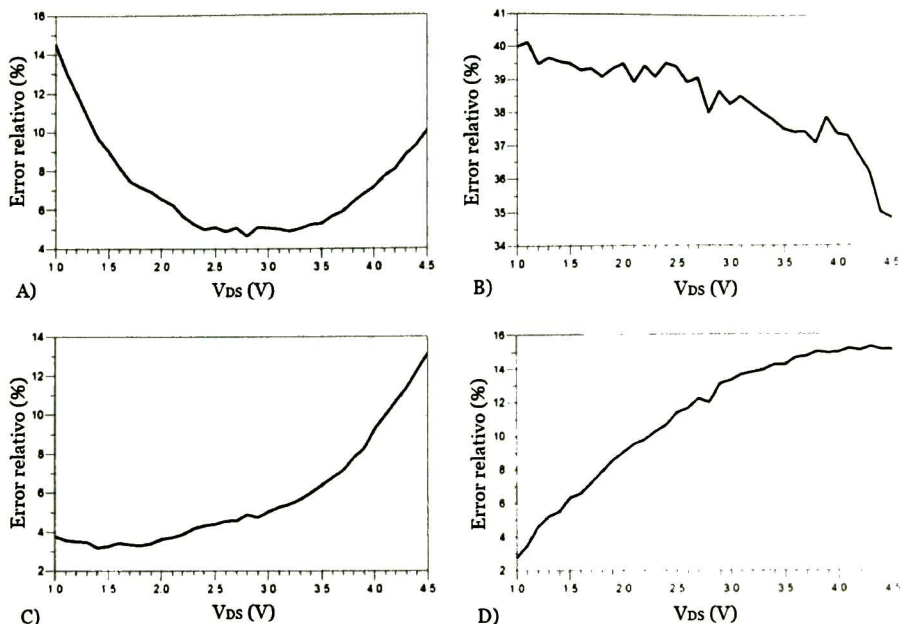


Fig. 5.15 Error relativo calculado de la comparación de los parámetros S y el modelo compacto del transistor, A) S11, B) S12, C) S21 y D) S22.

5.3 Voltajes óptimos de polarización

Los voltajes óptimos de polarización se calcularon en el capítulo 4 sección 4.2.1 mediante las curvas de I-V pulsadas utilizadas en el modelo de corriente del transistor. En la Fig. 5.16 se presenta el banco de prueba utilizado para validar los valores de voltaje óptimos obtenidos mediante el método de José A. García *et al.* [49]. Las impedancias del acoplador y los instrumentos de medición son iguales a la impedancia característica (50 Ohms).

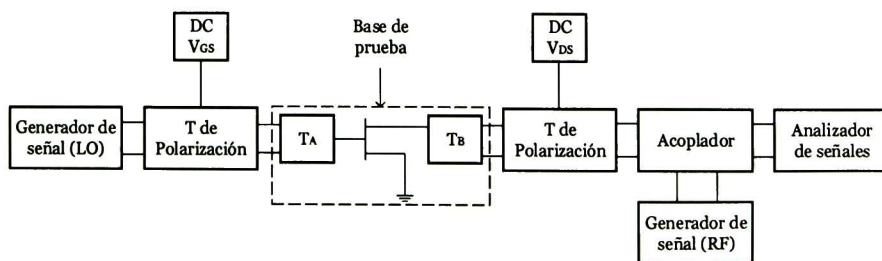


Fig. 5.16 Banco de prueba utilizada para validar los valores de voltaje óptimos del experimento de José A. García [49]

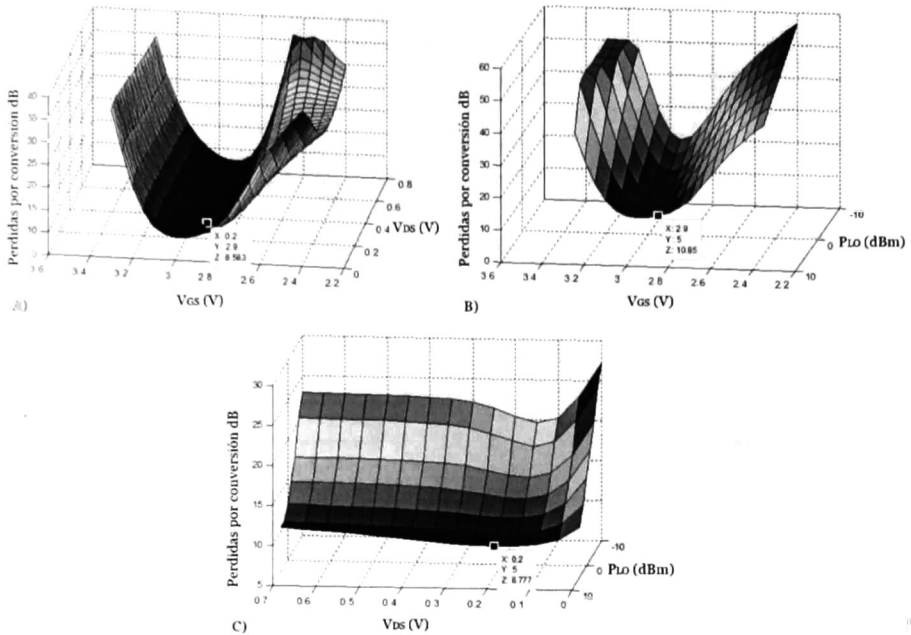


Fig. 5.17 Perdidas por conversión para diferentes barridos de voltajes y potencia PLO, A) Barrido en VGS y VDS, B) Barrido en VGS y PLO, C) Barrido en VDS y PLO.

Se realizó un barrido en voltajes V_{GS} y V_{DS} , y en la potencia PLO para obtener los voltajes de polarización óptimos para las menores pérdidas de conversión (Fig. 5.17) y menores niveles de distorsión (Fig. 5.18). La entrada RF es un solo tono con una potencia fija de 15 dBm a una frecuencia de 2.4 GHz.

Como se muestra en la Fig. 5.17 A) las pérdidas por conversión son menores en -2.9 V de V_{GS} (voltaje óptimo calculado anteriormente de las mediciones I-V pulsadas), este voltaje está cercano al voltaje V_T del transistor, además, si analizamos el barrido en V_{DS} podemos notar que cercano a 0.2 V las pérdidas por conversión tienen una disminución comparado con los voltajes que se encuentran en los extremos. En la Fig. 5.17 B) podemos observar que a mayor potencia en LO las pérdidas por conversión son menores, pero después de los 5 dBm la diferencia empieza a no ser mayor de 1 dB, mientras que la zona cercana a -2.9 V en V_{GS} son menores las pérdidas por conversión, el voltaje en V_{GS} es igual a 0.2 V. En la Fig. 5.17 C) presenta el mismo efecto las pérdidas por conversión que en Fig. 5.17 B) respecto a la potencia aplicada en la LO y en V_{DS} el efecto de las pérdidas por conversión presenta una disminución en el área cercana a 0.2 V, el voltaje en V_{GS} es igual a -2.9 V.

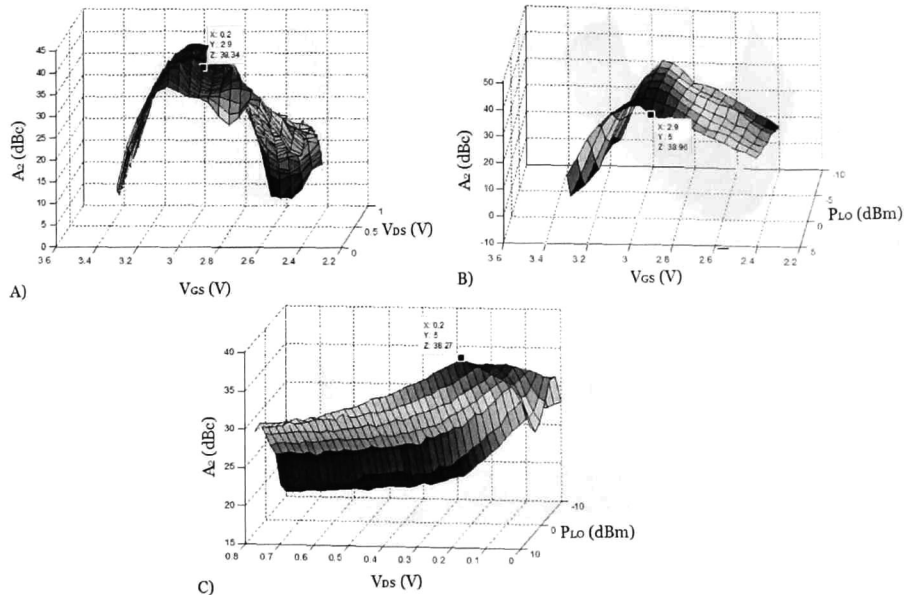


Fig. 5.18 Producto armónico de segundo orden (A_2) para diferentes barridos de voltajes y potencia, A) Barrido en V_{GS} y V_{DS} , B) Barrido en V_{GS} y P_{LO} , C) Barrido en V_{DS} y P_{LO} .

Aunque no se tomó en cuenta la distorsión por intermodulación de tercer orden debido a que era necesario el uso de dos tonos y no se tenían las herramientas necesarias para realizar esta prueba, se hizo uso del segundo armónico de la IF baja (200Mhz). Podemos ver como la distorsión es menor cuando V_{DS} es igual a 0.2 V o cercano a este voltaje, Fig. 5.18 A) y C), además, podemos observar dos fenómenos interesantes, el primero se encantan en las Fig. 5.18 A) y B), estas nos muestran que el voltaje en V_{GS} no solo presenta las menores perdidas, también presenta un buen rendimiento en la distorsión. El otro efecto se observa en las Fig. 5.18 B) y C) donde, al aumentar la potencia en LO, la distorsión disminuye.

5.4 El mezclador FET resistivo simple

Una vez realizado el diseño del mezclador FET resistivo simple mostrado en la Fig. 4.12 (esquemático) y Fig. 4.13 (layout) se procede a simular y caracterizar el rendimiento de éste. El mezclador trabaja con las frecuencias 2.3 GHz, 2.4 GHz y 100 MHz para las terminales LO, RF e IF respectivamente. La potencia de la entrada LO es igual a 5 dBm, mientras que la entrada RF tiene un rango amplio de trabajo de hasta 8.5 dBm de entrada que es donde se encuentra el punto de compresión.

Las simulaciones se realizaron mediante el uso de la herramienta de ADS Design Guide, la cual contiene diferentes plantillas para simular

dispositivos como amplificadores, mezcladores, osciladores, etc., las plantillas para mezcladores fueron modificadas con el circuito mezclador realizado. En la Fig. 5.19 A) se presenta el espectro de frecuencia hasta los 5 GHz del puerto de IF cuando se aplica un tono en el puerto de RF mientras que en la Fig. 5.19 B) se muestra el espectro de la conversión baja (IF_L) cuando se aplican dos tonos en la RF.

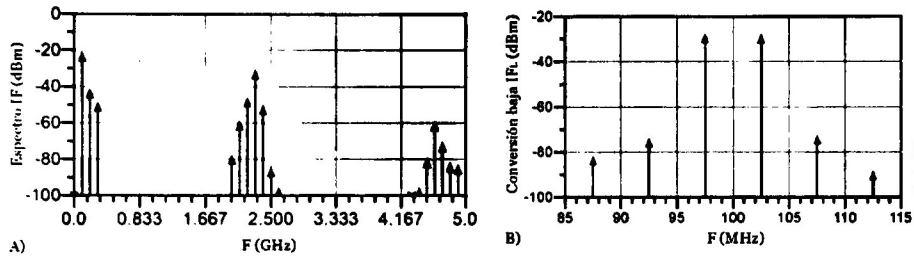


Fig. 5.19 A) Espectro de frecuencia de la salida IF cuando se aplica un solo tono en la entrada RF.
B) Conversión baja de la salida IF cuando se aplican dos tonos en la entrada RF.

En la Fig. 5.20 se presenta el mezclador FET resistivo simple construido en sustrato RO4003C del fabricante ROHS. Se hizo uso de conectores para las terminales, el transistor y algunos componentes utilizados para las redes de acoplamiento y T's de polarización.

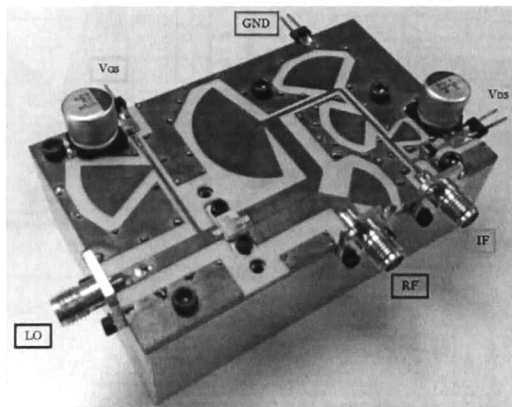


Fig. 5.20 Mezclador FET resistivo simple.

La caracterización se hizo mediante el banco de prueba de la Fig. 5.21 donde podemos observar dos generadores de señal del modelo N5183A y N5182A, dos fuentes de voltaje con el modelo A79879 y un analizador de señales del modelo A9809, todos del fabricante Agilent. Para la simulación de dos tonos se hizo uso de otro generador de señal A87667 también del fabricante Agilent. Las pérdidas de los cables fueron eliminadas de los datos de las mediciones obtenidas.

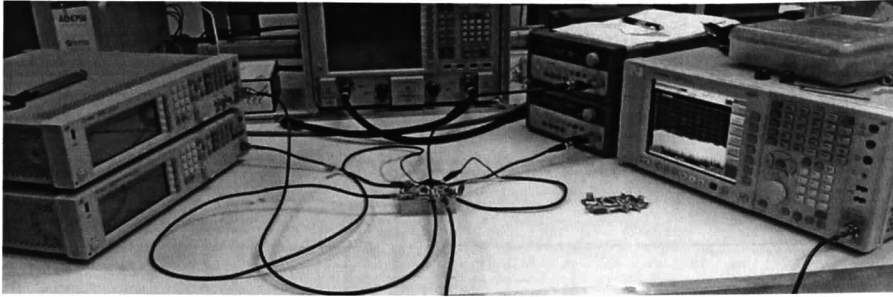


Fig. 5.21 Banco de medición para caracterizar el mezclador FET resistivo simple.

En la Fig. 5.22 se muestra la caracterización del mezclador FET resistivo simple cuando se aplica solo 1 tono en la entrada RF con diferentes barridos, tanto en potencia de la entrada LO y los voltajes V_{GS} y V_{DS} . Podemos observar que los datos presentan un efecto similar al obtenido en el experimento de José A. García *et al.* [49] mostrados en la sección 5.3. Las pérdidas por conversión obtenidas son iguales a 6.35 dB, este valor está cercano al de simulación, además, está dentro de los valores que se presenta en la literatura de los mezcladores resistivos, incluso mejor que la media.

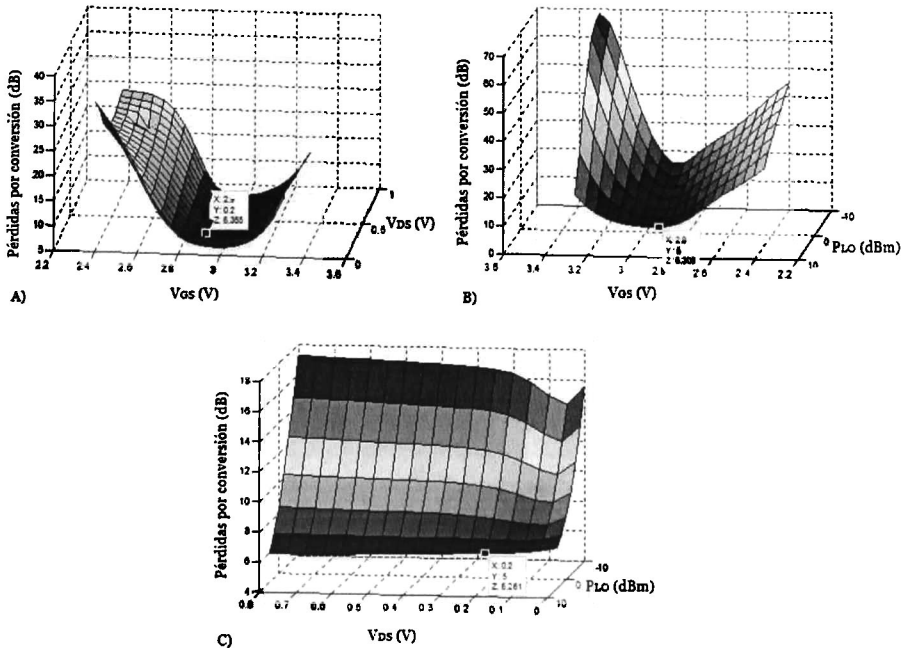


Fig. 5.22 Pérdidas por conversión para diferentes barridos de voltajes y potencia P_{LO} del mezclador. A) Barrido en V_{GS} y V_{DS} , B) Barrido en V_{GS} y P_{LO} , C) Barrido en V_{DS} y P_{LO} .

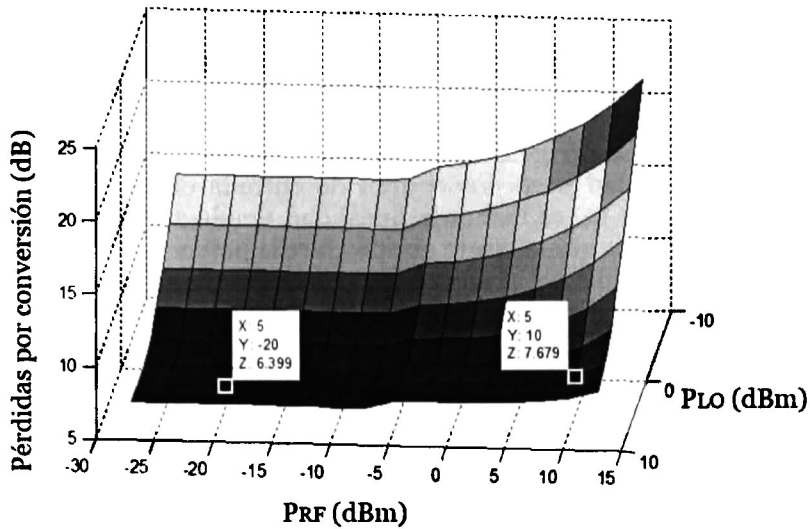


Fig. 5.23 Punto de compresión.

En la Fig. 5.24 podemos observar el punto de compresión del mezclador es aproximadamente 8.6 dBm. El efecto que se produce cuando la potencia en la RF está entre -10 y -5 dBm posiblemente es causada por la conductancia del transistor.

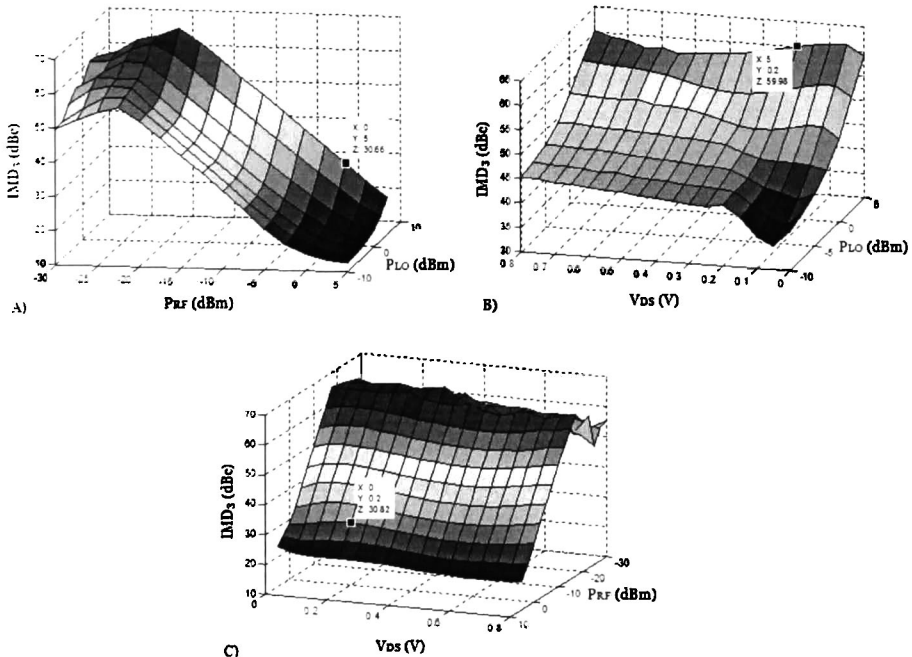


Fig. 5.24 IMD₃ para diferentes barridos de potencias y voltaje del mezclador cuando se aplican dos tonos en la RF. A) Barrido en PRF y PLO, B) Barrido en VDS y PLO, C) Barrido en VDS y PRF.

En la Fig. 5.24 se observa la diferencia entre el $\text{IMD}_{3\text{H}}$ (producto de intermodulación de tercer orden alto) y la componente fundamental alta cuando se aplican dos tonos en la RF. En la Fig. 5.24 A) podemos ver que la diferencia es mayor a 30 dBc cuando la potencia en RF es menor a 0 dBm y la potencia en LO igual a 5 dBm, por lo tanto, el mezclador presenta una buena linealidad hasta los 0 dBm de entrada en la RF, además, cuando la potencia LO es menor la linealidad tiende a disminuir. En la Fig. 5.24 B) notamos que el efecto que produce la potencia en LO descrito anteriormente también se presenta, la linealidad que se presenta en el voltaje de 0.2 V en V_{DS} es de un valor mayor al de 0 V confirmando lo que se propone en [49]. En la Fig. 5.24 C) se confirma lo descrito en las dos figuras anteriores. El mezclador presenta una buena linealidad hasta 0 dBm, sin embargo a 5 dBm de entrada en la RF la linealidad es menor a 20 dBc. Los datos mostrados en la Fig. 5.24 son del tono alto de los dos tonos aplicados y el $\text{IMD}_{3\text{H}}$, estos son similares a los datos del tono bajo.

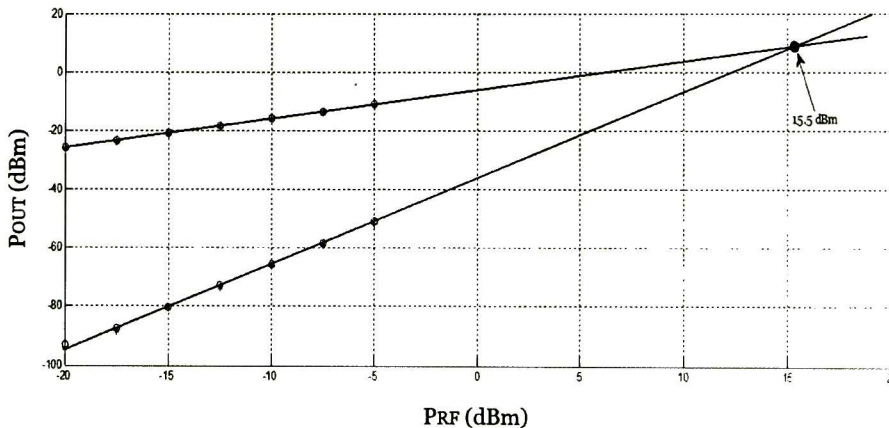


Fig. 5.25 Punto de intersección de tercer orden.

En la Fig. 5.25 se muestra el punto de intersección de tercer orden, el valor de la potencia de entrada en el punto de intersección de tercer orden es igual a 15.5 dBm, este resultado es alto, sin embargo, comparado con otros mezcladores FET resistivos simples encontrados en la literatura es bajo.

En la Fig. 5.26 se presenta la señal LTE obtenida en la salida IF cuando se aplica una señal LTE con una potencia de -15 dBm, una frecuencia central de 2.4 GHz y un ancho de banda de 5 MHz en la entrada RF, la potencia de entrada en la LO es igual a 5 dBm mientras que la frecuencia es igual a 2.3 GHz. Las pérdidas por conversión es igual a 7.5 dB. Los productos de intermodulación no se presentan en la la en la señal, por lo tanto, presenta una buena linealidad.

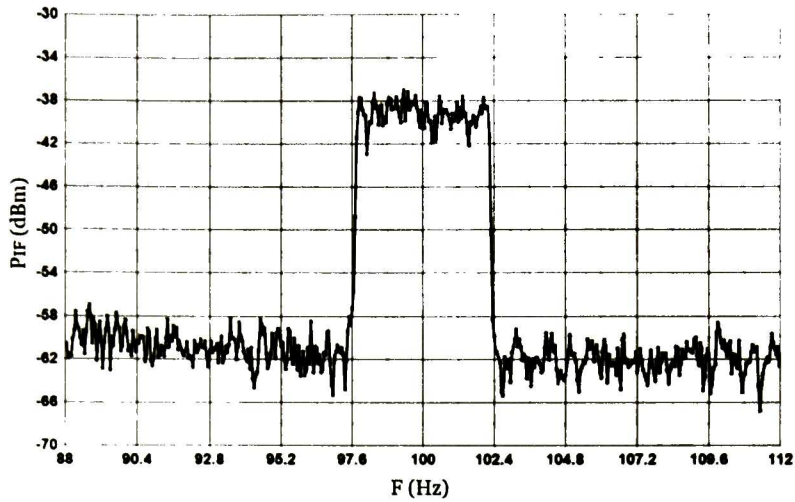


Fig. 5.26 Señal LTE a la salida IF.

La Fig. 5.27 muestra el aislamiento que existe entre las terminales del mezclador FET resistivo simple, donde el aislamiento menor se encuentra desde la señal LO a la señal RF (grafica de color rojo), éste valor es igual a 14.2 dB a 2.3 GHz debido a la cercanía en frecuencia que existe entre la señal y LO y RF y es menor a 11.6 dB desde 0 a 5 GHz. El aislamiento entre la señal LO e IF, y la señal RF e IF es menor a 20 dB desde 0 a 5 GHz, por lo tanto, en general presenta un buen aislamiento entre las terminales.

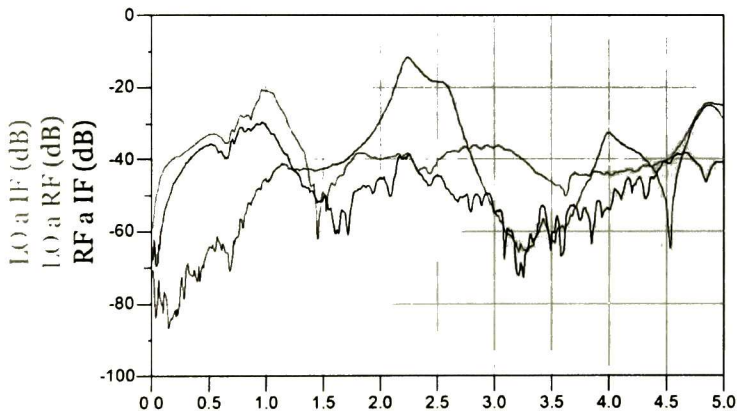


Fig. 5.27 Aislamiento entre las terminales del mezclador FET resistivo simple.

Los resultados de simulación y caracterización del mezclador FET resistivo simple son comparados en la Tabla 5.4. Como se puede observar se tiene muy buena correlación entre lo simulado y lo caracterizado en el dato más importante del mezclador que son las pérdidas por conversión.

Sin embargo, el error relativo de los demás parámetros eléctricos son muy altos, estos se puede atribuir al modelo no lineal del transistor.

Tabla 5.4 Comparación entre simulación y caracterización del mezclador FET resistivo simple.

| Parámetro | Simulación | Caracterización | Error relativo |
|------------------------------|------------|-----------------|----------------|
| Perdidas por conversión (LC) | 6.2 dB | 6.35 dB | 2.36 % |
| Punto de Compresión 1dB | 5.58 dBm | 8.6 dBm | 35.11 % |
| IIP _{3H} | 7.21 dBm | 15.5 dBm | 55.47 % |
| IIP _{3L} | 8.20 dBm | 15.45 dBm | 49.38 % |
| Aislamiento de la LO a IF | 36.6 dB | 39.8 dB | 8.04 % |
| Aislamiento de la LO a RF | 8.7 dB | 14.2 dB | 38.73 % |
| Aislamiento de la RF a IF | 35.6 dB | 45.8 dB | 22.27 |

Por último se presenta en la Tabla 5.5 la comparación entre mezcladores FET resistivos simples encontrados en la literatura y el propuesto en este trabajo.

Tabla 5.5 Comparación entre mezcladores FET resistivos simples encontrados en la literatura y el propuesto en este trabajo.

| Autor | Tecnología | F _{RF} [GHz] | F _{IF} [GHz] | F _{LO} [GHz] | CL [dB] | IIP ₃ [dBm] | P _{LO} [dBm] | P _{RF} [dBm] |
|--------------|------------|--------------------------|--------------------------|--------------------------|------------|---------------------------|--------------------------|--------------------------|
| [10] | GaAs | 10.3 | 1.5 | 8.8 | 6.5 | - | 10 | -7 |
| [11] | GaAs | 1.9 | 0.25 | 1.65 | - | 6 | 10 | -15 |
| [12] | GaAs | 1.9 | 0.11 | 1.79 | 7 | - | 0 | - |
| [13] | GaAs | 28 | 1 | 27 | 7.8 | 20 | 10 | - |
| [14] | CMOS | 62 | 2 | 60 | 11.6 | 16.5- | 4 | - |
| [15] | GaN | 1.7 | 0.2 | 1.9 | 9.5 | 27 | 14 | -5 |
| [16] | GaN | 10-12 | 0-1.8 | 8-10 | 6.9-8 | 22 | 15 | - |
| [17] | GaN | 6-18 | 0-6 | 6-18 | 10.5-16 | 20-28 | - | - |
| Este trabajo | GaN | 2.4 | 0.1 | 2.3 | 6.35 | 15.5 | 5 | -15 |

5.5 Conclusiones

Las simulaciones del mezclador presentaron un buen comportamiento, sin embargo, las mediciones obtenidas de la caracterización del circuito mezclador muestran un mejor rendimiento posiblemente porque el modelo del transistor realizado no es tan preciso.

Se realizó la simulación y caracterización del mezclador FET resistivo simple con 1 y 2 tonos aplicados en la entrada RF, se hicieron varias mediciones con diferentes barridos en voltaje y potencia en la caracterización del mezclador para conocer su comportamiento y rendimiento.

Los resultados obtenidos son buenos y todos se encuentran dentro de los datos encontrados en la literatura, existe un trade-off entre los datos del mezclador propuesto en este trabajo y los encontrados en la literatura.

Capítulo 6

Conclusiones y trabajo futuro

6.1 Conclusiones

SE realizó el diseño de un circuito mezclador FET resistivo simple, el cual, forma parte de los sistemas de transmisión y recepción de radiofrecuencia, donde tienen la importante misión de trasladar de una frecuencia a otra de cualquier señal eléctrica sin modificar la información que éstas llevan.

El mezclador es uno de los circuitos más fáciles de realizar de los sistemas de comunicaciones inalámbricas, con solo aplicar dos señales de entrada (LO y RF) a un dispositivo no lineal y se obtiene una salida mezclada IF, el problema aparece cuando se quiere realizar un mezclador eficiente, es relativamente difícil lograr que todos los parámetros que miden el rendimiento cumplan con nuestras expectativas. Aunque existen diferentes tipos y topologías de mezcladores, el mezclador a escoger por el diseñador dependerá de la tecnología de fabricación, las ventajas y desventajas que puedan tener, la simplicidad del diseño y el costo de producción.

Para diseñar un circuito electrónico es necesario el uso de modelos de los elementos activos y pasivos de los dispositivos a utilizar, los modelos de los elementos pasivos utilizados en el diseño del circuito mezclador se encuentran en el programa de simulación ADS, sin embargo, el modelo del transistor utilizado no está presente en ADS, por lo tanto es necesario realizar el modelo del transistor. Los métodos para la extracción de los

componentes extrínsecos e intrínsecos para el modelado de pequeña señal son efectivos, solo hay que tomar muy bien en cuenta el rango de la extracción de cada elemento.

El modelo de corriente basado en redes neuronales artificiales se ajusta perfectamente a las curvas I-V del transistor, pero, solo dentro del rango donde se entrenó la red.

Existen ciertas zonas en las curvas de I-V donde es muy difícil obtener una buena aproximación en alta frecuencia del modelo compacto del transistor, debido a que se presentan altas no linealidades en los elementos del transistor.

En nuestro caso, no es necesario aplicar un modelo térmico al modelo compacto del transistor, debido a que la zona de carga donde va a trabajar el transistor en el circuito mezclador es muy cercana a los 0 V.

Se presenta una nueva metodología para el diseño de mezcladores resistivos simples que hace uso del trabajo de José A. García *et al.* para calcular los voltajes de polarización óptimos y obtener bajos niveles de pérdidas por conversión e IMD, implementa una nueva forma de obtener las impedancias del transistor bajo condiciones de trabajo, e introduce un *diplexer lowpass-bandpass* con una nueva topología.

El nuevo *diplexer lowpass-bandpass* propuesto en este trabajo está basado en un par de líneas acopladas, *stubs* radiales y líneas de transmisión, además, presenta algunas mejoras en rendimiento comparado con otros *diplexers* del mismo tipo encontrados en la literatura.

Las simulaciones del mezclador FET resistivo simple presentaron buenos resultados, sin embargo, las mediciones obtenidas de la caracterización del circuito mezclador muestran un mejor rendimiento posiblemente porque el modelo del transistor realizado no es tan preciso. Sin embargo, los resultados obtenidos de la caracterización son buenos y todos se encuentran dentro de los datos encontrados en la literatura, aunque, existe un trade-off de los parámetros de rendimiento entre los datos del mezclador propuesto en este trabajo y los encontrados en la literatura.

6.2 Trabajo a Futuro

En esta sección se describen algunas posibles áreas de estudio que surgieron en este trabajo y que por falta de tiempo no fueron de conocimiento no fueron realizadas.

- Realizar una investigación para obtener el ancho de pulso y ciclo de trabajo necesarios al momento de realizar las mediciones pulsadas, y así, ayudar con la precisión del modelo que se va a desarrollar.

- Existe un nicho de oportunidad para realizar un nuevo modelado empírico de corriente que nos proporcione una buena aproximación en todo el rango de trabajo del transistor HEMT GaN (tanto en la región negativa y positiva del transistor).
- Es necesario realizar una metodología matemática par el diseño de del filtro pasa bajas del diplexer propuesto en este trabajo y realizado con stub radiales y líneas de transmisión.
- Es necesario realizar una metodología matemática par el diseño de del filtro pasa banda del diplexer propuesto en este trabajo y realizado con stub radiales, coupled line y líneas de transmisión.
- Encontrar la forma de acoplar una T de polarización con elementos distribuidos (stubs radiales) en el diplexer, ya que al tratar de realizar esto, el comportamiento del filtro pasa bajas se distorsiona.
- Realizar una comparación entre el mezclador FET resistivo simple propuesto en este trabajo y mezcladores FET resistivos balanceados y doblemente balanceados encontrados en la literatura.
- Realizar una comparación entre el mezclador FET resistivo simple propuesto en este trabajo y mezcladores activos balanceados y doblemente balanceados encontrados en la literatura.

Apéndice A

Modelado de corriente con ANN

El modelado de la corriente utilizado en el modelo del transistor hace uso de las redes neuronales artificiales (ANN por sus siglas en inglés), por lo tanto, en esta sección se describe como se implementaron las ANN en el software de simulación ADS y como se entrenó la red con MatLab para realizar el modelo del transistor.

A.1 Introducción

LAS redes neuronales artificiales son modelos de comportamiento inteligente basadas en el sistema nervioso de los seres vivos. Están compuestas por componentes que se comportan de manera similar a la neurona biológica en sus funciones más comunes. Estos elementos están organizados de una forma parecida a la que presenta el cerebro. Las redes neuronales están constituidas por un conjunto de elementos procesadores que encuentran conectados de tal forma que las entradas de una neurona son las salidas de neuronas

Las redes neuronales artificiales pueden estar compuestas de una capa simple (“*single layer*”) o de múltiples capas (“*multi-layer*”), el tipo de capa a utilizar va a depender de la complejidad del problema a resolver. Las de capa simple son utilizadas para resolver problemas de baja complejidad, mientras que las redes multicapa son empleadas en problemas más complejos como resolver funciones no lineales.

Una neurona artificial está compuesta por: entradas, pesos, polarizaciones, unidad de procesamiento y una función de activación. La neurona tiene una o un conjunto de entradas que pueden ser las salidas de otras neuronas o entradas externas, estas entradas son multiplicadas

por un peso ponderado, las entradas ponderadas y el valor de polarización son sumados en la unidad de procesamiento, por último, se aplica la función de activación de la neurona.

En la Fig. A.1 se muestra el diagrama a bloques de una neurona de entrada simple donde el p es la entrada, w es el peso ponderado, n es la sumatoria de la multiplicación entre la entrada y el peso ponderado, y el valor de la polarización b , el resultado es procesado por la función que entregara la salida a .

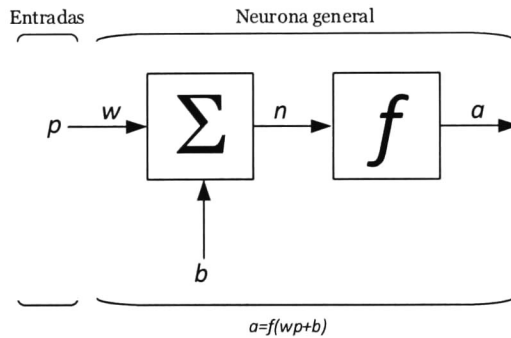


Fig. A.1 Diagrama a bloques de una neurona de entrada simple.

La función que define el funcionamiento de la neurona de entrada simple está dada por:

$$a = f(wp + b) \quad (3.14)$$

A.2 Diseño y entrenamiento de la ANN

El diseño de la red neuronal se realizó a través de la herramienta "Toolbox" del software matemático "Matlab". Esta herramienta permite el diseño de redes neuronales artificiales con arquitecturas definidas.

La complejidad de la estructura de una ANN está dada por el grado de la función no lineal usada para representar el comportamiento del problema. Sin embargo, aún no hay una respuesta clara acerca del número de neuronas requeridas en la capa oculta en función del grado de la no linealidad. Si usamos un número grande de neuronas en la capa oculta puede producir un sobrentrenamiento de la ANN y si utilizamos un número pequeño de neuronas es posible que no tenga la suficiente libertad e aprender con precisión

La arquitectura de la red utilizada en este trabajo es la "Feedforward", debido a que resuelve la complejidad de la función no lineal de las curvas

de I-V, además, no es tan compleja como otras estructuras. Se realizaron diferentes pruebas para encontrar el número de neuronas en cada capa, la capa oculta presenta un total de 24 neuronas con una función tangente hiperbólica, mientras que la capa salida presenta solo una neurona con una función lineal.

Con el "Toolbox" se declara el tipo de arquitectura y se declaran las propiedades de la red como el número de capas internas y el número de neuronas de cada capa. También, es necesario realizar la conversión de los vectores de entrada y salida de los datos de concurrentes a secuenciales, debido a que en un principio los datos se encuentran en un formato concurrente y la red neuronal solo procesa datos secuenciales.

La ANN *Feedforward* fue entrenada con el algoritmo de entrenamiento de Levenberg-Marquardt, este algoritmo ofrece mayor velocidad de entrenamiento para redes de tamaño moderado.

Antes de entrenar la red se tienen que configurar ciertos parámetros importantes del *Toolbox* para el entrenamiento como: el número de épocas, el gradiente mínimo, forma de inicialización de la red y los objetivos.

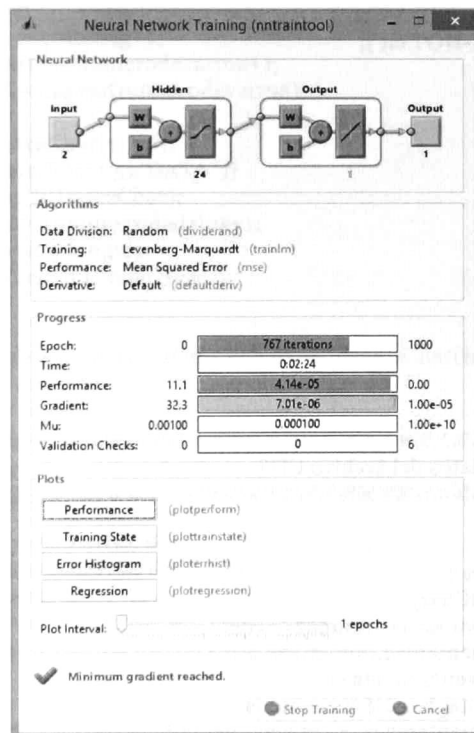


Fig. A.2 Entrenamiento de la red neuronal con el *Toolbox* de Matlab.

En la Fig. A.2 se presenta el entrenamiento de la red neuronal “*Feedforward*” con el *Toolbox* de Matlab y el algoritmo de entrenamiento de Levenberg-Marquardt, el número de épocas es el número de iteraciones que realiza el *Toolbox* hasta llegar al gradiente mínimo o los objetivos, en cada época se define los pesos y polarizaciones para el entrenamiento.

A continuación se muestra el código fuente escrito en Matlab para la extracción de los datos del archivo CITI donde se encuentran los valores de las curvas de I-V, el diseño y entrenamiento de la red neuronal artificial, y la generación de un archivo para extraer los datos de los pesos y polarizaciones de la red neuronal para después trasladarlos al programa de simulación ADS.

```

%% Inicialización en ceros
clear all
clc

%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
%% Importar archivo CITI e inicializa variables para la extracción de los datos.
%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%

tline = fopen('TRANN-HOT.cit');
iniciomag=5;
iniciodat=6;
ncharvar=1;
numerodevar=0;
numerodedatos=0;
cuentadatos=0;
cuentamag=0;
cuentamag1=0;
cuentavar=0;
magvar=0;
varactual=0;
numerodevarma=0;
cuentamagfi=0;

%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%
%% Extracción de los datos del archivo CITI
%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%%

while ~feof(tline)
DatosChar = fgetl(tline);
if ~isempty(DatosChar)
if(cuentamag~=0 && cuentamag<=cuentamagfi)
matrizvar(cuentamag,numerodevarma)=str2double(DatosChar);
cuentamag=cuentamag+1;
elseif (cuentamag1~=0 && cuentadatos~=0 && cuentavar~=0)
matrizdatos(cuentamag1,cuentavar,cuentadatos)=str2double(DatosChar);
if(magvar(2)==cuentamag1 && magvar(1)==cuentavar)
cuentamag1=0;
cuentavar=0;
elseif (cuentamag1==magvar(2))

```

```

        cuentamag1=0;
        cuentavar=cuentavar+1;
    end
    cuentamag1=cuentamag1+1;
end
if (strcmp(DatosChar(1),'V'))
    if (strcmp(DatosChar(1:4),'VAR '))
        longvar=length(DatosChar);
        numerodevar=numerodevar+1;
        while iniciomag < longvar
            if((DatosChar(iniciomag))== ' ')
                break
            end
            nombrevar(numerodevar,ncharvar)=DatosChar(iniciomag);
            iniciomag=iniciomag+1;
            ncharvar=ncharvar+1;
        end
        if strcmp(DatosChar(iniciomag+1:iniciomag+4),'MAG ')
            magvar(numerodevar)=str2double(DatosChar(iniciomag+5:longvar));
            iniciomag=5;
            ncharvar=1;
        end
        numerodevariables=length(magvar);
    end
    if(DatosChar(1:11)=='VAR_LIST_BE')
        cuentamag=0;
        cuentamag=cuentamag+1;
        numerodevarma=numerodevarma+1;
        cuentamagfi=magvar(numerodevarma);
    end
elseif(strcmp(DatosChar(1),'D'))
    if (strcmp(DatosChar(1:5),'DATA '))
        longvar=length(DatosChar);
        numerodedatos=numerodedatos+1;
        while iniciodat < longvar
            if((DatosChar(iniciodat))== ' ')
                break
            end
            nombredatos(numerodedatos,ncharvar)=DatosChar(iniciodat);
            iniciodat=iniciodat+1;
            ncharvar=ncharvar+1;
        end
        iniciodat=6;
        ncharvar=1;
    end
elseif (strcmp(DatosChar(1),'B'))
    if (strcmp(DatosChar(1:5),'BEGIN'))
        cuentamag1=1;
        cuentadatos=cuentadatos+1;
        cuentavar=1;
    end
end
end
end
end

```

%%
 %% Arreglo de los vectores de entrada y salida para la red neuronal

%%

```
vd=matrizvar(1:magvar(2),2);
vg=matrizvar(1:magvar(1),1);
for n=0:magvar(1)
    if(n<magvar(1))
        v(1,(1+n*magvar(2)):(n*magvar(2)+magvar(2)))=vd;
        v(2,(1+n*magvar(2)):(n*magvar(2)+magvar(2)))=vg(n+1);
    end
end
for n=1:magvar(1)
    t(1,magvar(2)*n-magvar(2)+1:magvar(2)*n)=matrizdatos(:,n);
end
b=[1:(magvar(1))*(magvar(2))];
b = b(randperm(size(b)));
for n=1:(magvar(1))*(magvar(2))
    v1(:,b(n,1))=v(:,b(n,1));
    t1(:,b(n,1))=t(:,b(n,1));
end
end
```

%%
%% Configuración y entrenamiento de la red
%%

```
plot(vd,matrizdatos,'r','LineWidth',1.5)
hold on
num=24;
v= con2seq(v1);
t= con2seq(t1);
net = feedforwardnet(num);
net = train(net,v,t)
y = net(v);
y=cell2mat(y);
for n=1:magvar(1)
    neuro(:,n)=y(1,magvar(2)*n-magvar(2)+1:magvar(2)*n);
end
plot(vd,neuro,'b')
```

%%
%% Extracción de los pesos y las polarizaciones
%%

```
pesosvar1 = net.IW;
pesosinternet1 = net.LW;
bias1 = net.b;
pesosvar=cell2mat(pesosvar1);
pesosinternet=cell2mat(pesosinternet1);
bias=cell2mat(bias1);
```

%%
%% Generación del archivo para extraer las variables
%%

```
carpetaDeArchivos=strcat('C:\Users\cain\Documents\MAESTRIA\RADIOFRECUEN
CIA\RADIOFRECUENCIA_III\Programas para arreglar y generar archivos Citi\Red
Neuronal', '\');
```

```
nombre='Neuroecu';
nombre=[nombre,'.txt'];
saveciti=[(carpetaDeArchivos),(nombre)];
name=fopen(saveciti, 'w');
```

```
for n=1:num
fprintf(name, '%s%s%s%s%s%s%s%s%s\n', 'N', num2str(n), '=tanh((B', num2str(n), ')+(W1', num2str(n), '*Vd)+(W2', num2str(n),
'*Vg))');
end
for n=1:num
fprintf(name, '%s%s%s%s%s \n', 'W1', num2str(n), '=', pesosvar(n,1), ' opt{ -20 to 20 }');
fprintf(name, '%s%s%s%s%s \n', 'W2', num2str(n), '=', pesosvar(n,2), ' opt{ -20 to 20 }');
fprintf(name, '%s%s%s%s%s \n', 'W1', num2str(n), '=', pesosinternet(1,n), ' opt{ -20 to 20
}');
fprintf(name, '%s%s%s%s%s \n', 'B', num2str(n), '=', bias(n,1), ' opt{ -20 to 20 }');
end
fprintf(name, '%s%s%s%s$s \n', 'B', num2str(n+1), '=', bias(n+1,1), ' opt{ -20 to 20 }');
fprintf(name, '%s%s%s', 'ModelNeuro=');
for n=1:num
fprintf(name, '%s%s%s%s%s', '(W1', num2str(n), '*N', num2str(n), '+)');
end
fprintf(name, '%s%s%s \n', '(B', num2str(n+1), ')');
```

A.3 Implementación del modelo con una red neuronal

Para empezar a implementar el modelo de la corriente con redes neuronales es necesario crear un archivo esquemático en el “Workspace” que se está usando y declarar el nombre deseado. Ya que se tiene el esquemático se selecciona un bloque SDDnP que describe la corriente mediante una ecuación explícita en términos de voltaje, la “n” del bloque se refiere al número de puertos con los que cuenta, como se observa en la Fig. A.3.

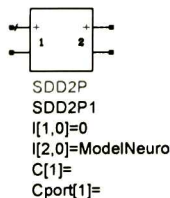


Fig. A.3 Bloque SDD2P utilizado para realizar el modelo de la corriente.

Los valores de los resistores son extraídos de un archivo CITI creado con los valores de los elementos extrínsecos previamente calculado, como se presenta en la Fig. A.6.

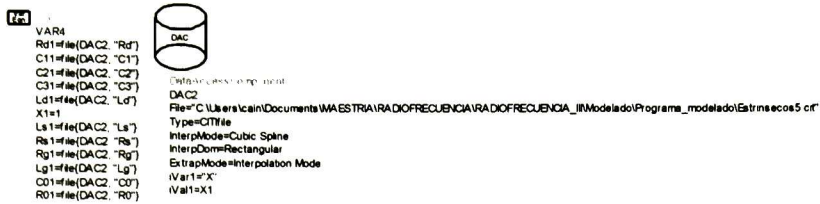


Fig. A.6 Elemento usado para obtener los valores de los resistores extrínsecos.

Como el *Toolbox* de Matlab realiza un preprocesamiento y posprocesamiento de las entradas y salidas de la red para hacer eficiente y rápido el entrenamiento de la red neuronal, y el efecto de las resistencias parásitas tiene que ser eliminado, fue necesario realizar una optimización de los pesos y las polarizaciones de la red neuronal para ajustar el modelo a los valores de la corriente.

En la Fig. A. 7 se presentan los bloques utilizados para la optimización del modelo de la corriente con redes neuronales artificiales. Los bloques fueron configurados como lo describe Israel G. Tapia en el Apéndice A y B de [32].

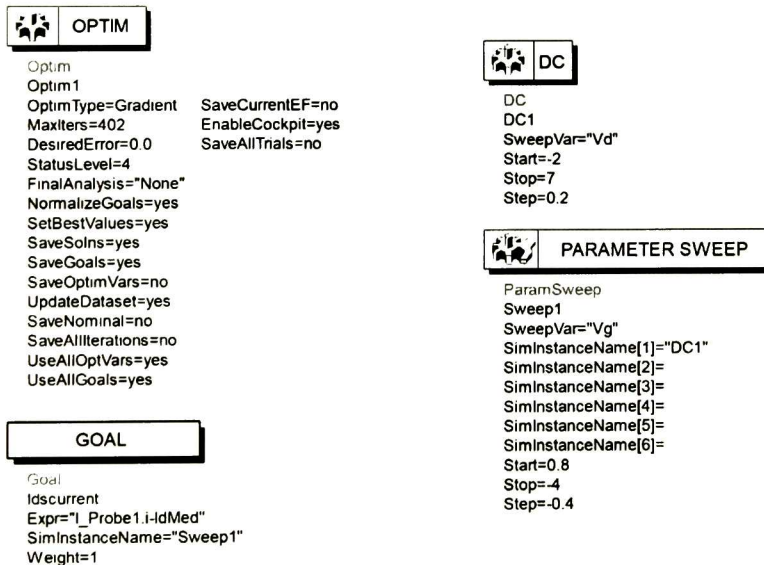


Fig. A.7 Bloques utilizados en la optimización del modelo de la corriente.

A.4 Conclusiones

Fue necesario el uso del proceso de optimización debido a los efectos producidos por los resistores extrínsecos y al preprocesamiento y posprocesamiento que realiza el *Toolbox* de Matlab.

El *Toolbox* de Matlab es una herramienta eficiente, rápida y de mucha ayuda al momento de diseñar y entrenar redes neuronales artificiales.

Apéndice B

Redes de Polarización

En esta sección se presenta el diseño de redes de polarización en microcinta, empleando stub radiales y líneas de transmisión $\lambda/4$. La técnica de diseño, así como las consideraciones que se tienen son presentadas. Comparaciones con simulaciones y mediciones son realizadas.

B.1 Introducción

LAS redes de polarización son empleadas para polarizar con voltajes de DC a los circuitos activos como transistores. Típicamente la red de polarización es un sistema pasivo de tres puertos, como se representa en la Fig. A.1. Por su configuración, la red de polarización es también llamada *T de polarización*. Por uno de los puertos se conecta la fuente de alimentación (Puerto DC), que es el que provee la señal de DC para polarizar al DUT. Un segundo puerto se utiliza para inyectar la señal de RF (Puerto de RF) y el último puerto es el que se conecta hacia el DUT (Puerto DC+RF) y lleva la señal de RF con la de DC. Las redes polarización deben de cumplir al menos con las siguientes condiciones:

- Por tener pérdidas por regreso mejores a 10 dB en el puerto de RF dentro de las frecuencias de operación.
- Por tener pérdidas por inserción mejores a 10 dB entre el puerto de RF y de DC dentro de las frecuencias de operación.

- Por tener pérdidas por inserción menores a 3 dB entre el puerto de RF y el puerto que se conecta al DUT.

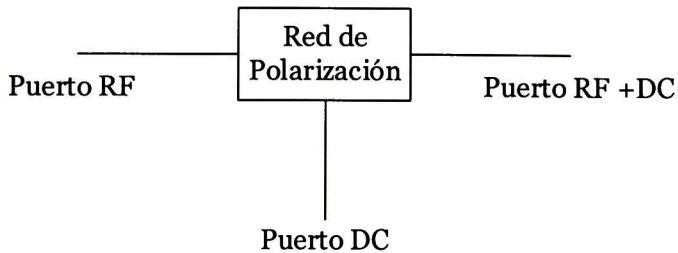


Fig. B.1 Diagrama a bloques de una Red de polarización.

La red de polarización puede estar hecha con componentes concentrados o distribuidos. En el primer caso el circuito es un L-C, tal como se describe en la Fig. A.2. Para el puerto de DC, la impedancia del inductor es casi cero Ohms, por lo que se comporta como un corto circuito, la corriente de DC no puede irse hacia la fuente de RF ya que encuentra un capacitor de bloqueo, y como es bien sabido el capacitor en DC actúa como un circuito abierto. Sin embargo, para señales de RF, este capacitor debe de funcionar como un corto circuito y la señal de RF no puede irse hacia la fuente de DC ya que el inductor está calculado de tal manera que la reactancia inductiva es muy grande, cercana a un circuito abierto. En el tercer puerto, se juntan tanto la señal de DC como la de RF y es precisamente lo que requiere el transistor o dispositivo activo.

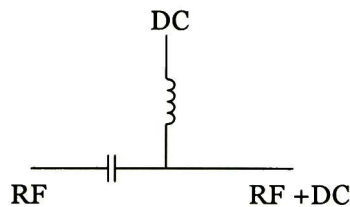


Fig. B.2 T de polarización con elementos concentrados.

Con elementos distribuidos la idea es similar, se emplea una línea de transmisión delgada, con el fin de que la impedancia de la línea grande a la frecuencia de la RF. Esta línea se coloca en el puerto de DC y realiza la función de la bobina en la T de polarización con elementos concentrados, se sugiere el uso de stub radiales para realiza la función de corto circuito a la frecuencia RF. Tenemos que tomar en cuenta que el capacitor usado en la T de polarización con elementos concentrados es necesaria en la T

de polarización con elementos distribuidos, sin embargo puede ser parte de la red de acoplamiento al transistor. El proceso de diseño de esta red de polarización con los stubs radiales se describirá en esta sección.

B.2 Red de polarización con elementos distribuidos

La estructura básica de la red de polarización con elementos distribuidos es el que se describe en la Fig. B.3, en el cual se puede apreciar una línea M_1 que es una línea de microcinta de $\lambda/4$ y cuya impedancia característica es muy grande ($Z_0 \gg 50 \Omega$), esto con el fin de proteger el puerto de DC de la señal de RF. El capacitor se encarga de realizar un corto circuito de la RF que va hacia la terminal de DC.

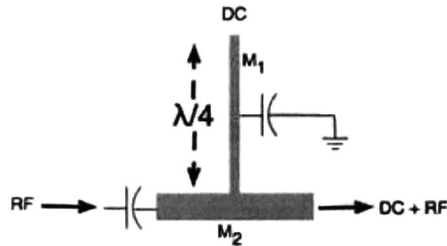


Fig. B.3 T de polarización con elementos distribuidos básica.

A la estructura de la Fig. B.3, se han hecho algunas modificaciones en el que se incluye un stub radial. Este stub radial se describe en la Fig. B.4, en el cual tiene tres variables que lo caracterizan y son: el ancho W , el largo L y ángulo α [52]. La idea de usar el stub radial es el de provocar una resonancia en el coeficiente de reflexión a una frecuencia deseada que es determinada por los valores de W , L y α .

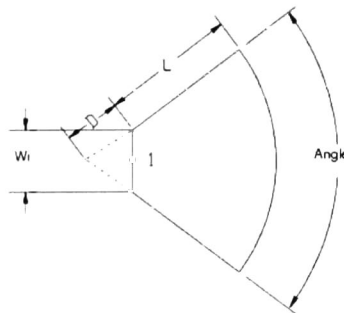


Fig. B.4 Stub radial.

A dicha frecuencia de resonancia, las pérdidas por inserción deben de ser pequeñas, alrededor de los 3 dB. Lo anterior describe una especie de filtro pasa banda, tal como se presenta en la Fig. B.5 y que corresponde a la simulación del stub radial junto con una pequeña línea de transmisión corta con $Z_0 = 50 \Omega$ y una longitud igual al ancho W del transistor.

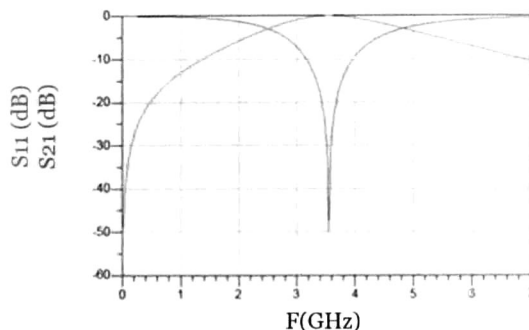


Fig. B.5 Simulación del comportamiento de un stub radial.

Cabe señalar que la simulación sugiere cómo se comporta el ancho de banda y la frecuencia de resonancia en función de los valores de W , L y α :

- El ancho de banda y la frecuencia de resonancia pueden aumentar cuando la W es más ancha.
- En la medida que L sea más largo, la frecuencia de resonancia es más pequeña.
- El ángulo α tiene un efecto mayor sobre el ancho de banda que con la frecuencia de resonancia. Entre mayor sea el ángulo, el ancho de banda aumenta y se logra observar una ligera disminución de la frecuencia de resonancia. Lo anterior sugiere el empleo de α para hacer una sintonización más fina de la frecuencia de resonancia.

B.3 Red de polarización con un stub radial

Para una aplicación real, como es el de polarizar un amplificador o un transistor, se requiere que la red polarización sea un poco más compleja que la presentada en la Fig. B.4. En ese sentido, la Fig. 6 se muestra una estructura más acorde. En esta estructura se tienen seis componentes que son:

- Una línea de transmisión M_1 , que une el puerto 1 con el puerto 2 y cuya impedancia característica es de 50Ω .

- Una línea de transmisión M_2 de $\lambda/4$ con una impedancia característica de 100Ω .
- Un stub radial (SR).
- Una línea de transmisión M_3 del mismo ancho de M_2 , cabe mencionar que la longitud de esta línea debe ser corta para no afectar el desempeño de la red de polarización.
- Un pad para PAD_1 conectar la fuente de alimentación de DC.

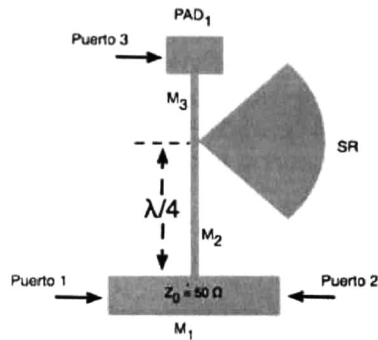


Fig. B.6 T de polarización con un stub radial.

Los resultados de la simulación sugieren que esta estructura aumenta el ancho de banda con respecto a la red de la Fig. B.5, donde solo se hace la simulación del stub radial. Con esta topología obtenemos tanto un circuito abierto a la RF provocado por la línea como un corto circuito producido por el stub Radial, esto se demuestra en la Fig. B.7 donde se muestran los parámetros S de tres puertos de la estructura.

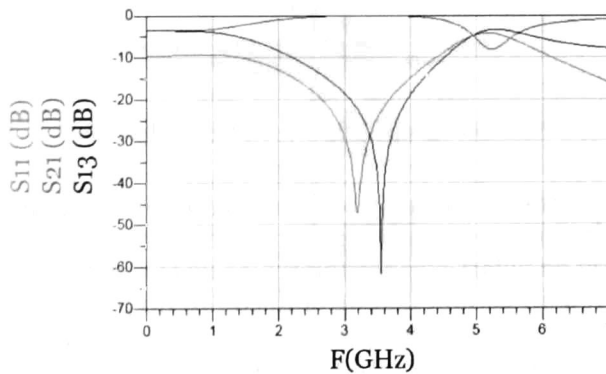


Fig. B.7 Simulación de la T de polarización con un stub radial.

B.4 Red de polarización con doble stub radial

La idea en esta red de polarización es el de incrementar el ancho de banda, para esto se emplea dos stubs radiales separadas por una línea de transmisión de $\lambda/4$, tal como se muestra en la Fig. 8. Cada uno de los stubs radiales se calcula para que resuene a una frecuencia determinada. De esta manera se define el rango de operación de la red de polarización, por medio de la definición dos frecuencias:

$$F_{RL} = F_O - (BW / 4) \quad (B.1)$$

$$F_{RH} = F_O + (BW / 4) \quad (B.2)$$

Donde f_o es la frecuencia central (frecuencia con la cual se va a trabajar) y BW es el ancho de banda.

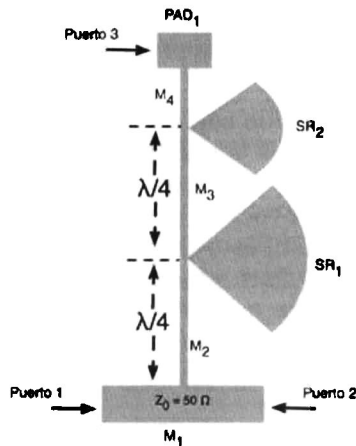


Fig. B.8 Red de polarización con doble stub radial.

La Fig. B.9 muestra los parámetros S simulados de la red de polarización con doble stub. Como se puede apreciar se define claramente el ancho de banda de la red de polarización, a diferencia de la red de polarización con un solo stub radial. La longitud de la línea M_4 no presenta un efecto de gran magnitud, por lo tanto, puede tener la longitud necesaria para comunicar la T de polarización con el pad.

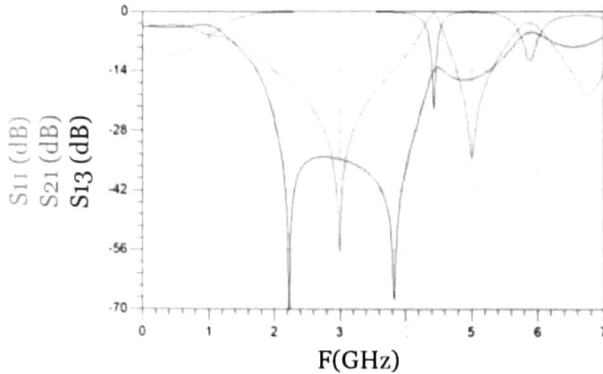


Fig. B.9 Simulación de una T de polarización con doble stub radial.

Como recomendación, se sugiere colocar capacitores (capacitores de mejora) a tierra a cada uno de los stubs radiales, Fig. B10. Se puede considerar que estos capacitores tienen la función de:

- Mejorar el efecto de la resonancia que producen los stubs radiales.
- Como un sistema para sintonizar la respuesta de la red de polarización.

Cabe mencionar que los capacitores deben de estar resonando a una frecuencia ligeramente por debajo f_{RL} y ligeramente por arriba f_{RH} para evitar cualquier deterioro en el desempeño de la red de polarización.

Por último, hace falta incluir un capacitor a tierra para el filtrado de los rizados de la fuente de alimentación. Este capacitor está situado en el PAD₁ y típicamente es un capacitor de 33 μ F.

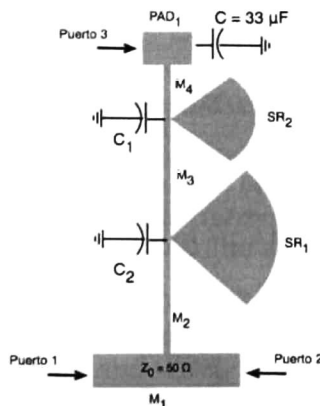


Fig. B.10 T de polarización con doble stub radial y capacitores de mejora.

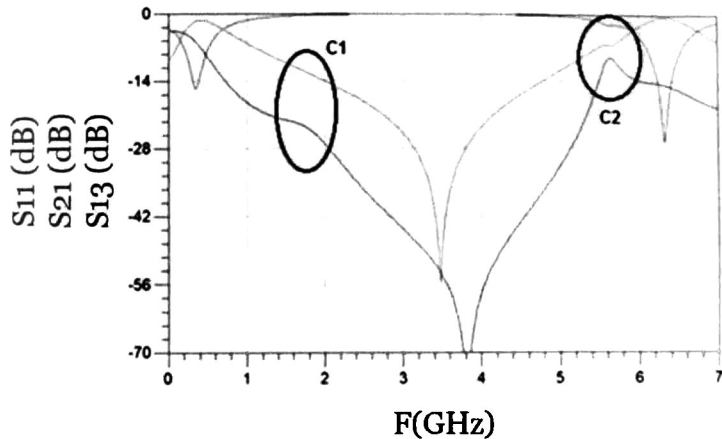


Fig. B.11 Simulación de T de polarización con doble stub radial y capacitores de mejora.

En la Fig. B.11 se muestra la simulación de una T de polarización con doble stub radial y capacitores de mejora, en los círculos rojos se presentan los efectos producidos por los capacitores. Se puede observar que presenta un ancho de banda mayor al de la T de polarización con doble stub radial sin capacitores de mejora mostrado Fig. B.9.

Las líneas de microcinta se fabricaron sobre un sustrato RO4003C. Cabe mencionar que para el caso de la red de polarización en la compuerta del transistor GaN CGH40010F se incluye una resistencia entre el PAD1 y la línea de $\lambda/4$ del primer stub radial. Esta resistencia tiene el propósito de limitar la corriente en la compuerta y funciona como un elemento para estabilizar al transistor.

B.5 Conclusiones

Aunque existen diferentes metodologías y topologías para realizar una Red de polarización es tarea del diseñador escoger la T de polarización adecuada para el circuito a diseñar, tomando en cuenta área, costo y rendimiento de la T de polarización y el circuito o dispositivo a polarizar.

Las T de polarización presentan un consumo de área mayor a la de los elementos distribuidos, pero el costo es menor, ya que nos es necesario el uso de dispositivos pasivos externos y los elementos distribuidos solo hacen uso el sustrato que se utiliza.

Referencias

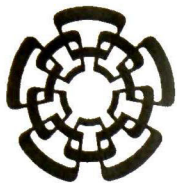
- [1] J. Feist and G. Feist, *Theories of Personality*, McGraw Hill, 2006.
- [2] W. Tomasi, *Sistemas de Comunicaciones Electronicas*, Prentice Hall, 2003, pp. 1-2,39-40,42.
- [3] "Personas con telefonia movil y fija en el mundo", <http://www.itu.int/en/ITU-D/Statistics/Pages/stat/default.aspx> ed., International Telecommunication Union ITU, 2014.
- [4] J. Prieto, *Introducción a los Sistemas de Comunicacion Inalambricos*, Universitat Oberta de Catalunya, pp. 10-22.
- [5] C. Pérez Vega, J. M. Z. Sáinz de la Maza and A. Casanueva López, *Sistemas de Telecomunicación*, Universidad de Cantabria, 2007, pp. 119,132,142-152.
- [6] M. Semiconductor, "An IF Communication Circuit Tutorial," *Application Note AN1539*, 1996.
- [7] RFIC, "Mixers," *RF, RFIC & Microwave Theory, Design*, pp. 1-10.
- [8] S. A. Maas, *Nonlinear Microwave and RF Circuits*, ARTECH HOUSE, INC., 2003, pp. 328-330, 339-340, 525-528.
- [9] S. A. Maas, *The RF and Microwave Circuit Design Cookbook*, ARTECH HOUSE, INC., 1998, p. 95.
- [10] S. A. Maas, "A GaAs MESFET Mixer with Very Low Intermodulation," *Microwave Symposium Digest, 1987 IEEE MTT-S International*, vol. 2, pp. 895 - 898, Jun 1987.
- [11] K. Onodera and M. Muraguchi, "Very Low-Intermodulation GaAs Mixers with Negative Feedback," *Microwave Conference, 1994. 24th European*, vol. 1, pp. 642 - 647, Sep 1994.
- [12] J. Kucera and U. Lott, "A zero DC-power low-distortion mixer for wireless applications," *Microwave and Guided Wave Letters, IEEE*, vol. 9, no. 4, pp. 157 - 159, Aug 2002.
- [13] N. A. Rahman, B. Y. Majlis and A. Ariffin, "A 28 GHz PHEMT GaAs MMIC single-ended resistive mixer," *Semiconductor Electronics, 2002. Proceedings. ICSE 2002. IEEE International Conference*, pp. 511 - 513, Dec. 2002.
- [14] B. M. Motlagh, S. E. Gunnarsson, M. Ferndahl and H. Zirath, "Fully integrated 60-GHz single-ended resistive mixer in 90-nm CMOS technology," *Microwave and Wireless Components Letters, IEEE*, vol. 16, no. 1, pp. 25 - 27, Jan. 2006.

- [15] T. Chang, W. Wu, J. Lin, S. Jang, F. Ren, S. Pearton, R. Fitch and J. Gillespie, "Analysis and Design of AlGaIn/GaN HEMT Resistive Mixer," *Microwave and Optical Technology Letters*, vol. 49, no. 5, p. 1152–1154, May. 2007.
- [16] M. Sudow, K. Andersson, M. Fagerlind, M. Thorsell, P.-A. Nilsson and N. Rorsman, "A Single-Ended Resistive X -Band AlGaIn/GaN HEMT MMIC Mixer," *Microwave Theory and Techniques, IEEE Transactions* vol. 56, no. 10, pp. 2201 - 2206, Oct. 2008.
- [17] V. D. Giacomo, N. Thouvenin, C. Gaquiere, A. Santarelli and F. Filicori, "Modelling and design of a wideband 6–18 GHz GaN Resistive Mixer," *Microwave Integrated Circuits Conference, 2009. EuMIC 2009. European*, pp. 459 - 462, Sept. 2009.
- [18] E. J. Menso, "El decibel: características y aplicaciones," *Revista Telefónica-Electrónica*, pp. 34-39, Jan 1993.
- [19] Mini-Circuits, "Understanding Mixers – Terms Defined, and Measuring Performance," *Mini-Circuits*, pp. 1-10, May. 2008.
- [20] <http://www.microwaves101.com/encyclopedia/compressionpoint.cfm>. [En línea].
- [21] G. Regalado Silva, Circuito Mezclador CMOS para Conversión de Frecuencia en Tecnología 0.5um, Cinvestav, Dec. 2006, pp. 9-10.
- [22] M. Rudolph, C. Fager and D. E. Root, Nonlinear transistor Model Parameter Extration Techniques, Cambridge University Press, 2012, pp. 1-17,136-137.
- [23] M. Golio, The RF and Microwave Handbook, CRC Press LLC, 2001, pp. 466,1160-1163.
- [24] M. Golio, RF and Microwave Circuits, Measurements, and Modeling, CRC Press, 2008, pp. 638-641.
- [25] P. Aaen, J. Plá and J. Wood, Modeling and Characterization of RF and Microwave Power FET's, Cambridge University Press, 2007, pp. 4-5,54-55.
- [26] J. A. Zamudio Flores, Device Characterization and Modeling of Large-Size GaN HEMTs, Kassel University Press, 2012, pp. 5-6,30-31.
- [27] J. Carlos and N. Borges, Intermodulation Distortion in Microwave and Wireless Circuits, Artech House, 2003, pp. 197-201.
- [28] A. L. Walker, Behavioral Modeling and Characterization of Nonlinear Operation in RF and Microwave Systems, 2005, pp. 2-3.

- [29] J. Gao, RF and Microwave Modeling and Measurement Techniques for Compound Field Effect Transistors, SciTech Publishing, Inc., 2010, pp. 132, 179-180.
- [30] C. Passant Baylis II, Improved Current-Voltage Methods for RF Transistor Characterization, University of South Florida, 2004, pp. 2-3.
- [31] M. Golio, RF and Microwave Passive and Active Technologies, CRC Press, 2008, p. 43.
- [32] I. G. Tapia Sánchez, Estudio Comparativo de la Linealidad entre Amplificador de Potencia Doherty y el Clase F, Cinvestav, 2014, pp. 10-11.
- [33] G. Dambrine, A. Cappy, F. Heliodore and E. Playez, "A New Method for Determining the FET Small-Signal Equivalent Circuit," *Microwave Theory and Techniques, IEEE Transactions on*, vol. 36, no. 7, pp. 1151-1159, Jul 1988.
- [34] J. A. Reynoso Hernández, F. Rangel Patiño and J. Perdomo, "Full RF Characterization for Extracting the Small-Signal Equivalent Circuit in Microwave FET's," *Microwave Theory and Techniques, IEEE Transactions on*, vol. 44, no. 12, pp. 2625 - 2633, Aug 1996.
- [35] A. Zárate de Landa, J. Zúñiga Juárez, J. Reynoso Hernández, M. Maya Sánchez, E. Piner and K. Linthicum, "A New and Better Method for Extracting the Parasitic Elements of On-Wafer GaN Transistors," *Microwave Symposium, 2007. IEEE/MTT-S International*, pp. 791-794, 3-8 June 2007.
- [36] J. Reynoso Hernández, J. Loo Yau, J. Zúñiga Juárez and J. L. del Valle Padilla, "A straightforward method to determine the parasitic gate resistance of GaN FET," *Microwave Symposium Digest, 2009. MTT '09. IEEE MTT-S International*, pp. 877 - 880, 7-12 June 2009.
- [37] A. Zárate de Landa, J. Zúñiga Juárez, J. Loo Yau, J. Reynoso Hernández, M. Maya Sánchez and J. L. del Valle Padilla, "Advances in Linear Modeling of Microwave Transistors," *Microwave Magazine, IEEE*, vol. 10, no. 2, pp. 100, 102 - 111, 146, 02 mayo 2009.
- [38] P. M. White and R. Healy, "Improved equivalent circuit for determination of MESFET and HEMT parasitic capacitances from "Coldfet" measurements," *Microwave and Guided Wave Letters, IEEE*, vol. 3, no. 12, pp. 453 - 454, 06 agosto 2002.
- [39] A. Caddemi, G. Crupi and N. Donato, "Microwave characterization and modeling of packaged HEMTs by a direct extraction procedure down to 30 K," *Instrumentation and Measurement, IEEE Transactions on*, vol. 55, no. 2, pp. 465 - 470, 20 marzo 2006.

- [40] J. Loo-Yau, G. Tapia Sánchez and P. Moreno, "An Alternative Method to Extract the Parasitic Capacitances of GaN FETs," *Microwave Optical Technology Letters*, vol. 57, no. 1, pp. 223-225, Jan 2015.
- [41] M. Berroth and R. Bosh, "High Frequency Equivalent Circuit of GaAs Depletion and Enhancement FETs for Large Signal Modelling," *Measurement Techniques for Microwave Device Characterization and Modelling, 1990. Digest of Papers. 1990 Workshop on*, pp. 122 - 127, 23-23 April 1990.
- [42] W. Curtice, "A MESFET Model for Use in the Design of GaAs Integrated Circuits," *Microwave Theory and Techniques, IEEE Transactions on*, vol. 28, no. 5, pp. 448 - 456, May 1980.
- [43] W. Curtice and M. Ettenberg, "A nonlinear GaAsFET model for use in the design of output circuits for power amplifiers," *IEEE Trans of Microwave Theory Tech*, vol. 33, pp. 1383-1394, Dec. 1985.
- [44] I. Angelov, H. Zirath and N. Rosman, "A new empirical nonlinear model for HEMT and MESFET devices," *Microwave Theory and Techniques, IEEE Transactions on*, vol. 40, no. 12, pp. 2258 - 2266, Dec 1992.
- [45] P. Cabral, J. Pedro and N. Carvalho, "Nonlinear device model of microwave power GaN HEMTs for high power-amplifier design," *Microwave Theory and Techniques*, vol. 52, no. 11, pp. 2585 - 2592, Nov. 2004.
- [46] O. Jardel, G. Callet and C. Charbonniaud, "A new nonlinear HEMT model for AlGaIn/GaN switch applications," *Microwave Integrated Circuits Conference, 2009. EuMIC 2009. European*, pp. 73 - 76, Sept. 2009.
- [47] C. Charbonniaud, A. Xiong, S. Dellier and O. Jardel, "A non linear power HEMT model operating in multi-bias conditions," *Microwave Integrated Circuits Conference (EuMIC), 2010 European*, pp. 134 - 137, Sept. 2010.
- [48] H. Saavedra Gómez, E. Vázquez Santacruz and J. Loo Yau, "Modeling the I-V Characteristics of HVMOS Devices Using an Artificial Neuronal Networks," *Waded*, pp. 82-85, 2011.
- [49] J. A. García, J. C. Pedro, M. L. De la Fuente, N. Borges de Carvalho, A. Mediavilla Sánchez and A. Tazón Puente, "Resistive FET mixer conversion loss and IMD optimization by selective drain bias," *Microwave Theory and Techniques, IEEE Transactions*, vol. 47, no. 12, pp. 2382 - 2392, Dec. 1999.
- [50] J. Loo Yau, "Caracterización de Bases de Pruebas para Transistores Encapsulados," *Nota de aplicación*, pp. 1-8, 2013.

- [51] D. M. Pozar, *Microwave Engineering*, John Wiley & Sons, Inc., 2005, pp. 189-192.
- [52] T. Gunel and S. Kent, "Numerical Modeling of Microstrip Radial Stub," *Microwave Power and Electromagnetic Energy*, vol. 32, no. 4, pp. 246-250, 1997.
- [53] P.-H. Deng and J.-T. Tsai, "Design of Microstrip Lowpass-Bandpass Diplexer," *Microwave and Wireless Components Letters, IEEE*, vol. 23, no. 7, pp. 332 - 334, July 2013.
- [54] S. Akhtarzad, T. R. Rowbotham and P. B. Johns, "The Design of Coupled Microstrip Lines," *he Design of Coupled Microstrip Lines*, vol. 23, no. 6, pp. 486 - 492, Jun. 1975.
- [55] M. Capstick, "Microstrip lowpass-bandpass diplexer topology," *Electronics Letters*, vol. 35, no. 22, pp. 1958 - 1960, Oct. 1999.
- [56] Y.-S. Lin and C. H. Chen, "Lumped-Element Coplanar-Waveguide Diplexer," *Microwave Conference, 2002. 32nd European*, pp. 1 - 4, Sept. 2002.
- [57] I. Angelov, N. Rorsman, J. Stenarson, M. García y H. Zirath, «An Empirical Table-Based FET Model,» *Microwave Theory and Techniques, IEEE Transactions* , vol. 47, n^o 12, p. Dec 1999, Dec. 1999.



CENTRO DE INVESTIGACIÓN Y DE ESTUDIOS AVANZADOS DEL I.P.N. UNIDAD GUADALAJARA


El Jurado designado por la Unidad Guadalajara del Centro de Investigación y de Estudios Avanzados del Instituto Politécnico Nacional aprobó la tesis


Diseño de un Mezclador Resistivo para Aplicaciones en
Comunicaciones Inalámbricas


del (la) C.

Cain PÉREZ WENCES

el día 20 de Febrero de 2015.


Dr. Federico Sandoval Ibarra
Investigador CINVESTAV 3C
CINVESTAV Unidad Guadalajara


Dr. José Raúl Loo Yau
Investigador CINVESTAV 3B
CINVESTAV Unidad Guadalajara


Dra. Susana Ortega Cisneros
Investigador CINVESTAV 3A
CINVESTAV Unidad Guadalajara


Dr. José Alberto Ramírez Aguilar
Profesor Investigador
UNAM



CINVESTAV - IPN
Biblioteca Central



SSIT0013045