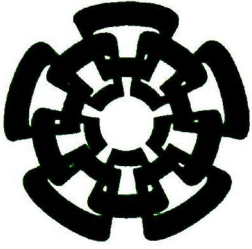


XX (113552.1)



CINVESTAV

Centro de Investigación y de Estudios Avanzados del I.P.N.
Unidad Guadalajara

Diseño de Inductores Integrados Flotantes Para Aplicaciones en RF.

Tesis que presenta:
Luis Flores Gómez

**CINVESTAV
IPN
ADQUISICION
DE LIBROS**

para obtener el grado de:
Maestro en Ciencias

en la especialidad de:
Ingeniería Eléctrica

Director de Tesis
Dr. Federico Sandoval Ibarra

**CINVESTAV I.P.N.
SECCION DE INFORMACION
Y DOCUMENTACION**

Guadalajara, Jal., Septiembre del 2003.

CLASIF.: K165.GB F56 2003
ADQUIS.: 881 - 313
FECHA: 28 - VI - 2004
PROCED.: Don. - 2004
\$

ID: 113628-2001

Diseño de Inductores Integrados Flotantes Para Aplicaciones en RF.

**Tesis de Maestría en Ciencias
Ingeniería Eléctrica**

Por:

Luis Flores Gómez

Ingeniero en Electrónica con Especialidad en
Sistemas Digitales

Instituto Tecnológico de Hermosillo 1996-2001

Becario del CONACyT, expediente no. **165091**

Director de Tesis

Dr. Federico Sandoval Ibarra

Contenido

Introducción General.....	1
<i>Características de la inductancia</i>	4
No idealidades del inductor.....	5
Inductancia propia, e Inductancia mutua.....	5
Dimensiones	5
Capacitancia Parásita.	5
Resistencia.	6
Frecuencia de Auto resonancia (SFR).....	7
Factor de Calidad (Q).....	8
Potencia Máxima	8
Importancia de los inductores.....	9
Inductores en amplificadores de alta frecuencia.....	9
Inductores en LNA's.....	10
Amplificadores sintonizados	11
Requerimientos de un inductor.....	12
Referencias.....	14
Capitulo 1.....	15
Inductores Completamente Integrados en Silicio	15
1.1 Características de inductores integrados.	16
1.2 Cálculo de los efectos parásitas	16
1.3 Cálculo del valor de inductancia.....	19
1.4 Resultados de los cálculos.	21
Capitulo 2.....	24
Revisión de Trabajos Existentes	24
2.1 Silicio como material base de RF.	25
2.2 Trabajos Previos.....	26
2.2.1 proceso de fabricación utilizado para disminuir efectos parásitos.....	26
2.2.2 Diseño y fabricación de inductores con tecnología AT&T CBIC-2.	26
2.2.3 Aproximación para analizar inductores y transformadores en silicio.	26
2.2.4 Inductor integrado sobre escudo ranurado.....	27
2.2.5 Parámetros incluidos en un inductor integrado.....	28
2.2.6 Estudio sobre la disminución de perdidas por substrato.	29
2.2.7 Nuevo modelo físico del inductor.	30
2.2.8 Método para alcanzar altos valores de Q.....	30
2.2.9 Fabricación de inductores tridimensionales.....	30
2.2.10 Fabricación de micro inductores de dos capas verticales en cobre	31

2.2.11 Fabricación de inductores multi-capa 3-D.....	31
2.2.12 Nuevo modelo físico del inductor	32
Referencias	34
Capítulo 3.....	36
Tecnología de Circuitos Integrados.....	36
3.1 Micro maquinado de superficie	37
3.2 Oxidación.	37
3.3 Metalización	38
3.3.1 Evaporación de filamento.....	38
3.3.2 Evaporación con haz de electrones	38
3.3.3 Método sputtering.	39
3.4 Proceso de fotolitografía.	39
3.5 Grabado de Aluminio.	41
3.6 Grabado de Silicio.....	43
3.7 Índices de Miller	44
3.8 Soluciones de Grabado.....	45
Capítulo 4.....	47
Proceso de Fabricación	47
4.1 Estrategia de diseño	47
4.3 Análisis MonteCarlo del inductor.....	50
4.4 Esfuerzo mecánico en micro estructuras.....	51
4.5 Introducción a los comportamientos mecánicos.....	52
4.6 Propiedades mecánicas de los materiales.....	53
4.6.1 Elasticidad.....	53
4.6.2 Viscosidad.....	53
4.6.3 Viscoelasticidad.	53
4.7 Estrés térmico.	53
4.8 Efecto de dopantes en Silicio.....	54
4.9 Proceso de Interferometría	55
4.10 Comentarios finales.....	56
Capítulo 5.....	58
Conclusiones	58
5.1 Conclusiones de la tesis.....	58
5.2 Trabajo futuro	59

Índice de Figuras

Introducción General

Fig. 0. 1 Inductor de espira circular. En su forma más simple, es un dispositivo de dos terminales formado por un alambre conductor embobinado.....	1
Fig. 0. 2 Símbolos esquemáticos de inductores.....	2
Fig. 0. 3 Inductores con núcleo de aire y de hierro.	4
Fig. 0. 4 Inductores con diferente número de espiras.	4
Fig. 0. 5 Inductores con diferente área.....	4
Fig. 0. 6 Inductores con diferente longitud.	5
Fig. 0. 7 Inductor con sus capacitancias parásitas	5
Fig. 0. 8 En (a) se muestra una corriente I circulando a través de un conductor a baja frecuencia, mientras que en (b) se ilustra el efecto skin en un conductor cuando la corriente fluye a muy alta frecuencia. c) y d) muestran un corte de sección transversal en la dirección x de a) y b) respectivamente.	7
Fig. 0. 9 Modelo equivalente del inductor.	7
Fig. 0. 10 Respuesta de frecuencia contra impedancia de un inductor real	7
Fig. 0. 11 Variación de Q en un inductor vs. frecuencia.	8
Fig. 0. 12 Amplificador Shunt-Peaked. La capacitancia C representa la carga en el nodo de salida; la resistencia R es la carga efectiva y el inductor L provee el incremento del ancho de banda.	9
Fig. 0. 13 Modelo en pequeña señal del amplificador Shunt-Peaked.....	10
Fig. 0. 14 Bloque básico de un receptor.....	10
Fig. 0. 15 LNA de banda angosta con degeneración inductiva en la fuente.	11
Fig. 0. 16 Amplificador de fuente común con sintonizador de carga.....	11
Fig. 0. 17 a) Inductor activo [5], b) Inductor pasivo planar cuadrado [6],.....	13

Capítulo 1

Fig. 1. 1 a) Cuadrada, b) Hexagonal, c) Octagonal, d) Circular. Tradicionalmente el material usado es aluminio, el cual es aislado del material semiconductor mediante una película de óxido de silicio de muy alta calidad (SiO_2 térmico).....	15
Fig. 1. 2 capacitancia en serie C_s , capacitancia del oxido C_{ox} , C_{si} y R_{si} representan la capacitancia y la resistencia del sustrato, R_s resistencia en serie, y L_s Inductancia.	16
Fig. 1. 3 Parámetros típicos de una espira conductora.....	18
Fig. 1. 4 Definición de GMD.	19
Fig. 1. 5 Conductores paralelos de una espira.	21
Fig. 1. 6 Gráficas de Q contra frecuencia a) $N=3$, b) $N=7$, c) $N=9$	21
Fig. 1. 7 Gráficas de Q contra frecuencia a) $s=4 \mu\text{m}$, b) $s=8 \mu\text{m}$, c) $s=10 \mu\text{m}$	22
Fig. 1. 8 Gráficas de Q contra frecuencia a) $w=3 \mu\text{m}$, b) $w=6 \mu\text{m}$, c) $w=9 \mu\text{m}$	22

Capítulo 2

Fig. 2. 1 Modelo del inductor publicada en [2].....	26
---	----

Fig. 2. 2 a) inductor sin escudo de protección, b) escudo de protección sólido , c) escudo de protección con ranurada	28
Fig. 2. 3 Circuito equivalente del inductor incluyendo los pads de medición.	28
Fig. 2. 4 a) escudo perforado (PG). b) sustrato halo (HG). c) escudo con patrón de barra delgada (NBP). d) patrón de barra ancha (WBP). e) escudo sólido (SG). f) patrón de barra cruzada (CBP). g) sustrato sin escudo (NG).	29
Fig. 2. 5 Resultados de los diferentes escudos utilizados.	29
Fig. 2. 6 Modelo equivalente del inductor según [7].....	30
Fig. 2. 7 a) sección transversal y b)vista superior de un inductor	31
Fig. 2. 8 Proceso de fabricación utilizado por [9]	32
Fig. 2. 9 Inductor propuesto en [11].	32
Fig. 2. 10 Fenómenos físicos relacionados con una pista conforme aumenta la frecuencia.....	33
Fig. 2. 11 Modelo completo propuesto por [12].....	33

Capítulo 3

Fig. 3. 1 Definición y transferencia de un patrón geométrico de Al sobre Si.....	36
Fig. 3. 2 a) Dióxido de silicio sobre Si b) Aluminio sobre dióxido de Si.....	38
Fig. 3. 3 Diagrama esquemático del proceso de evaporación con haz de electrones	39
Fig. 3. 4 Diagrama esquemático del proceso de sputtering.	39
Fig. 3. 5 Pasos para definir una ventanilla en una película de óxido sobre silicio mediante fotolitografía.....	40
Fig. 3. 6 a) Fotolitografía utilizando resina positiva b) Fotolitografía utilizando resina negativa.	40
Fig. 3. 7 Proceso necesario para definir un patrón de Al sobre un óxido de silicio.	42
Fig. 3. 8 Inductor pasivo completamente integrado de Al sobre una capa de SiO ₂ que su vez está sobre una de Si.....	42
Fig. 3. 9 Inductor integrado flotante a) Utilizando capa de sacrificio. b) micro maquinando el sustrato	43
Fig. 3. 10 Tipos de grabado.....	43
Fig. 3. 12 Índices de Miller (111), b) (110).	45
Fig. 3. 13 Grabado de Si con KOH.....	46

Capítulo 4

Fig. 4. 1 Grabado anisotrópico en una oblea de silicio (100) con máscaras en diferentes orientaciones.....	47
Fig. 4. 2 (a) Patrón básico usado para desarrollar una rejilla flotante. (b) Resultados experimentales que corroboran la técnica propuesta.	48
Fig. 4. 3 Silicio entre sustrato y una máscara de silicio.....	48
Fig. 4. 4 Resultados de simulación indicando que la razón del bajo valor del factor de calidad es debido a la pérdida por sustrato.....	49
Fig. 4. 5 Secuencia del proceso de fabricación de la espira.....	49
Fig. 4. 10 Ilustración tridimensional de la deformación de la red cristalina debido a boro.....	54
Fig. 4. 11 Para la obtención de las estructuras de prueba se usó Hidróxido de tetrametil amonio (TMAH) al 2.5% con 0.29 mol/l de silicio disuelto. La temperatura de grabado fue 80 °C.	55
Fig. 4. 12 Interferómetro Michelson.....	55

Índice de Tablas

Introducción General

Tabla 0. 1 Algunos materiales utilizados en el núcleo de inductores [8].	3
Tabla 0. 2 Valores típicos de K dependiendo de la relación λ/D	6
Tabla 0. 3 Resistividad de algunos materiales. ¿cuál es el más utilizado y por qué?.....	6
Tabla 0. 4 Especificaciones de diseño.	12

Capítulo 1

Tabla 1. 1 Resultados de la simulación con el método de Greenhouse variando N.....	21
Tabla 1. 2 Resultados de la simulación con el método de Greenhouse variando s.	21
Tabla 1. 3 Resultados de la simulación con el método de Greenhouse variando w.....	22

Capítulo 2

Tabla 2. 1 Propiedades físicas de algunos materiales.....	25
---	----

Capítulo 3

Tabla 3. 1 Comparación de los diferentes procesos crecimiento/deposición de dióxido de silicio. .	37
Tabla 3. 2 Análisis de in inductor variando el grosor del óxido, el grosor del óxido entre metales y la separación del óxido al sustrato.....	42
Tabla 3. 3 Características de algunas soluciones de grabado.....	45

Agradecimientos

En los dos últimos años, he tenido la suerte de trabajar con gente que me ha ayudado de una u otra manera, tanto en el intenso y estimulante trabajo de la investigación, como apoyándome moralmente. En esta hoja voy a tratar de agradecer dicha ayuda. Es difícil para mí expresar la gratitud que siento en pocas palabras, pero lo voy a intentar.

En primera instancia y más importante, expreso mi más sincero agradecimiento a Dios, ya que creo que él, es el que a estado siempre a mi lado dándome fuerzas para seguir adelante con mis estudios.

Gracias también al Dr. Federico Sandoval Ibarra por su paciencia y por haberme guiado de manera excelente durante la investigación.

A mis amigos Rubén Blanco Avilés, Martín Enrique Barrera Cerda, Sergio González Velásquez, Fabián Castañón Sotelo, Ricardo Usiel Chávez Cuadras les agradezco también el haberme dado su apoyo, tanto moral, como en lo que a conocimientos concierne y por haber estado ahí cuando yo los necesitaba.

Un agradecimiento para el *Centre Nacional de Microelectrónica* CNM (CSIC) en Barcelona, España, por las facilidades otorgadas para la fabricación de las estructuras de prueba. De igual manera un agradecimiento sincero para J. Esteve, I. Gràciay en especial a M. Duch por su asistencia en el proceso de grabado húmedo.

La asistencia técnica del personal del Laboratorio de Microelectrónica del INAOE en Tonantzintla, Puebla, fue fundamental para llevar a cabo las pruebas de grabado de silicio. Para todos ellos un agradecimiento sincero.

Al CONACYT por su invaluable apoyo económico ya que sin él habría sido muy difícil concluir con mis estudios de maestría.

Al final pero no por eso menos importante, quiero agradecer el apoyo recibido de mi familia entera, especialmente de mis padres Luis Flores Gómez y Florencia Gómez de Flores y de mis hermanos Joel de Jesús Flores y Antonio Flores. También quiero expresar mi gratitud por el amor, paciencia y confianza que me ha brindado la mujer que amo Luz Angélica Villaseñor Gómez, espero y siempre estemos juntos.

Espero no haber olvidado a nadie. Si existe alguien que no encuentre su nombre en esta lista me disculpo y lo invito a que escriba su nombre en el espacio libre que sigue a este párrafo.

Prefacio

El contenido de esta tesis fue escrito como una referencia tanto como para ingenieros y técnicos involucrados en la fabricación de circuitos integrados en alta frecuencia, como para los nuevos estudiantes que incursionan en el tema. El objetivo de este trabajo es de proveer al lector de un completo entendimiento de todos los parámetros que gobiernan el comportamiento de un inductor integrado utilizado para operar en altas frecuencias (GHz.), desde lo más básico como lo es el concepto de inductancia hasta entender un proceso de fabricación de dichos inductores, el cual reduce las parásitas intrínsecas del mismo, dando como resultado un mejor desempeño del dispositivo.

En primera instancia se da una introducción a lo que es un inductor y todas las no idealidades que presenta, así como el uso de estos, en los diferentes circuitos que están presentes en un receptor o un transmisor. En el capítulo 1 se hace un estudio de las parásitas que existen en un inductor integrado sobre silicio, modelando estas con un programa desarrollado en Mathcad. El capítulo 2 contiene una revisión de algunos trabajos ya publicados, con el fin de recopilar datos y conocer los métodos ya utilizados para mejorar el desempeño de los dispositivos. El capítulo 3 contiene una reseña de los métodos necesarios para la fabricación de dichos dispositivos. Y por último el capítulo 4 describe el proceso de fabricación propuesto y un análisis mecánico de las causas por las cuales se puede presentar cierta cantidad de estrés y algunos métodos para reducirla.

Introducción General

Para definir la *inductancia*, es necesario introducir el concepto de eslabonamiento de flujo. Considerar una espira de N vueltas como lo muestra la Fig. 0.1, en la cual una corriente I produce un flujo total Φ . Se supone que este flujo rodea cada una de las N vueltas, y que cada una de éstas eslabona el flujo total¹. El eslabonamiento de flujo $N\Phi$ se define como el producto del número de vueltas y el flujo que forma una vuelta. Para una espira que tiene una sola vuelta, el eslabonamiento de flujo es igual al flujo total. Ahora bien, la *inductancia* (llamada también *inductancia propia*) se define como la razón del total de eslabonamiento de flujo entre la corriente a la cual eslabonan [1]:

$$L = \frac{N\Phi}{I} \quad (1)$$

Esta definición se aplica solo para medios magnéticos lineales, es decir, solo para aquella situación en la que el flujo es proporcional a la corriente. Por otro lado, si están presentes los materiales ferromagnéticos en la región interna de las espiras, no existe una definición particular de inductancia que sea útil en todos los casos. En la práctica, los inductores son dispositivos diseñados para almacenar energía por medio de la presencia de campo magnético, esto se logra gracias a la forma en espiral que tiene su disposición y a los materiales que se usan en su construcción.

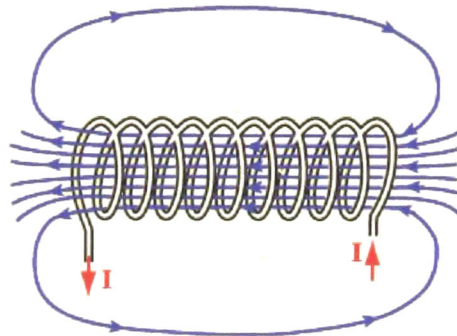


Fig. 0. 1 Inductor de espira circular. En su forma más simple, es un dispositivo de dos terminales formado por un alambre conductor embobinado.

La siguiente expresión es la fórmula de Wheeler, la cual es usada para calcular la inductancia en función del diámetro del alambre conductor D , del número de vueltas y de la longitud del embobinado λ .

$$L = \frac{0.001 * N^2 * D^2}{\lambda + 0.45 * D} \quad (2)$$

¹ La unidad del flujo magnético es el Weber (Wb), así llamado por el físico alemán Wilhelm Weber (1804-1891).

Al emplear (2), la precisión alcanzada es del orden del 1% para bobinas cuya relación $\lambda/D > 2/5$ [2]. En la práctica es común usar hilo conductor de cobre para frecuencias de hasta 50 MHz. Mientras que para frecuencias superiores se usan conductores cobre-plata².

La forma de representar esquemáticamente un inductor es la que se muestra en la Fig. 0.2, donde se ha omitido mostrar su convención corriente-voltaje. El símbolo representa un embobinado cuya región central es aire (denominado también *sin núcleo*), o bien una espira con dos líneas paralelas que representa un inductor con núcleo de algún material [2]. La razón por la cual se deben de diferenciar los inductores sin núcleo de los que sí lo tienen, es que el modelo matemático que da cuenta del principio básico de operación no es el mismo



Fig. 0. 2 Símbolos esquemáticos de inductores.

Desde el punto de vista eléctrico, en un inductor la presencia de una corriente eléctrica produce un campo magnético concentrado alrededor de él, este flujo de campo equivale a la energía almacenada y representa la energía cinética de los portadores de carga en el inductor. Entre más corriente fluya por el dispositivo mayor será el campo magnético, y más energía se almacenará. La habilidad de un inductor de almacenar energía en función de la corriente resulta en una tendencia a mantener un nivel de corriente constante; en otras palabras, el inductor se resiste a los cambios de corriente. Cuando es el caso, el inductor se resiste a tal cambio produciendo un voltaje opuesto a la polaridad de este [3].

Cuando se incrementa la corriente en un inductor, éste produce un voltaje opuesto a la dirección del flujo de la corriente, actuando como una carga. En esta condición se dice que el inductor se está *cargando*, debido a que hay un incremento de energía almacenada en su campo magnético. Por el contrario, cuando la corriente en el inductor disminuye, se produce un voltaje que concuerda con la dirección del flujo de corriente, entonces se dice que se está *descargando*, debido a que la energía almacenada disminuye. Esta energía, va al resto del circuito [3].

El flujo de campo magnético (y por lo tanto la energía almacenada) depende del material en que esté enrollado el embobinado. Estos dispositivos con núcleo de algún material ferromagnético (como el hierro) producen un flujo de campo más intenso que las que no lo tienen (por ejemplo núcleo de aire o aluminio son opciones alternativas) [4].

La Fig. 3a muestra un inductor con núcleo de aire mientras que la figura 3b muestra otro con núcleo de hierro. Como se puede ver, el último tiene una mayor concentración de campo. Esto se debe a que la propiedad ferromagnética del núcleo favorece la generación de un dominio magnético interno, dirigiendo las líneas de campo producidas por la corriente en el inductor. Esta característica tiene como consecuencia que el campo magnético se multiplique en factores de 10. A manera de ejemplo considerar los siguientes casos:

² Como comentario, para aplicaciones de radiofrecuencia se utiliza el hilo de Liz. Es práctica común que el hilo conductor utilizado en la fabricación de inductores debe estar aislado con barniz especial o bien recubierto con un aislamiento plástico para evitar cortos circuito entre espiras.

Núcleo de aire: El embobinado (llamado también devanado) se realiza sobre un material no magnético (fibra, plástico, etc.). En los casos dónde no se utiliza soporte, el dispositivo queda conformado sólo por la rigidez mecánica del conductor.

Núcleo de hierro: Considerando que su permeabilidad es mayor que la debida al aire (10 a 10^2), aumenta el valor de la inductancia. Sin embargo, sólo se emplea en bajas frecuencias porque a frecuencias mayores las pérdidas son elevadas.

Núcleo de ferrita: Son óxidos de metales magnéticos, de alta permeabilidad (10 a 10^4) que además son dieléctricos [11]. Existe una gran variedad en el mercado en función de la frecuencia de interés (ver la Tabla 1).

Tipo de Material	Descripción del Material
MATERIAL 33 ($\mu = 850$)	Ferrita de magnesio de zinc, tiene baja resistividad y se utiliza en aplicaciones entre 1 KHz. y 1 MHz
MATERIAL 43 ($\mu = 850$)	Alta resistividad. Para inductores de mediana frecuencia.
MATERIAL 61 ($\mu = 125$)	Ofrece moderada estabilidad y altos valores de Q en rangos de 0.2 MHz. a 15 MHz.
MATERIAL 63 ($\mu = 40$)	Inductores de Q alta, en rangos de 15 MHz a 25 MHz se puede reemplazar por el material 67.
MATERIAL 64 ($\mu = 250$)	Tiene excelente estabilidad a la temperatura y buen desempeño arriba de 400 MHz.
MATERIAL 67 ($\mu = 40$)	Similar al material 63, tiene gran estabilidad a la temperatura.
MATERIAL 68 ($\mu = 20$)	Alta resistividad, y excelente estabilidad a la temperatura. Altos valores de Q entre 80 MHz. y 180 MHz.
MATERIAL 73 ($\mu = 2500$)	Tiene buenas propiedades de atenuación entre 1 MHz y 50 MHz.
MATERIAL 77 ($\mu = 2000$)	Se usa extensivamente en frecuencias de atenuación entre 0.5 MHz y 50 MHz.
MATERIAL 'F' ($\mu = 3000$)	Se usa extensivamente en frecuencias de atenuación entre 0.5 MHz y 50 MHz.
MATERIAL K ($\mu = 290$)	Se usa en transformadores de líneas de transmisión.
MATERIAL W ($\mu = 10,000$)	Alta permeabilidad se utiliza en bajas frecuencias, entre 100 KHz y 1 MHz.
MATERIAL H ($\mu = 15,000$)	Muy alta permeabilidad se utiliza para frecuencias por debajo de 200 KHz.

Tabla 0. 1 Algunos materiales utilizados en el núcleo de inductores [8].

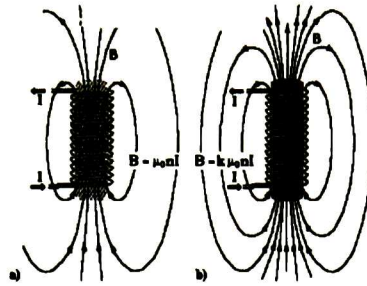


Fig. 0. 3 Inductores con núcleo de aire y de hierro.

Características de la inductancia

Un mayor número de espiras producirá en el inductor un campo magnético más intenso [3]. Por ejemplo, la Fig. 0.4b representa un inductor cuyo campo es más intenso que el producido por su contraparte en (a). En esta representación se supone que, en ambos inductores, la corriente I y área de las espiras son de igual valor.



Fig. 0. 4 Inductores con diferente número de espiras.

El área de las espiras en un inductor también es un factor que influye en la intensidad del campo, de tal manera que si se tienen dos inductores, por los cuales circula cantidades idénticas de corriente y tienen igual número de espiras pero con diferente área, como se muestra en la Fig. 0.5, aquel que tenga mayor área presentará menor oposición al flujo de campo, por lo tanto, éste obtendrá una fuerza de campo de mayor intensidad.



Fig. 0. 5 Inductores con diferente área.

Otro factor que influye en la intensidad de campo, es la longitud del inductor, de la cual se puede decir, que una longitud más grande presenta mayor oposición a la formación de flujo de campo [3]. Como ejemplo, en la Fig. 0.6a, el inductor presenta mayor oposición a la formación de flujo que el representado por 0.6b.



Fig. 0. 6 Inductores con diferente longitud.

No idealidades del inductor

Inductancia propia, e Inductancia mutua.

La auto inductancia es causada por la longitud efectiva, el ancho, y el grosor del conductor, mientras que la inductancia mutua es causada por el acoplamiento adyacente entre segmentos paralelos. Dependiendo de la dirección en que fluye la corriente en segmentos paralelos, la inductancia mutua es positiva si la corriente está en la misma dirección, y negativa si la corriente está en dirección opuesta [7].

Dimensiones

Además de hacer consideraciones para minimizar el circuito, la dimensión del inductor influye en el desempeño eléctrico³ Se prefieren dispositivos pequeños y delgados debido a que dispositivos grandes requieren terminales de gran dimensión, lo cual trae como consecuencia un incremento en el valor de las capacitancias parásitas [5].

Capacitancia Parásita.

Todos los inductores presentan ciertas características de capacitancia, ésta se deriva de la proximidad que hay entre las espiras del inductor, como lo muestra la Fig. 0.7 y depende de los materiales de la estructura. Estrictamente hablando, la situación extrema ocurre si su constante dieléctrica es de gran valor. Las terminales a las cuales el inductor es conectado, también son una fuente de capacitancia, donde ésta, inclusive puede ser mayor que la capacitancia parásita interna⁴ [5].

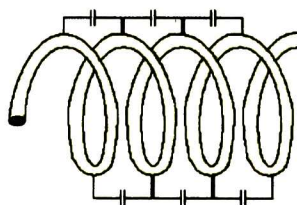


Fig. 0. 7 Inductor con sus capacitancias parásitas

El valor de inductancia depende también de su capacidad distribuida o parásita, la cual puede estimarse de la siguiente manera:

³ Altos valores de inductancia no son un factor importante en muchas de las aplicaciones de alta frecuencia. Típicamente el rango de interés es de 3 nH a 100 nH. Los factores críticos son estabilidad y tolerancia del inductor al operar en altas frecuencias [4].

⁴ Es crítico para los inductores trabajando en altas frecuencias, que la capacitancia parásita se disminuya.

$$C_p = KD \quad (4)$$

donde D es el diámetro de la espira [mm], K depende de la relación λ/D de la bobina (ver Tabla 2) y C_p es la capacitancia parásita.

λ/d	0,1	0,3	0,5	0,8	1	2	4	6	8	10	15	20	30
K	0,096	0,06	0,05	0,05	0,046	0,05	0,072	0,092	0,112	0,132	0,186	0,236	0,34

Tabla 0. 2 Valores típicos de K dependiendo de la relación λ/D .

Nótese que K presenta reducidos valores (y por lo tanto también se reduce C_p) para una relación $1 < \lambda/D < 2$.

Resistencia.

Además de la inductancia y la capacitancia parásita, el inductor exhibe también el comportamiento de una resistencia. A bajas frecuencias, predomina la resistencia del conductor R_{CD} , mientras que a muy altas frecuencias la resistividad del material conductor es más importante que R_{CD} [5]. Lo anterior se debe al efecto *skin* (ver Fig. 0.8), es decir, la corriente no fluye completamente a través del área transversal del conductor, si no que fluye a través de las paredes del mismo, por eso, es importante que el material de la bobina sea de baja resistividad (plata, cobre, oro, aluminio) [5]. La Tabla 3 muestra la resistividad de algunos materiales [7].

MATERIAL	RESISTIVIDAD en (Ωm)
METALES	
Plata	1.59 e-8
Cobre	1.67 e-8
Oro	2.35 e-8
Aluminio	2.66 e-8
Wolframio	5.65 e-8
Níquel	6.84 e-8
Hierro	9.71 e-8
Platino	10.6 e-8
Plomo	20.65 e-8

Tabla 0. 3 Resistividad de algunos materiales. ¿cuál es el más utilizado y por qué?

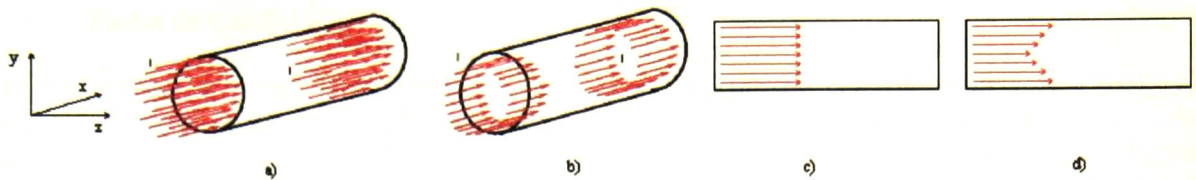


Fig. 0. 8 En (a) se muestra una corriente I circulando a través de un conductor a baja frecuencia, mientras que en (b) se ilustra el efecto skin en un conductor cuando la corriente fluye a muy alta frecuencia. c) y d) muestran un corte de sección transversal en la dirección x de a) y b) respectivamente.

Frecuencia de Auto resonancia (SFR)

En esta frecuencia es de gran importancia tomar en cuenta las parásitas del inductor, ya que debido a ellas éste cambia su comportamiento. Si se analiza la Fig. 0.9 (circuito equivalente del inductor), la resistencia R está dada prácticamente por la resistencia óhmica del alambre, despreciándose la que implica pérdidas de calor por el núcleo ferromagnético, la capacitancia C es la parásita que existe entre las espiras individuales, y finalmente la inductancia L está dada por la geometría y núcleo del embobinado [6].

Calculando la impedancia del circuito equivalente, se obtiene:

$$Z = \frac{Ls + R}{LCs^2 + RCs + 1} \quad (6)$$

se puede apreciar que la impedancia presenta una resonancia en $(LC)^{-1/2}$. Graficando esta expresión, se obtiene una respuesta como la que muestra la figura 0.10, de la cual se puede ver que existe una frecuencia donde el inductor deja de comportarse como tal, para comportarse como un capacitor. A esta frecuencia se le denomina frecuencia de auto resonancia (SFR). En aplicaciones de alta frecuencia es importante reducir la capacitancia parásita tanto como sea posible, ya que la frecuencia de auto resonancia debe ser mayor a la frecuencia de operación de la aplicación.

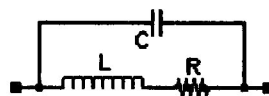


Fig. 0. 9 Modelo equivalente del inductor.

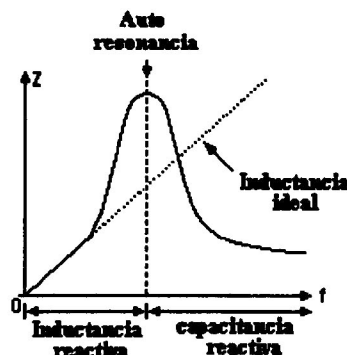


Fig. 0. 10 Respuesta de frecuencia contra impedancia de un inductor real

Factor de Calidad (Q)

El factor Q es la razón de la impedancia reactiva a la resistencia equivalente en serie (ESR), es decir, es la razón de la potencia almacenada a la potencia disipada [5]. Si el inductor fuera fabricado con un conductor perfecto su Q sería infinita y no tendría pérdidas, pero no existe un conductor perfecto al alcance de cualquier persona, por lo tanto, un inductor siempre presentará una Q finita. A bajas frecuencia la Q de un inductor es alta porque la única pérdida que presenta es la resistencia del conductor, que es relativamente pequeña, pero conforme la frecuencia aumenta, el efecto *skin* y la capacitancia parásita entre espiras tiende a degradar el factor de calidad. Esto se puede observar en la Fig. 0.11. A bajas frecuencias, Q es directamente proporcional a la frecuencia por lo que, para moderadas frecuencias, su reactancia se incrementa y el efecto *skin* todavía no se presenta. La parte semiplana de la curva se presenta cuando la resistencia en serie y la reactancia están cambiando a la misma razón. Después de estas frecuencias, la capacitancia parásita y el efecto *skin* se combinan y decrece el valor de Q hasta llegar a cero en su frecuencia de resonancia⁵ [10].

Algunos métodos para incrementar Q son los siguientes:

- 1.-Usar un diámetro más grande del cable. Esto disminuye la resistencia de las espiras.
- 2.-Separar las espiras con el fin de reducir la capacitancia parásita.
- 3.-Incrementar la permeabilidad del núcleo. Se obtiene colocando un material ferromagnético en el núcleo del inductor [10].

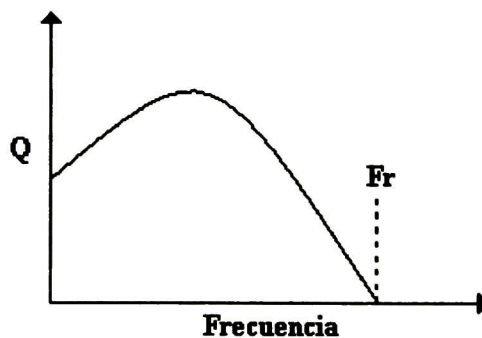


Fig. 0. 11 Variación de Q en un inductor vs. frecuencia.

Potencia Máxima

Para los inductores este parámetro es básicamente la máxima corriente que el inductor puede soportar sin que éste se sobrecaliente. Esta máxima potencia depende primordialmente de 3 factores: ESR, Conductividad térmica del material, y la máxima temperatura de operación permisible. La ESR determina la cantidad de potencia generada en el inductor bajo condiciones de altas corrientes; la conductividad térmica del material, y la máxima temperatura de operación permisible determinan la capacidad de que el dispositivo remueva el calor generado. La potencia máxima no es un parámetro de importancia en aplicaciones de alta frecuencia [5].

⁵ La inductancia efectiva se da por la existencia de capacitancias parásitas, y la propia dependencia a la frecuencia que tiene el inductor. Esto es, debido al efecto de la impedancia del dispositivo con respecto a la variación de frecuencia [4].

Importancia de los inductores.

La importancia de los inductores en el diseño de circuitos, se debe a las propiedades físico-eléctricas que poseen los mismos, gracias a éstas, es posible manipular algunas señales eléctricas (filtros), y acoplar impedancias entre dos circuitos, lo anterior se logra debido al comportamiento variable que presenta su impedancia conforme varía la frecuencia. Por esto, los inductores son de gran importancia en el diseño de circuitos para aplicaciones de alta frecuencia. A continuación se muestran algunos ejemplos de circuitos que utilizan inductores en aplicaciones de RF.

Inductores en amplificadores de alta frecuencia.

Antes de 1930, cuando la televisión empezaba a desarrollarse, un problema de suma importancia era el diseño de amplificadores con una respuesta máximamente plana a través de un ancho de banda de 4 Mhz. Aunque obtener este ancho de banda, actualmente parece trivial, era un reto con los dispositivos que se tenían en ese tiempo. Aún más, el amplificador debía de ser lo suficientemente barato para fabricarlo en masa; por lo tanto, el número de bulbos debería de ser mínimo. Una técnica que satisface estos requerimientos de grandes anchos de banda a bajo costo es la denominada *shunt peaking*, y fue utilizado en televisiones desde 1970. Un amplificador *shunt-peaked* es mostrado en la Fig. 0.12, es básicamente un amplificador en configuración fuente común con la incorporación de un inductor [12].

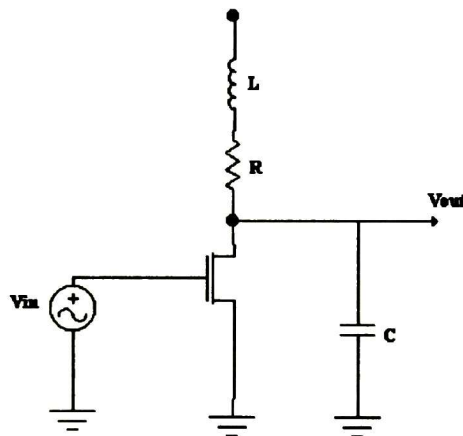


Fig. 0. 12 Amplificador Shunt-Peaked. La capacitancia C representa la carga en el nodo de salida; la resistencia R es la carga efectiva y el inductor L provee el incremento del ancho de banda.

Se supone que en un transistor ideal los únicos elementos que controlan el ancho de banda son R , C , y L . Por lo tanto, se puede utilizar el modelo de pequeña señal mostrado en la Fig 0.13. Es claro que la función de transferencia V_{out} / i_{in} es la impedancia de la red RLC, esto muestra que se puede analizar de manera directa.

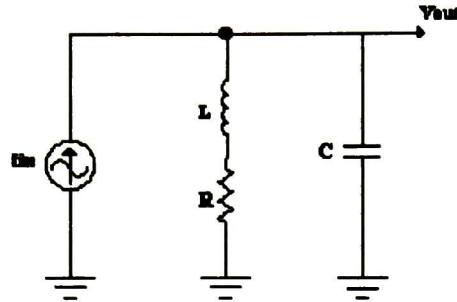


Fig. 0. 13 Modelo en pequeña señal del amplificador *Shunt-Peaked*.

En principio, se sabe que la ganancia puramente resistiva del amplificador fuente común es proporcional a $g_m R_L$, donde g_m es la transconductancia del transistor y R_L es la resistencia de carga. Cuando se incluye una carga capacitiva, la ganancia eventualmente cae conforme la frecuencia de operación aumenta, debido a que la impedancia del capacitor disminuye. Incorporando una inductancia en serie con el resistor de carga provee una componente extra en la impedancia, la cual incrementa su valor conforme se aumenta la frecuencia esto es, se introduce un cero que ayuda a que el ancho de banda aumente.

Inductores en LNA's.

En la actualidad, motivados por el crecimiento del mercado de los sistemas de comunicación de radio frecuencia (RF), se ha dedicado mucho esfuerzo a la implementación de componentes de RF en tecnología CMOS. El amplificador de bajo ruido es el bloque más demandado en un sistema de RF. La especificación de bajo ruido se debe satisfacer simultáneamente con un factor de calidad alto, ganancia de potencia, un buen acoplamiento de impedancia, buena linealidad, bajo consumo de potencia, y bajo costo. Como ya se sabe, la segunda etapa de un receptor típico, después de un filtro de RF es un amplificador de bajo ruido (LNA) Fig. 0.14; el cual, su función principal es la de proveer suficiente ganancia para que se pueda despreocupar el ruido que se transmite a las siguientes etapas; además de proveer una ganancia, frecuentemente debe presentar una impedancia específica de 50Ω , a la entrada de la fuente [13].

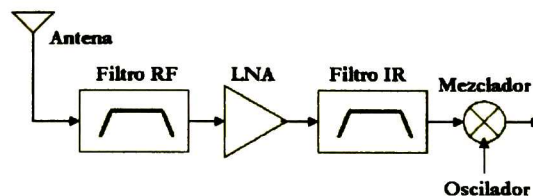


Fig. 0. 14 Bloque básico de un receptor.

Un método para lograr esto último es emplear una degeneración inductiva de fuente. Una importante ventaja de este método, es que se tiene control de la parte real de la impedancia al escoger el valor de inductancia, ver la Fig. 0.15. En el circuito de esta figura, L_s se selecciona para proveer la impedancia de entrada deseada. Como ésta originalmente tiene entrada puramente resistiva en resonancia, requiere otro grado de libertad, que es provisto por la inductancia L_g [12].

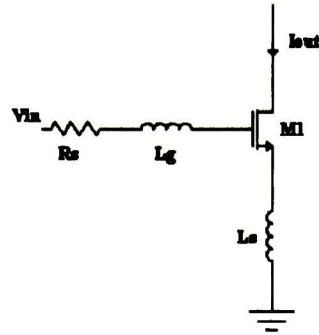


Fig. 0. 15 LNA de banda angosta con degeneración inductiva en la fuente.

Amplificadores sintonizados

Frecuentemente no es necesario tener amplificadores de banda ancha, sino que se requiere sólo amplificación en un rango angosto de frecuencias. Los amplificadores sintonizados son ámpliamente utilizados en circuitos de comunicaciones para proveer amplificación de las señales deseadas y un grado de filtrado de las señales no deseadas. Un ejemplo es el amplificador de fuente común con sintonización de carga, el cual se muestra en la Fig. 0.16. Si se supone una impedancia de la fuente igual a cero y si se desprecia la resistencia de compuerta, entonces la capacitancia de drenaje a compuerta C_{gd} puede ser dominada por la capacitancia C . En dicho caso, se puede modelar el circuito como un paralelo RLC. A bajas frecuencias, el inductor se encuentra en corto-circuito y la ganancia es cero, mientras que a altas frecuencias la ganancia es cero porque el capacitor se encuentra en corto-circuito. A la frecuencia de resonancia del circuito RLC, la ganancia es simplemente $g_m R$, debido a que a dicha frecuencia el capacitor y el inductor se eliminan [12].

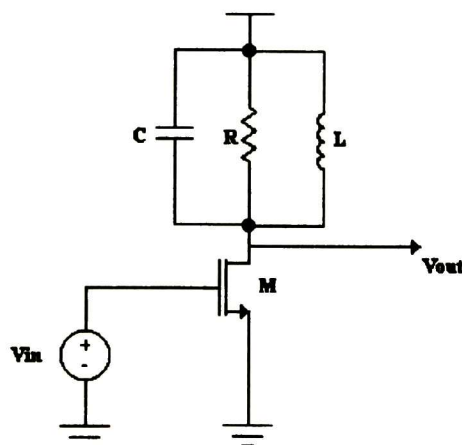


Fig. 0. 16 Amplificador de fuente común con sintonizador de carga.

Requerimientos de un inductor

Para diseñar un inductor se deben de tomar en cuenta todas la consideraciones que cumplan con los requerimientos de diseño; es decir, se debe de tener un listado de especificaciones como el que se muestra en la Tabla 3 así se asegura que el dispositivo se desempeñe correctamente en la aplicación.

Con el incremento en la frecuencia de operación de los circuitos y la miniaturización de los sistemas portátiles, hoy en día, se ha tenido la necesidad de diseñar inductores pequeños y de alta calidad. Estos, son generalmente utilizados en amplificadores y osciladores como parte de un circuito LC diseñado para sintonizar éstos a una frecuencia deseada. Organizados por sus características físicas y eléctricas, los microinductores se pueden clasificar en dos categorías: inductores externos, e integrados, en donde los últimos se pueden subdividir en inductores activos⁶, pasivos planares, y pasivos tridimensionales. Los inductores activos provienen de emular el comportamiento de un inductor con ciertas configuraciones de transistores, los inductores pasivos planares, como su propio nombre lo dice son espiras de algún metal que se encuentran en un solo plano, y los inductores pasivos tridimensionales, son bobinas que se hacen con la unión de diferentes metales, en diferentes planos, la Fig. 0.17 muestra un ejemplo de cada uno de ellos. En las siguientes subsecciones se hará una revisión de estos inductores en detalle.

Nº	Especificaciones.
1	➤ Inductancia y tolerancia aceptable.
2	➤ Aplicación.
3	➤ Dimensiones máximas o el espacio disponible para el inductor.
4	➤ Requerimientos de montaje.
5	➤ Especificar si se requiere para un diseño de hardware en particular.
6	➤ Promedio máximo de corriente directa que fluirá a través de él.
7	➤ Máximo pico que corriente.
8	➤ Tipo de señal alterna que se va a manejar.
9	➤ Gráfica con el mínimo de impedancia requerido contra frecuencia.
10	➤ Máximo voltaje de trabajo entre terminales.
11	➤ Si se va trabajar con voltajes en a.c. especificar la frecuencia

Tabla 0. 4 Especificaciones de diseño.

⁶ El estudio de emular inductancias usando elementos activos, empezó cerca de 1960. La idea era, utilizando un transistor y algunas técnicas de realimentación, generar en dicho circuito una salida inductiva.



Fig. 0.17 a) Inductor activo [5], b) Inductor pasivo planar cuadrado [6],
c) Inductor de espira multi-capa [7].

Los inductores externos (*bondwire*), permiten lograr un alto factor de calidad pero no tienen buen comportamiento cuando se trabajan en altas frecuencias. Por otra parte, los inductores planares manejan Q 's limitadas pero tienen inductancias que están bien definidas en un amplio rango de frecuencias (altas frecuencias). Por esto, los inductores planares se han convertido en elementos esenciales de bloques para circuitos de comunicación como Osciladores Controlados por Voltaje (VCO's), Amplificadores de Bajo Ruido (LNA's), Mezcladores, Filtros de Frecuencia Intermedia (IFF), etc. La razón es simple, el mayor valor agregado está en el diseño y desarrollo de sistemas portátiles de alto desempeño. Sin embargo, aún cuando hay un mercado potencial de nuevos productos, el desarrollo de inductores completamente integrados en materiales semiconductores de bajo costo (por ejemplo silicio) constituye hoy en día un enorme campo de investigación. En esta se pretende lograr dos propósitos: Por un lado desarrollar inductores compatibles con tecnología CMOS y, por el otro, incrementar el valor de Q , ya que los reducidos valores obtenidos en la actualidad han detenido la producción en masa de sistemas de RF completamente integrados.

Por lo anterior, y considerando la utilidad de inductores para el desarrollo de sistemas de RF, el objetivo de este trabajo de tesis es proponer un proceso de fabricación, compatible con tecnologías CMOS, que permita construir inductores planares sobre un sustrato semiconductor (silicio). Por otro lado, si bien es cierto que este tipo de diseños ya han sido reportados, también es cierto que para incrementar el factor de calidad Q se han reportado inductores flotantes fabricados mediante técnicas de micromaquinado. Por lo tanto, en este trabajo no sólo se presentan las consideraciones de diseño de esta clase de inductores, sino que además se desarrollará un proceso de fabricación que minimice el uso de pasos de fotolitografía y/o reduzca el número de películas depositadas. Finalmente el desarrollo de inductores flotantes presentados en este trabajo estará orientado a aplicaciones para rango de 800 MHz. a 5 GHz.

Referencias.

- [1] William H. Hayt, JR. "Teoría Electromagnética" Quinta Edición Mc Graw Hill 1996.
- [2] Página Web "<http://www.ing.unp.edu.ar/labelectronica/asignaturas/TC1/tutoriales/inductores/desarrollo.htm>
- [3] Tony Kuphaldt, "Lessons in Electric Circuits" Quinta Edición, Volumen 1-DC
- [4] Página Web "<http://hyperphysics.phy-astr.gsu.edu/hbase/magnetic/elemag.html#c5>"
- [5] Barry Breen "Multi-Layer Inductor for High Frequency" A Kyocera Group Company
- [6] Página Web "<http://www.personal.u-net.com/%7Ehills2/electron/induct.htm>"
- [7] Stefan Staff "Printed Inductors In RF Consumer Applications"
- [8] Página Web "<http://sausalito.valpo.plaza.cl/ci/ciencias/fisica/mod3/f3m2a008.htm>"
- [9] Página Web "<http://www.bytemark.com/products/ferrmat.htm> (Ferrite Materials.htm)"
- [10] Chris Bowick "RF Circuit Design" Primera Edición, Library of congress catalog-in publication data.
- [11] Página Web "<http://www.ing.unp.edu.ar/labelectronica/asignaturas/TC1/tutoriales/inductores/desarrollo.htm>"
- [12] Thomas H. Lee "The design of CMOS Radio-Frequency integrated circuit" Primera edición, Cambridge University Press, 1998.
- [13] Khaled Sharaf "2 V, 1-GHz CMOS Inductorless LNAs with 2-3 dB NF" IEEE, The 12th International Conference Microelectronics, Teheran, Oct, 31-Nov. 2,2000 pp. 379-383

Capítulo 1

Inductores Completamente Integrados en Silicio

Los circuitos de radio frecuencia (RF) de hoy en día están compuestos por un gran número de componentes pasivos (inductores, capacitores y resistores). De aquí que el diseño de éstos depende ampliamente del buen entendimiento que tenga el diseñador de las características eléctricas de cada uno de ellos. En tecnologías modernas de circuitos integrados en silicio, es práctica común el desarrollo de elementos resistivos y capacitivos; sin embargo, debido a la miniaturización de los sistemas, estas tecnologías están desarrollando inductores a partir del uso de los materiales propios del proceso de fabricación. Este hecho tiene varias implicaciones y, por tal razón, este capítulo muestra, en primera instancia, el modelado de un inductor pasivo integrado, incluyendo todas las no idealidades que ello implica.

Debido a las muchas desventajas que tienen los inductores activos con respecto a los pasivos (consumo de potencia, mayor ruido, ancho de banda limitado, etc.), es necesario la integración de inductores pasivos con el fin de disminuir el consumo de potencia y todas aquellas fuentes de ruido. Por la naturaleza de las tecnologías de fabricación, el desarrollo de elementos pasivos es del tipo planar. Por lo tanto, las formas geométricas de espiras más populares son: cuadrada, hexagonal, octagonal, y circular. De todas ellas la más adecuada para aplicaciones de RF es la espira circular, sin embargo, no todos los procesos de fabricación tienen la capacidad de transferir patrones circulares, por lo que se opta por aquellos basados en ángulos rectos. La Fig. 1.1 muestra las diversas opciones para el diseño de espiras planares.

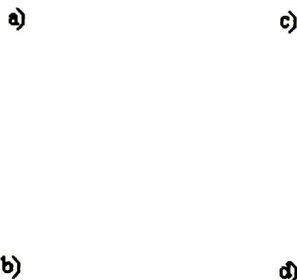


Fig. 1.1 a) Cuadrada, b) Hexagonal, c) Octagonal, d) Circular. Tradicionalmente el material usado es aluminio, el cual es aislado del material semiconductor mediante una película de óxido de silicio de muy alta calidad (SiO_2 térmico).

1.1 Características de inductores integrados.

El valor de la inductancia en un inductor integrado depende de su geometría, y puede ser descrita por dos componentes: la auto inductancia L_s , y la inductancia mutua M . La primera es causada por la longitud efectiva, el ancho, y el grosor del conductor, mientras que la última es debida a los segmentos paralelos adyacentes. Esta inductancia total puede ser calculada resolviendo las ecuaciones de Maxwell. Una solución numérica se puede obtener usando un simulador tridimensional (3-D) de elemento finito, como MagNet. Sin embargo, estos simuladores requieren grandes tiempos de cómputo, por lo que no son apropiados para el diseño de inductores si no más bien son útiles para la verificación del diseño.

Además de la inductancia, es necesario tener en cuenta todos los elementos parásitos que se presentan inherentemente al integrar un inductor pasivo, como los son: la resistencia en serie R_s , la cual toma en cuenta la profundidad del efecto piel ⁷ del conductor así como la distribución de corriente en el conductor. El substrato es otro problema en este diseño. En tecnologías de silicio, el substrato, la espira y el dieléctrico forman entre ellos un capacitor que entra en resonancia con el inductor. A cierta frecuencia este circuito LC representa la máxima frecuencia útil de operación del inductor, la cual puede aparecer dentro del rango de frecuencias de interés si es que no se tomó en consideración tal característica durante su diseño. La proximidad del substrato también degrada el factor de calidad Q debido a las pérdidas en el substrato. Una efecto parásito adicional es la capacitancia C_s que se forma entre la espira y la pista metálica que sirve de conexión con el nodo centro ubicado en el centro geométrico de la espira. La Fig. 1.2a muestra un corte del inductor integrado, así como cada una de los efectos parásitos que se encuentran en él, mientras que la Fig. 2b muestra el circuito eléctrico equivalente.

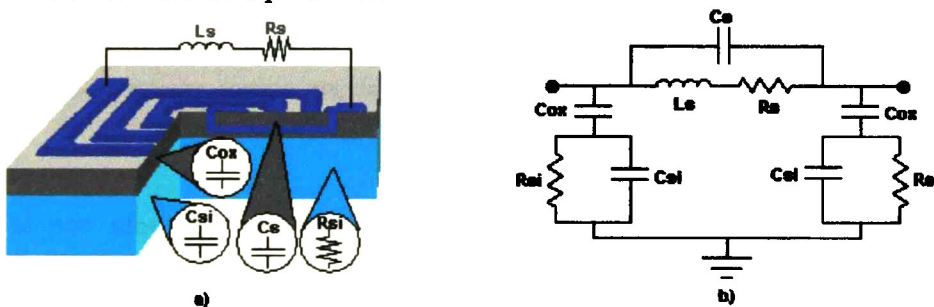


Fig. 1. 2 capacitancia en serie C_s , capacitancia del oxido C_{ox} , C_{si} y R_{si} representan la capacitancia y la resistencia del substrato, R_s resistencia en serie, y L_s Inductancia.

1.2 Cálculo de los efectos parásitos

Un estimado de la resistencia en serie se puede obtener a partir del siguiente modelo [1].

$$R_s = \frac{\rho * \lambda}{w * \delta * \left(1 - e^{-\frac{t}{\delta}}\right)} \quad (1.1)$$

⁷ La distancia que la señal debe viajar en un medio con perdidas para reducir su valor a $e^{-1} = 0.368 = 36.8\%$ se le denomina profundidad de piel.

donde ρ es la resistividad del material, λ la longitud de la espira, w el ancho de la línea, t el grosor de la pista metálica, y δ es la profundidad del efecto piel del metal. Este último está dado por

$$\delta = \sqrt{\frac{\rho}{\pi\mu_0 f}} \quad (1.2)$$

donde f es la frecuencia de operación. Por otro lado, la capacitancia C_s se puede obtener de la siguiente expresión [1].

$$C_s = n * w^2 \left[\frac{\epsilon_{ox}}{t_{oxM}} \right] \quad (1.3)$$

donde n es el número de cruces entre la espira y la pista conductora al punto central, ϵ_{ox} es la constante dieléctrica del óxido de silicio t_{oxM} es el grosor del óxido entre las pistas conductoras.

La capacitancia C_{ox} se encuentra entre la espira y el sustrato y se aproxima mediante una simple fórmula de capacitores de placas paralelas

$$C_{ox} = \frac{1}{2} * \lambda * w * \frac{\epsilon_{ox}}{t_{ox}} \quad (1.4)$$

donde t_{ox} es el grosor del óxido. En la práctica esta diferencia de óxidos no es muy relevante, es decir, estos dos óxidos pueden ser del mismo grosor, debido a que la diferencia de área que se forma entre los metales es mucho menor que la que hay entre la espira y el sustrato, debido a esto se considera que la capacitancia entre metales es mucho menor que la formada entre la espira y el sustrato.

Las pérdidas por sustrato son modeladas con R_{si} , la cual toma en cuenta dos mecanismos diferentes: el primero es la corriente que fluye en el sustrato hacia C_{ox} , y el segundo son las corrientes de imagen inducidas en el sustrato por aquellas que fluyen en la espira [1]:

$$R_{si} = \frac{2}{\lambda * w * G_{sub}} \quad (1.5)$$

donde G_{sub} es la conductancia del sustrato por unidad de área, típicamente 10^{-7} S/ μm^2 . Esta parásita, además de contribuir con pérdidas, las corrientes de imagen fluyen en dirección opuesta a las corrientes del inductor. De aquí que el efecto de imagen es cancelar parcialmente la inductancia. Este efecto indeseable viene asociado con otro más; conforme la temperatura aumenta la resistividad del sustrato también se incrementa, entonces se reduce la cancelación y trae como consecuencia que la inductancia aumente con la temperatura. Se dice que este efecto es indeseable porque si no se tiene un control de la temperatura a la que se está operando, tampoco se tendrá un control de la inductancia lo cual puede afectar el desempeño del circuito. En contraparte, si se tiene control de la temperatura puede ser benéfico al momento de realizar el diseño. Cuando se habla de control de temperatura se toma en cuenta tanto la temperatura del ambiente que lo rodea como la causada por

la corriente que fluye a través de él. La capacitancia parásita C_{si} es la capacitancia de substrato y viene dada por:

$$C_{si} = \frac{1}{2} * \lambda * w * C_{sub} \quad (1.6)$$

donde C_{sub} es la capacitancia del substrato por unidad de área [1]. La Fig. 1.3 muestra una espira con cada una de los parámetros necesarios para calcular sus parásitas.

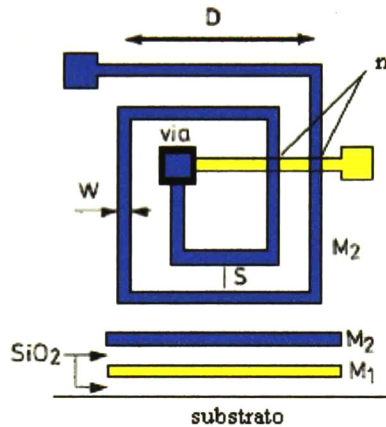


Fig. 1. 3 Parámetros típicos de una espira conductora.

La eficiencia de un inductor, como ya se dijo en el capítulo anterior, se mide por su factor de calidad Q , el cual está limitado por efectos parásitos. La energía almacenada y los mecanismos de pérdida en un inductor fabricado en silicio pueden ser descritos por el modelo equivalente que se muestra en la Fig. 1.2b, donde L_s , R_s , R_{si} , C_{si} , C_s y C_{ox} representan la inductancia total, las pérdidas del conductor, pérdidas por substrato, la capacitancia del substrato, la capacitancia entre espiras y la capacitancia de óxido, respectivamente.

Para un inductor, sólo es de interés la energía de campo magnético almacenado, cualquier energía de campo eléctrico almacenado debido a sus capacitancias parásitas se considera una pérdida. De aquí que Q es proporcional a la energía magnética almacenada, que es igual a la diferencia entre el pico de energía magnética menos el pico de energía eléctrica. Se dice que un inductor se encuentra en auto resonancia, cuando el pico magnético y eléctrico son iguales. Por lo que se puede decir que en ese momento Q es cero:

$$Q = 2\pi \frac{\text{Pico de Energía Magnética} - \text{Pico de Energía eléctrica}}{\text{Energía perdida en un ciclo}} \quad (1.7)$$

$$Q = \frac{\omega L_s * R_p}{R_c + \left[\left(\frac{\omega L_s}{R_c} \right)^2 + 1 \right] * R_c} * \left(1 - \frac{R_s^2 C_0}{L_s} - \omega^2 L_s C_0 \right) \quad (1.8)$$

En esta expresión, de izquierda a derecha, el primer factor representa la energía magnética almacenada y las pérdidas ohmicas en la espira; el segundo se debe al factor de perdidas del sustrato representando la energía disipada en el sustrato semiconductor, y el último factor es el término de auto resonancia.

En (1.8) se pueden observar algunos términos no descritos anteriormente, como lo son R_p , y C_o , éstos son los efectos combinados de las parásitas C_{ox} , C_{si} , y R_{si} , y se pueden expresar de la siguiente manera:

$$R_p = \frac{1}{(2 * \pi * f)^2 C_{ox} R_{si}} + \frac{R_{si} (C_{ox} + C_{si})^2}{C_{ox}^2} \quad (1.9)$$

$$C_o = C_p + C_s \quad (1.10)$$

donde

$$C_p = C_{ox} * \frac{1 + (2 * \pi * f)^2 (C_{ox} + C_{si}) C_{si} R_{si}^2}{1 + (2 * \pi * f)^2 (C_{ox} + C_{si})^2 R_{si}^2} \quad (1.11)$$

1.3 Cálculo del valor de inductancia

Para el cálculo de la inductancia total de la espira existen varios métodos, pero el más popular es el método de Greenhouse [2]. El cual básicamente calcula la inductancia de una espira cuadrada dividiéndola en secciones de conductores rectos, obteniendo con esto su auto inductancia y sumándola para obtener el total. Además de la consideración de auto inductancia de cada conductor recto, se debe calcular la inductancia mutua (positiva o negativa) de los segmentos paralelos, para obtener la inductancia total de la espira.

La auto inductancia L_0 de un conductor recto está dada por:

$$L_0 = 0.0002\lambda \left[\ln \left(\frac{2\lambda}{GMD} \right) - 1.25 + \frac{AMD}{\lambda} + \left(\frac{\mu}{4} \right) T \right] \quad (1.12)$$

GMD y **AMD** representan la distancia media geométrica y media aritmética de la sección transversal del conductor, μ es la permeabilidad del conductor y **T** es un parámetro de corrección de frecuencia. La distancia media geométrica **GMD** es la distancia entre dos filamentos imaginarios infinitamente delgados, donde su inductancia mutua es igual a la inductancia mutua entre los dos conductores originales (ver Fig 1.4). A su vez, la distancia media aritmética **AMD** es el promedio de todas las distancias que hay entre los puntos de un conductor y los puntos del otro.

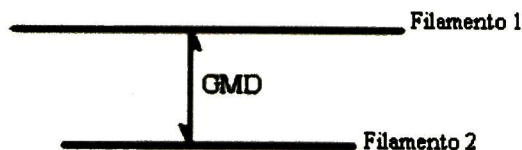


Fig. 1. 4 Definición de GMD.

Si se usa la capa superior de metal para definir la espira, la ecuación (1.12) se puede expresar como

$$L_0 = 0.002\lambda \left[\ln \left(\frac{2\lambda}{a+b} \right) + 0.5 + \frac{a+b}{3\lambda} \right] \quad (1.13)$$

donde a, b son las dimensiones rectangulares de sección transversal. En el caso de una espira rectangular, existen segmentos de conductor paralelos a otros, y la inductancia mutua de estos tramos paralelos contribuyen con la inductancia total del inductor.

La inductancia mutua de dos conductores paralelos está en función de la longitud de los conductores y de la distancia geométrica entre ellos:

$$M = 2 * \lambda * P \quad (1.14)$$

$$P = \ln \left[\frac{1}{\text{GMD}} + \sqrt{1 + \frac{\lambda^2}{\text{GMD}^2}} \right] - \sqrt{1 + \frac{\text{GMD}^2}{\lambda^2}} + \frac{\text{GMD}}{\lambda} \quad (1.15)$$

$$\ln(\text{GMD}) = \ln(d) - \left[\frac{1}{12 \left(\frac{d}{w} \right)^2} + \frac{1}{60 \left(\frac{d}{w} \right)^4} + \frac{1}{168 \left(\frac{d}{w} \right)^6} + \frac{1}{360 \left(\frac{d}{w} \right)^8} + \frac{1}{660 \left(\frac{d}{w} \right)^{10}} \dots \right] \quad (1.16)$$

donde M es la inductancia mutua y P es el parámetro de inductancia mutua, d es la separación entre centros de los conductores. Para los conductores paralelos que se muestran en la Fig. 1.5, la inductancia mutua total se puede representar por

$$2M_{j,m} = (M_{m+p} + M_{m+q}) - (M_p + M_q) \quad (1.17)$$

Las inductancias mutuas individuales se calculan utilizando (1.14) y las de {m+p} y {m+q} se calculan con la siguiente fórmula

$$M_{m+p} = 2\zeta_{m+p} P_{m+p} = 2(m+p)P_{m+p} \quad (1.18)$$

De lo anterior se concluye que, la inductancia mutua total es la sumatoria de las inductancias mutuas de cada segmento paralelo de conductor.

$$L_T = L_0 + M_+ + M_- \quad (1.19)$$

donde L_T es la inductancia total de la espira, L_0 es la suma de las auto inductancias de los segmentos rectos, M_+ es la suma de las inductancias mutuas positivas, y M_- es la suma de las inductancias mutuas negativas.

1.4 Resultados de los cálculos.

Con el modelo mencionado, se realizaron cálculos en Mathcad, y se obtuvo los resultados mostrados en las Tabla 1.1, 1.2 y 1.3 así como las gráficas dadas en la Fig. 1.6, 1.7 y 1.8

t (μm)	s (μm)	W (μm)	λ (μm)	N	L (nH)
1	4	6	2000	3	3.73
1	4	6	4000	7	10
1	4	6	5000	9	10.54

Tabla 1. 1 Resultados de los cálculos con el método de Greenhouse variando N .

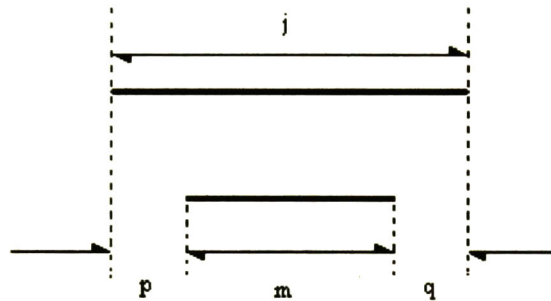


Fig. 1. 5 Conductores paralelos de una espira.

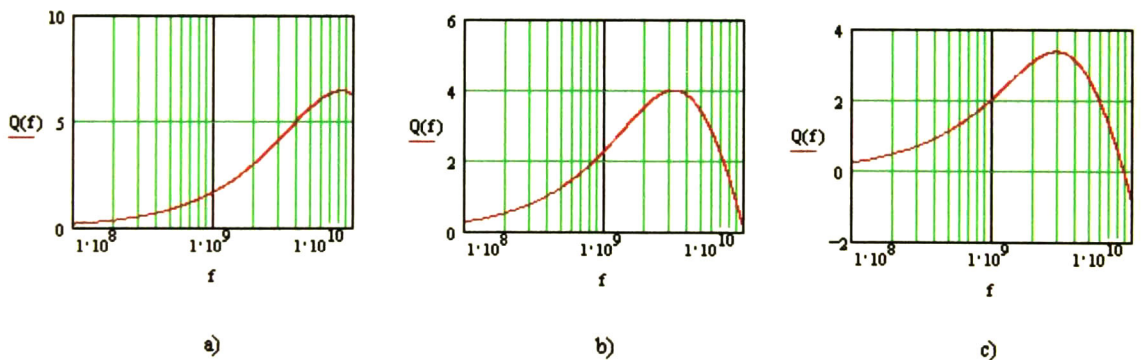


Fig. 1. 6 Gráficas de Q contra frecuencia a) $N=3$, b) $N=7$, c) $N=9$.

t (μm)	s (μm)	W (μm)	λ (μm)	N	L (nH)
1	4	6	4000	7	10
1	8	6	4000	7	5.9
1	10	6	4000	7	4.4

Tabla 1. 2 Resultados de los cálculos con el método de Greenhouse variando s .

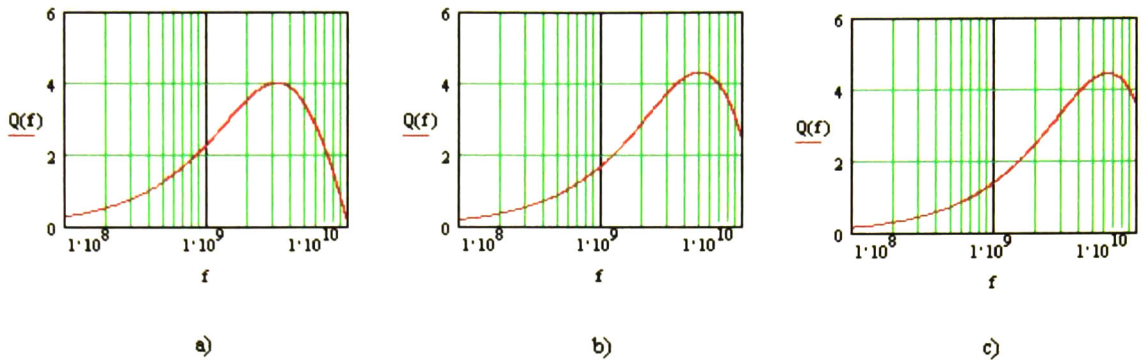


Fig. 1. 7 Gráficas de Q contra frecuencia a) $s=4 \mu\text{m}$, b) $s=8 \mu\text{m}$, c) $s=10 \mu\text{m}$.

$t (\mu\text{m})$	$s (\mu\text{m})$	$W (\mu\text{m})$	$\lambda (\mu\text{m})$	N	$L (\text{nH})$
1	4	3	4000	7	14.7
1	4	6	4000	7	10
1	4	9	4000	7	6.5

Tabla 1. 3 Resultados de los cálculos con el método de Greenhouse variando w

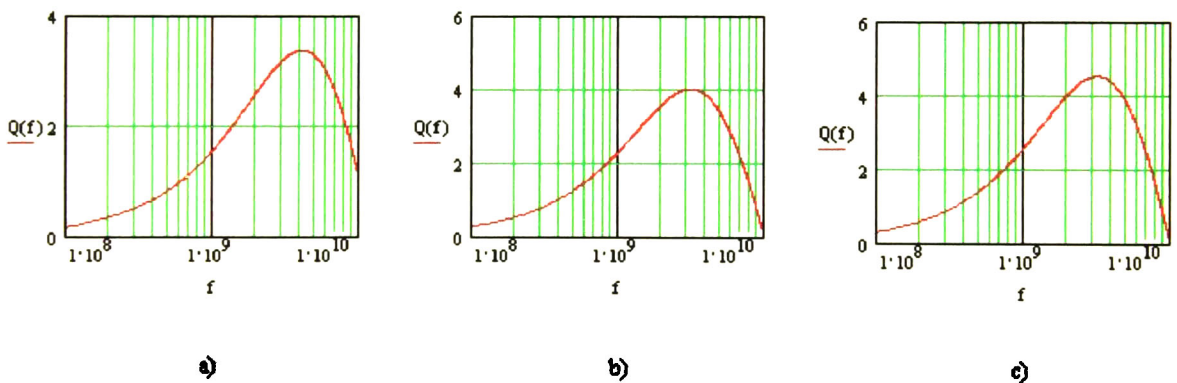


Fig. 1. 8 Gráficas de Q contra frecuencia a) $w=3 \mu\text{m}$, b) $w=6 \mu\text{m}$, c) $w=9 \mu\text{m}$.

De la tabla 1.1 y la Fig. 1.6 se puede decir que al aumentar el número de vueltas manteniendo los demás parámetros constantes, se obtiene un aumento en el valor de inductancia asociada; pero el factor de calidad es afectado; es decir, éste se reduce. Por el contrario, si se aumenta la distancia que hay entre las pistas (tabla 1.2, Fig. 1.7) se experimenta un ligero aumento en el factor de calidad pero se presenta una disminución en el valor de la inductancia. El mismo resultado se experimenta si se aumenta el ancho de la pista (tabla 1.3, Fig. 1.8).

Referencias.

- [1] C. Patrick Yue, Changsup Ryu, Jack Lau*, Thomas H. Lee, and S. Simon Wong "a physical model for planar spiral inductors on silicon" Center for Integrated Systems", Stanford University, Stanford, CA 94305 *Dept. of Electrical and Electronic Eng., The Hong Kong University of Science & Technology, in IEDM Tech. Dig., Dec. 1996, pp. 155–158.
- [2] H. Greenhouse, "Design of planar rectangular microelectronic inductors," IEEE Trans. PHP, vol. 10, no.2, pp. 101-109, June 1974.

Capítulo 2

Revisión de Trabajos Existentes

Basados en la necesidad de modelar y diseñar dispositivos a pequeña escala, apareció un nuevo campo tecnológico llamado miniaturización de sistemas, el cual se convirtió en parte del llamado, Sistemas Micro Electro Mecánicos (MEMS). En este electrónica y componentes mecánicos son miniaturizados e integrados. En particular el número de dispositivos electrónicos en un semiconductor ha crecido de 10 en 1960 a más de un billón en los 90's. El éxito obtenido en estos dispositivos trajo, como motivación, pasar de técnicas de fabricación de circuitos integrados bidimensionales a técnicas tridimensionales. Existen diversas técnicas para la fabricación de MEMS, entre ellas están el micro maquinado de substrato, el de superficie, LIGA (*Lithographie Galvanik Abformung, o litografía de rayos-X, electro deposición, y modelado*) y LIGA utilizando litografía ultravioleta (UV) para realizar estructuras tridimensionales. Algunos de estos avances se pueden traducir en reducción de costos, en una significativa reducción de área, y en estructuras más sofisticadas.

Utilizando materiales y técnicas de fabricación compatibles, estructuras tanto eléctricas, mecánicas, u ópticas pueden ser integradas monolíticamente con circuitería electrónica, obteniendo sistemas completos con más funciones. Estas tecnologías MEMS han sido usadas para mejorar el desempeño de muchos dispositivos sobre su contraparte convencional, como los son: sensores de presión, micro óptica, y radio frecuencia (RF).

El rápido avance que han tenido las comunicaciones, en aplicaciones militares, de aviación, de navegación, de sistemas de posicionamiento global (GPS), así como las comunicaciones personales (teléfonos celulares, computación inalámbrica, etc.) ha traído como consecuencia la necesidad de incrementar las comunicaciones inalámbricas. Una de muchas soluciones, es incrementar las frecuencias de operación de los dispositivos de comunicación. Otra solución es utilizar técnicas de modulación de alta velocidad, o mejorar la eficiencia de los dispositivos de RF a altas frecuencias. Múltiples transmisores y receptores operando simultáneamente en un mismo sitio requieren de una transmisión selectiva de altas frecuencias, un amplio rango dinámico de recepción (*habilidad de recibir y manejar señales fuertes y débiles sobre un amplio rango de frecuencias*), y filtrado tanto en el receptor como en el transmisor para asegurar la no interferencia de uno con el otro.

Como la tecnología típica de circuitos integrados CMOS, no ofrece el alto desempeño necesario en elementos de RF, se ha empezado a integrar MEMS para mejorar los circuitos integrados trabajando en altas frecuencias. Estos dispositivos, incluyen resonadores mecánicos y filtros, sintonizadores de frecuencia usando MEMS basadas en elementos pasivos como capacitores sintonizables e inductores con alto factor de calidad.

2.1 Silicio como material base de RF.

A primera vista, las propiedades del Silicio parecen razonables para su uso como un sustrato de RF. La constante dieléctrica es alta y no varía significativamente con respecto a la frecuencia y la temperatura, la conductividad térmica es tres veces mayor que la del GaAs, y la suavidad de la superficie es buena. La máxima resistividad práctica de crecimiento Czochralski en Silicio, sin embargo, es solo de 10 Ω -cm lo cual es algunos órdenes de magnitud menor que la del GaAs. A frecuencias mayores a 1 GHz la profundidad de piel (*skin depth*) para Silicio excede el grosor típico del sustrato y entonces las pérdidas en RF se extienden sobre el sustrato entero.

El rango típico de interés de frecuencias para las comunicaciones inalámbricas es de (1 – 10 GHz) donde típicamente el sustrato es GaAs. Este material tiene muchas ventajas con respecto al Si: Menos pérdidas por sustrato debido a su alta resistividad, al igual que el zafiro y el Al_2O_3 ; además su movilidad de electrones es 6 veces mayor que la del Si. Sin embargo, los modernos procesos pueden proveer dispositivos activos con características de 0.1 μm de longitud de canal. Estos dispositivos presentan frecuencias de corte de hasta 20 GHz lo cual sitúa al silicio en la posibilidad de ser utilizado en el rango de altas frecuencias. La tabla 1 muestra algunas propiedades de los materiales mencionados anteriormente.

	Permitividad Relativa	Resistividad Ω -cm	Conductividad Térmica W/(cmk)
GaAs	12.9	10^7 - 10^9	0.46
Si	11.9	10^2 - 10^3	1.45
Zafiro	11.9	$>10^4$	0.42
Al_2O_3	9.8	10^{11} - 10^{14}	0.37

Tabla 2. 1 Propiedades físicas de algunos materiales.

Desde luego que realizar un circuito completamente integrado requiere, no solo de dispositivos activos, sino que también de pasivos como son los inductores y los capacitores. Los inductores, en particular, son más críticos, por que el hecho de realizar una espira de metal sobre un sustrato de Silicio presenta una alta degradación en el factor de calidad. Esta es causada por sus pérdidas tanto en el metal como en el sustrato.

El deseo de integrar inductores en Silicio comenzó en los 60's, sin embargo, se creía que no era posible, y fue hasta mediados de 1960 y 1970 que fueron estudiadas posibles aplicaciones en alta frecuencia sobre sustratos de silicio y GaAs. Como ya se sabe éstos son parte crucial en cualquier circuito de RF, de aquí que se ha realizado un gran esfuerzo para fabricar inductores integrados. El primer circuito integrado en silicio con un inductor integrado fue reportado por Nguyen y Meyer en 1990 [14]. Sin embargo el desempeño de los inductores en silicio sufre tiene la desventaja de una baja resistividad en el sustrato, la cual típicamente está en el rango de 1 – 100 Ω -cm para procesos modernos de integración. De aquí que es necesario entender perfectamente los factores que afectan el desempeño de los inductores integrados para poder diseñar una aplicación.

2.2 Trabajos Previos.

2.2.1 proceso de fabricación utilizado para disminuir efectos parásitos.

Larry Zu, y colaboradores, [1] reportan el proceso de fabricación que siguieron con el fin de integrar un inductor en silicio y disminuir los efectos parásitos para evitar pérdidas. En la fabricación se usó una estrategia de doble capa de metal con el fin de mejorar la Q y de reducir las capacitancias parásitas. Además después de haber sido depositado el metal a altas temperaturas y enfriado a temperatura ambiente, se presenta cierta deformación en el silicio, esto debido a los diferentes valores de los coeficientes de expansión térmica tanto del aluminio como del silicio. Para una capa de metal de $5\ \mu\text{m}$ de ancho, la deformación puede quebrar el delgado semiconductor. Para evitarlo dividieron el proceso en 2 pasos; primero depositaron una capa de aluminio de $2.5\ \mu\text{m}$ sobre el SiO_2 ; luego de haberlo enfriado a temperatura ambiente depositaron otra capa de metal de $2.5\ \mu\text{m}$ sobre el metal ya depositado obteniendo con esto una capa de $5\ \mu\text{m}$ ⁸ de aluminio. La segunda estrategia que se utilizó fue emplear un polímero como material dieléctrico. La permeabilidad relativa del polímero es de 3, mientras que la del SiO_2 y Si_3O_4 son de 3.4 y 7.5, respectivamente. A menor constante dieléctrica menor capacitancia parásita. Tomando las ventajas del grosor del metal, la baja constante dieléctrica, la alta resistividad del sustrato de Si, y la estructura de 2 capas de metal, se reportó un inductor con un factor de calidad de 30 a una frecuencia de 1 GHz.

2.2.2 Diseño y fabricación de inductores con tecnología AT&T CBIC-2.

En [2] se reporta el diseño y fabricaron inductores utilizando tecnología AT&T CBIC-2. Esta tiene resistividad de sustrato entre $150\text{-}200\ \Omega\text{-cm}$ contra $15\text{-}20\ \Omega\text{-cm}$ que tienen otros procesos bipolares de alta velocidad. El segundo nivel de metal está separado por un sustrato de $1.2\ \mu\text{m}$ de SiON , una capa de $0.1\ \mu\text{m}$ de Si_3N_4 , y de $1.5\ \mu\text{m}$ de SiO_2 . Esta separación reduce las pérdidas por sustrato así como la capacitancia parásita del mismo. Además, esta tecnología permite reducir la resistencia en serie del inductor (comparada con un proceso de metalización de aluminio). Se reporta que la alta resistividad del sustrato y el bajo valor de la resistencia en serie, permiten fabricar inductores con alto factor de calidad Q ⁹. Además se reporta un modelo de un inductor con una variante al convencional reportado anteriormente. Hay dos diferencias importantes, la primera es la adición de $C_{\text{sub}3}$ y $C_{\text{sub}4}$ que se muestran en la Fig. 2.1; y la segunda es que se usa un modelo dependiente de la frecuencia para calcular R_s .

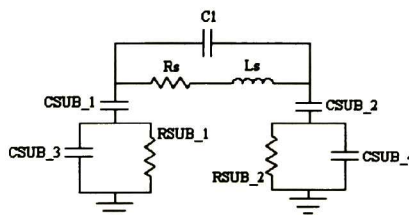


Fig. 2. 1 Modelo del inductor publicada en [2]

2.2.3 Aproximación para analizar inductores y transformadores en silicio.

⁸ Se buscaba una capa de $5\ \mu\text{m}$, por que según simulaciones, con este grosor de metal se podían reducir las capacitancias parásitas.

⁹ Los parámetros clave en el layout de una espira rectangular son las dimensiones: el ancho de las pistas, la separación entre ellas, el grosor del metal, y el mínimo de vueltas en la espira.

Ali M. Niknejad y Robert G. Meyer [3] publicaron un método para una rápida y precisa aproximación para analizar inductores y transformadores en silicio. Para calcular la inductancia propia, la inductancia mutua, y la GMD se utilizaron las expresiones publicadas en [13] para diversas configuraciones geométricas. Para mejorar la aproximación e incluir el efecto *skin* cada conductor se divide en subconductores paralelos con densidad de corriente constante. El cálculo electrostático es más complejo porque el sustrato no se puede despreciar. Para calcular la matriz de impedancia electrostática Z_e se usó el método de los momentos. Cada segmento de metal en la espira es subdividido en secciones de carga constante para calcular con mayor precisión la capacitancia y la resistencia del sustrato.

Utilizando la matriz de impedancia magnetostática Z_m y la electrostática Z_e , y suponiendo que son segmentos conectados en serie se puede escribir:

$$\frac{V_j}{C_{j0}^c} + \sum_{k \neq j} \frac{V_j}{Z_{jk}^c} - \sum_{k \neq j} \frac{V_k}{Z_{jk}^c} + I_j - I_{j-1} = 0 \quad (1)$$

$$V_j - V_{j-1} = \sum_k Z_{jk}^m I_k \quad (2)$$

donde V_i es el voltaje en el i -ésimo conductor e I_i es la corriente a través de él. El sistema de ecuaciones de arriba se usó para encontrar los parámetros Y a cualquier frecuencia de interés.

2.2.4 Inductor integrado sobre escudo ranurado.

C. Patrick Yue y S. Simon Wong en 1997, [4], presentan un inductor integrado sobre un escudo ranurado con cierto patrón, colocado entre la espira y el sustrato de Silicio. Los resultados experimentales mostraron la efectividad al desacoplar el inductor con el sustrato de silicio. El nuevo diseño mejora el factor de calidad Q en un 25 % y reduce el acoplamiento entre el sustrato y el inductor en más de 25 dB sobre los que no tienen la protección.

Se estudiaron: a) inductores sin protección (NGS), b) inductores con protección sólida (SGS), e c) inductores con escudo ranurado (PGS). En estos últimos las ranuras del escudo son ortogonales a la dirección en que fluye la corriente del inductor, esto se hizo con la finalidad de prevenir que se generen corrientes de imagen (*Eddy currents*)¹⁰ que afecten la inductancia de la espira. La Fig. 2.2 muestra cada una de estas estructuras.

Los resultados muestran que el inductor con Al SGS presenta el valor de Q más pequeño, debido a su baja inductancia. La conductividad en SGS permite que fluyan corrientes de imagen, y un acoplamiento mutuo negativo entre la espira y SGS reduciendo la inductancia diseñada, de 8 nH a 2 nH. El Al PGS recupera exitosamente la mayor parte de la inductancia gracias al patrón que sigue el escudo el cual evita las corrientes de imagen. Finalmente utilizando un polysilicio PGS y combinando su propiedad resistiva con el patrón del escudo se mejora la Q en un 25 % a frecuencias

¹⁰ Eddy currents.- Son corrientes que se generan en un conductor en respuesta a un cambio de campo magnético, en el caso de inductores sobre un escudo se generan corrientes contrarias a las del inductor en el escudo lo cual reduce la inductancia del mismo.

de 1 a 2 GHz. El problema es que al incluir un escudo se incrementa la capacitancia parásita del inductor. Lo cual causa una reducción en la frecuencia de auto resonancia.

Otras ventajas que ofrece el PGS son:

- El comportamiento del inductor es independiente de las variaciones del sustrato.
- Es fácil el modelado del comportamiento del inductor.
- La gran área de silicio debajo del inductor puede ser utilizada para fabricar dispositivos.

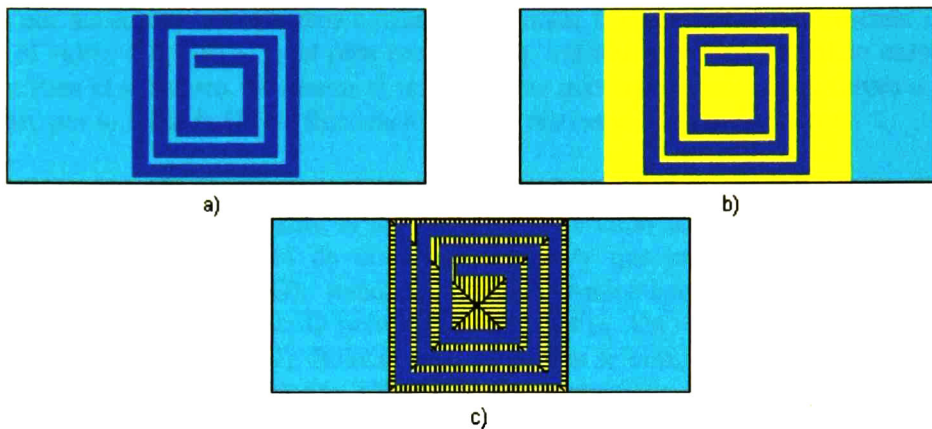


Fig. 2. 2 a) inductor sin escudo de protección, b) escudo de protección sólido, c) escudo de protección con ranurada

2.2.5 Parámetros incluidos en un inductor integrado.

Paolo Arcioni, y colaboradores, publicaron en [5] el procedimiento para obtener todos los parámetros incluidos en un circuito equivalente de un inductor en espira sobre un sustrato de silicio. El procedimiento fue implementado en un código numérico que hace una rápida caracterización del inductor empezando con los parámetros S del mismo.

Utilizando esta aproximación para comparar inductores integrados usando tecnologías BiCMOS y CMOS, se encontró que el factor de calidad en los inductores fabricados con proceso CMOS es menor que el BiCMOS debido a que su resistividad es mas pequeña. Presentan un circuito equivalente como el que se muestra en la Fig. 2.3, el cual contiene el circuito equivalente del inductor y el de los *pads* (terminales), y argumentan que se puede considerar como una conexión en cascada de 5 dispositivos de 2 puertos: Y_{pad} , Y_{subin} , Y_s , Y_{subout} , y Y_{pad} .

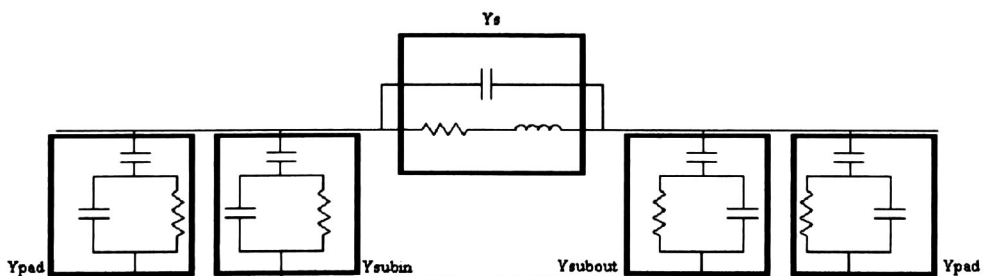


Fig. 2. 3 Circuito equivalente del inductor incluyendo los pads de medición.

Haciendo uso de las mediciones previamente obtenidas de los parámetros S del inductor, convierten a éstos en parámetros ABCD mediante una transformación matricial lineal. Además, se introducen las matrices ABCD correspondientes a cada dispositivo individual. Por medio de manipulaciones con matrices llegan a cada una de las matrices Y, las cuales contienen los parámetros desconocidos del circuito.

2.2.6 Estudio sobre la disminución de pérdidas por sustrato.

Joachim N. Burghartz, reportó en [6], los resultados obtenidos de dos estudios sobre la disminución de pérdidas por sustrato. Uno de ellos consistió en montar la espira sobre un sustrato sin pérdidas, como lo es el vidrio o el cuarzo; y el otro consistió en, introducir un escudo sólido entre la espira y el sustrato. Para el sustrato de cuarzo el resultado fue que las corrientes que fluyen a través de él disminuyeron, por lo tanto la Q y la frecuencia de auto resonancia F_{SR} aumentaron.

Según la publicación [6], las características del inductor se pueden hacer independientes de la configuración del sustrato mediante la inserción de un escudo sólido entre este y la espira. Sin embargo, estas estructuras sufren de corrientes de Eddy que causan la reducción de L y Q. Perforaciones en el escudo (PG), pueden suprimir significativamente las corrientes de Eddy, incrementando con esto el valor de Q pero reduciendo la F_{SR} . Un resultado similar puede obtenerse utilizando un sustrato *Halo* (HG). Soluciones intermedias se obtuvieron utilizando estructuras con escudo con patrón de barra delgada (NBP), y con patrón de barra ancha. Además de estas estructuras, se probaron las restantes que se muestran en la Fig. 2.4, a las cuales se les llamó escudo con contacto de anillo cerrado. La Fig. 4 muestra los resultados obtenidos con los diferentes escudos utilizados.

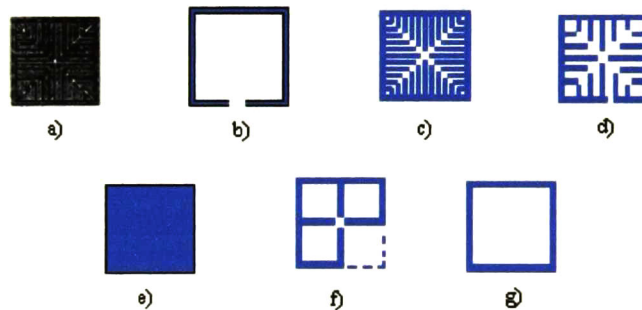


Fig. 2. 4 a) escudo perforado (PG). b) sustrato halo (HG). c) escudo con patrón de barra delgada (NBP). d) patrón de barra ancha (WBP). e) escudo sólido (SG). f) patrón de barra cruzada (CBP). g) sustrato sin escudo (NG).

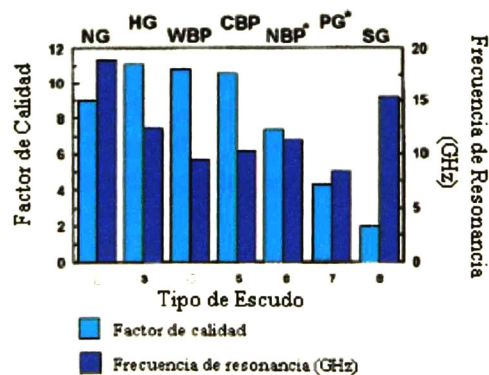


Fig. 2. 5 Resultados de los diferentes escudos utilizados.

2.2.7 Nuevo modelo físico del inductor.

Seung-Jin Yoo, Rob Friar, y Dean P. Neikrk, presentan en [7], un nuevo modelo físico del inductor diferente a los propuestos con anterioridad. La Fig. 2.6 muestra dicho modelo; además se reporta la fabricación y medición de 5 espiras simples de una vuelta y se comparan con los resultados obtenidos de la simulación del nuevo modelo. Hacen referencia a [14], en donde reportan las ecuaciones del modelo para calcular los efectos parásitos. En este último documento no se presenta ni una sola ecuación, solo se presenta el circuito equivalente, las simulaciones y las mediciones.

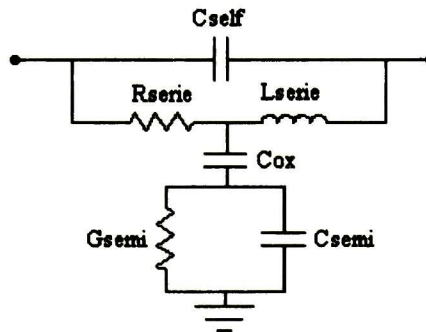


Fig. 2. 6 Modelo equivalente del inductor según [7]

2.2.8 Método para alcanzar altos valores de Q.

En [8] H. B. Erzgraber, y colaboradores presentaron un nuevo método para alcanzar valores de Q más altos utilizando un proceso completamente compatible con la tecnología CMOS. El método se basa en una delgada región de óxido situada debajo del inductor para reducir los efectos parásitos. El concepto, consiste en aislar una región del substrato con una delgada capa de óxido. Una de las estructuras consiste en una trinchera con una secuencia de zanjas paralelas dentro de ellas. Después de limpiar químicamente las franjas entre las zanjas estas se oxidaron completamente a 1000 °C en un ambiente húmedo. Las aberturas de aire que permanecen son benéficas, gracias a que reducen la constante dieléctrica efectiva. Todo esto provee una región aislada, adecuada para colocar el inductor sobre ella. Gracias a este método se reportan inductores de 2 nH con Q de 20 y de 14 nH con Q de 9.

2.2.9 Fabricación de inductores tridimensionales.

V. Malba, y colaboradores publican en [9], un proceso de fabricación de inductores tridimensionales alcanzando factores de calidad de hasta 30 a 1 GHz. La Fig. 2.7 muestra el esquema en vista superior y la sección transversal de un inductor de cuatro vueltas en 3-D.

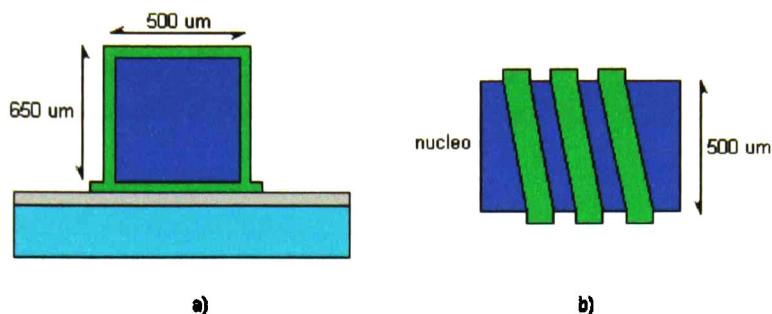


Fig. 2. 7 a) sección transversal y b) vista superior de un inductor

La Fig. 2.8 muestra el proceso completo de fabricación. Primero se hace que la oblea sea menos activa químicamente con 5 ó 10 μm de óxido, a bajas temperaturas. Después se fabrican las pistas de la parte inferior del inductor. Para este propósito se usa una capa de Titanio de 500 Å y una de Cobre de 3000 Å y se colocan sobre el óxido de Silicio. Después se cubren con un material protector galvanizado de 8 μm . El patrón de las pistas de metal se hace fotolitográficamente. Este paso es seguido por un galvanizado selectivo sobre las pistas de Cobre para evitar oxidación. Finalmente, las capas de galvanizado y de Cobre/Titanio se remueven, dejando las pistas de la parte inferior del inductor. El núcleo del inductor se forma de alúmina. Para fabricar las pistas de Cobre a los lados y en la parte superior del núcleo se usa el mismo proceso que se utilizó para el fondo. Por último, se hacen las pistas de cobre de 5 μm .

2.2.10 Fabricación de micro inductores de dos capas verticales en cobre

Jae Y. Park reportó en [10] la fabricación de micro inductores de dos capas verticales en Cobre, con núcleo de Hierro magnético. En altas frecuencias no se desean núcleos magnéticos, debido a su baja resistividad y al efecto *skin*. Estas dos últimas características decremantan el área de sección transversal del inductor. Lo que hacen para contrarrestar este efecto, es quebrar el núcleo; así se incrementa su resistividad, se reduce el efecto *skin* y se mejoran las características del inductor en altas frecuencias.

2.2.11 Fabricación de inductores multi-capas 3-D

Ju-Ho Son, y colaboradores reportan en [11] la fabricación de inductores multi-capas 3-D implementados en una tecnología estándar CMOS. Este estudio se realizó con la finalidad de mejorar el factor de calidad Q mediante una modificación del esquema de metalización y las propiedades del sustrato. El nuevo método proporciona mejores valores de Q y menor área. La Fig. 2.9 muestra el inductor 3-D propuesto, en donde se puede ver que se conectan metales en diferentes niveles para interconectar las pistas. Según el reporte, este inductor mejora su valor de inductancia por medio de la auto inductancia de cada pista.

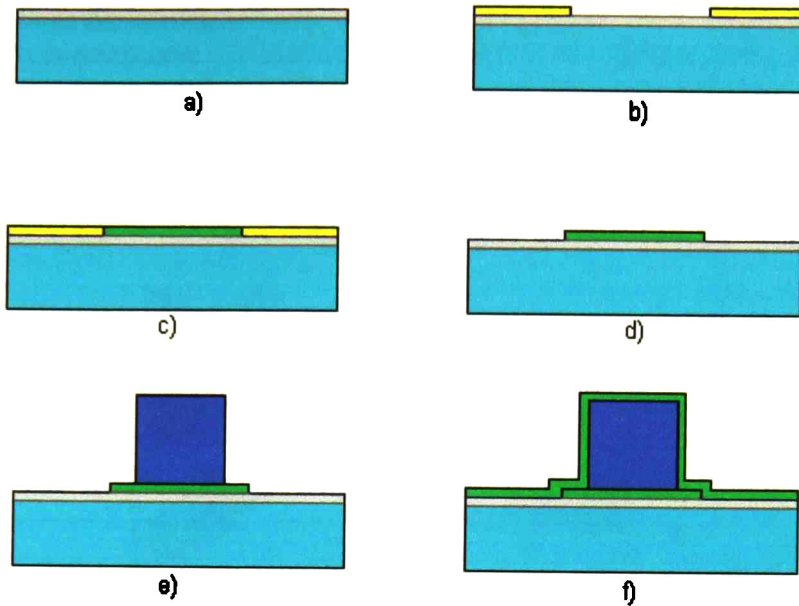


Fig. 2. 8 Proceso de fabricación utilizado por [9]

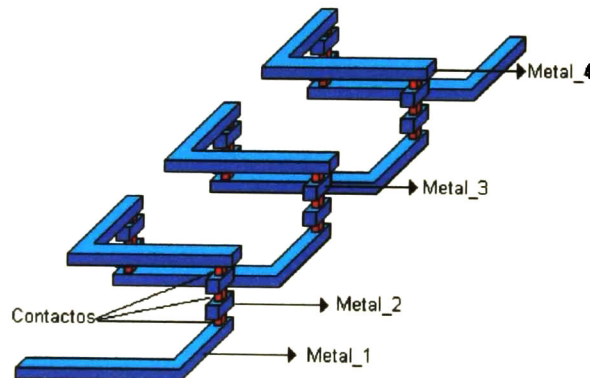


Fig. 2. 9 Inductor propuesto en [11].

2.2.12 Nuevo modelo físico del inductor

Yu Cao, colaboradores reportan en [12] un nuevo modelo físico del inductor, el cual, es una extensión del modelo típico, sólo se toman más consideraciones en alta frecuencia en algunos de los elementos del modelo típico. La Fig. 2.10, muestra el fenómeno físico relacionado con cada uno de los elementos del circuito. Para una línea de metal, la corriente en DC es uniformemente distribuida dentro del conductor, la cual se puede representar por R_0 y L_0 en serie. Conforme aumenta la

frecuencia el efecto *skin* empuja la corriente en AC hacia la superficie del conductor. Para capturar el efecto de diferentes densidades de corriente en diferentes capas de conducción, una rama con R_1 y L_1 , la cual modela la resistencia y la inductancia, se conecta en paralelo con R_0 . Además del efecto *skin* el campo magnético generado por las líneas vecinas cambia la distribución de corriente, lo que resulta en altas densidades de corriente en los ejes de la línea de metal. Esta interacción magnética entre el campo externo y la corriente interna es modelada agregando una inductancia mutua L_m entre L_0 y L_1 . Basados en la estructura típica del modelo físico, y agregando las consideraciones antes mencionadas se llega al circuito que se presenta en la Fig. 2.11.

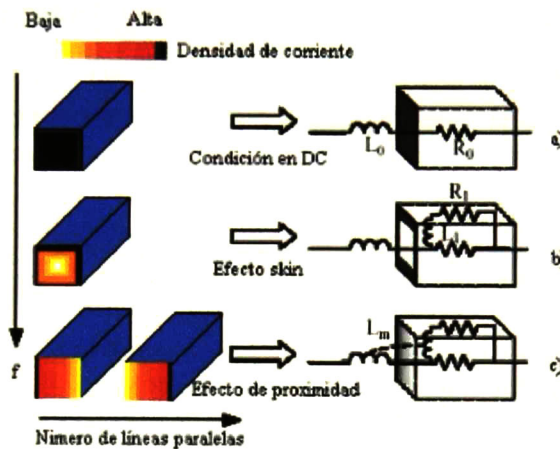


Fig. 2. 10 Fenómenos físicos relacionados con una pista conforme aumenta la frecuencia.

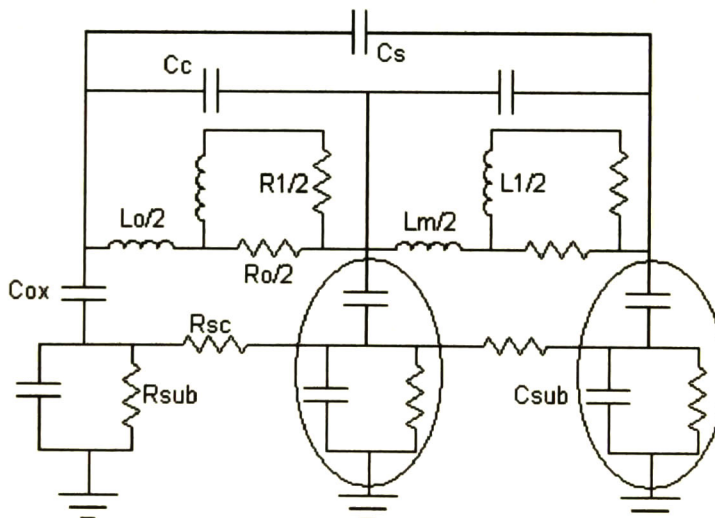


Fig. 2. 11 Modelo completo propuesto por [12].

Comentarios finales.

Concluyendo, como se mostró a lo largo de este capítulo, se han realizado diversos intentos para incrementar el factor de calidad, sin embargo, los procesos propuestos resultan complicados y

económicamente caros. En este trabajo se plantea una técnica de micro maquinado, con la cual, se fabrica un inductor flotante, es decir, la espira no se encuentra en contacto físico con el substrato obteniendo con esto un significativa reducción en los efectos parásitos que lo afectan incrementándose el factor de calidad.

Referencias

- [1] Larry Zu, Yicheng Lu, Robert C. Frye, Maureen Y. Lau, Sheue-Chiyn Sandy Chen, Dean P. Kossives, Jenshan, and King L. Tai. "High Q-Factor Inductors Integrated on MCM Si Substrates" *IEEE Trans. Comp., Packag., Manufact. Tech.*, vol. 19, No. 3, pp. 635-643, August 1996.
- [2] K. B. Ashby, I. A. Koullias, W. C. Finley, J. J. Bastek, and S. Moinian, "High Q inductors for wireless applications in a complementary silicon bipolar process," *IEEE J. Solid-State Circuits*, vol. 31, pp. 4-9, Jan. 1996.
- [3] Niknejad, A.M. and R.G. Meyer, "Analysis and optimization of monolithic inductors and transformers for RF IC's, *IEEE J. Solid-State Circuits*, Vol. 32, No. 5 (1997) pp. 375-378.
- [4] C. Patrick Yue and S. Simon Wong. "On-Chip Spiral Inductors with Patterned Ground Shields for Si-Based Rf IC's" *IEEE J. Solid-State Circuits*, vol. 33, pp. 743-752, May 1998. Center for Integrated Systems, Stanford University, Stanford, CA 94305.
- [5] Paolo Arcioni, Rinaldo Castello, Giuseppe De Astis, Enrico Sacchi and Francesco Svelto "Design and Characterization of Si Integrates Inductors" *Proceedings of Instrumentation and Measurement Technology Conference (IMTC 98)*, pp. 1395-1401, Poster session POS-IV.D Integrated Circuits, May 18-20, 1998, St.Paul, Minnesota, USA.
- [6] J. N. Burghartz, "Progress in RF inductors on silicon—Understanding substrate losses," in *Tech. Dig. Int. Electron Devices Meeting (IEDM)*, to be published.
- [7] Seung-jin Yoo, Rob Friar, and Dean P. Neikirk "Analytic Modeling of Monolithic Inductors on Semiconductor Substrates" *IEEE 1998 Topical Meeting on Electrical Performance of Electronic Packaging*, West Point, NY, 1998, pp. 219-222.
- [8] H. Erzgräber, "A novel buried oxide isolation for monolithic RF inductors on silicon", *Techn. Dig. IEDM*, pp. 535-539, 1998.
- [9] V. Malba, D. Young, J.J. Ou, A. F. Bernhardt, and B. E. Boser "High-Performance RF Coil Inductors on Silicon", Department of electrical Engineering and computer Sciences University of California, Berkeley, California 94720 48th IEEE Electronic Components & Technology Conference, 1998, pp. 252-255..
- [10] J. Park et al., "New micromachined inductors on Silicon Substrates", *IEEE Transactions on Magnetics*, vol. 35, no. 5, Sep. 1999.

[11] Ju-Ho Son, Sun Hong Kim, Seok-Woo Choi, Do-Hwan Rho and Dong-Yong Kim “Multilevel Monolithic 3D Inductors on Silicon”. 1. Division of electronic and information engineering Chonbuk National University. 2. Electrical Circuit and Systems Research Institute Chonbuk National University.

[12] Y. Cao et al., “Frequency-independent equivalent circuit model for on-chip spiral inductors,” in Proc. IEEE Custom Integrated Circuits Conf., June 2002, pp. 217–220.

[13] “F. W. Groover Calculations” Princeton, N J- Van Nostrand, 1946, reprinted by Dover Publications, New York. 1954. Inductance Calculations, Working Formulas and Tables. Frederick W. Grover, 1946, Chapter 17, Flat Spirals of Strip, pg. 167. ...

[14] Nhat M. Nguyen, and Robert G Meyer “Si IC-Compatible Inductors and LC Passive Filters” IEEE J. Solid-State Circuits, vol. 25, no. 4, pp. 1028–1031, 1990.

Capítulo 3

Tecnología de Circuitos Integrados

El Silicio (Si), que se encuentra naturalmente en forma de sílica y silicatos, es el semiconductor más importante en la industria de la electrónica. Actualmente, los dispositivos basados en Silicio constituyen un 95 % de los dispositivos semiconductores del mundo entero. El Silicio es uno de los elementos más estudiados de la tabla periódica.

La llegada de la electrónica de estado sólido data de la invención del transistor bipolar por Bardeen, Brattain, y Shockley en 1948. La tecnología progresó durante los 50s, donde se usaba Germanio como material semiconductor. Sin embargo, el Germanio resulta inadecuado para ciertas aplicaciones debido a las altas fugas de corriente de unión que presenta. Por esta razón, el Silicio es un buen sustituto y casi suple completamente al Germanio como material de estado sólido para la fabricación de dispositivos. Además, los dispositivos de Silicio pueden operar a temperaturas mayores a los 150 °C contra 100 °C del Germanio.

En retrospectión, algunas otras razones pueden llevar a la sustitución de este material. La tecnología de procesó planar debe su éxito a las propiedades térmicas de crecimiento de dióxido de Silicio SiO_2 , mientras que el óxido de Germanio es impropio para aplicaciones en dispositivos debido a que su óxido es soluble en agua. Finalmente, si se hace una consideración económica el procesar Germanio es más costoso que el Silicio. Problemas similares impiden el uso de semiconductores compuestos. Por ejemplo es difícil crecer óxido en GaAs, debido a que un material se oxida más fácilmente que el otro, dejando una capa metálica en la interfase.

Este capítulo provee una visión general de algunos procesos que se llevan a cabo en la tecnología planar de Silicio. En concreto se explican los procesos necesarios para realizar la definición y transferencia de patrones geométricos en Si, como el que se muestra en la Fig. 3.1.

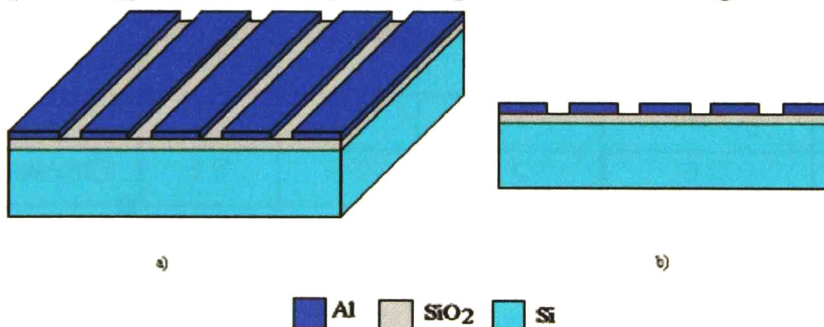


Fig. 3. 1 Definición y transferencia de un patrón geométrico de Al sobre Si.

3.1 Micro maquinado de superficie

Antes de empezar a explicar cada uno de los procesos es prudente definir aquél que los engloba a todos el de Micro-Maquinado de superficie. Este es un proceso aditivo en el que las fases se construyen capa a capa sobre la superficie del sustrato. Generalmente, Poly-Si es usado como estructura. Típicamente, las dimensiones verticales de la estructura Poly-Si están definidas por técnicas estándar foto resistivas, mientras que el grabado seco, es usado para definir las características en el plano x, y. La estructura Poly-Si es entonces liberada quitando el material inferior con grabado húmedo.

3.2 Oxidación.

La oxidación es un proceso fundamental en la fabricación de cualquier dispositivo en Silicio. Esta, es usada para: i) La formación de una superficie química y electrónicamente estable, ii) Como máscaras de difusión e implantación de iones, iii) Como una película dieléctrica, iv) Como una capa entre el sustrato y otros materiales. Este óxido puede ser crecido térmicamente y también puede ser depositado en una gran variedad de procesos. En el micro-maquinado de superficie el Poly-Si es usado como una capa de sacrificio, ya que fácilmente se puede disolver. En una forma menos importante, el dióxido de Silicio trabaja como una buena máscara de grabado para transferir patrones de películas delgadas de Poly-Si por grabado reactivo de iones (RIF). Algunos de los procesos de crecimiento y deposición de dióxido de Silicio más comunes se muestran en la tabla 3.1. Los Procesos de crecimiento y depósito más ampliamente usados en micro maquinado de superficie son, la oxidación térmica, LPCVD (del inglés, *Low pressure Chemical Vapor Deposition*), HTO (del inglés, *Hidrotermal Oxidation*), LTO (del inglés *Low Temperature Oxidation*) y TEOS (del inglés, *Tetra-Ethyl-Ortho-Silicate*). El proceso más simple de crecer dióxido de Silicio en Silicio es la oxidación térmica a altas temperaturas (900 a 1100 °C) en presencia de Oxígeno o vapor de agua. Como el óxido crece por oxidación térmica, tiene un límite¹¹, el grosor máximo de película práctico que se puede obtener en este proceso es de 2 µm.

Deposición	Térmica	LTO	TEOS	HTO	LPCVD
Fuente	O ₂	SiH ₄ +O ₂	TEOS ⁺ + O ₂	SiCl ₂ H ₂ + N ₂ O	SiH ₄ + N ₂ O
Temperatura (°C)	900-1100	400-450	700	900	200
Composición	SiO ₂	SiO ₂ (H)	SiO ₂	SiO ₂ (Cl)	SiO _{1.9} (H)
Estabilidad térmica	estable	-----	estable	Perdidas Cl	Perdidas H
Densidad (g/cm ³)	2.2	2.1	2.2	2.2	2.3
Estrés(10 ⁹ dynas/cm ²)	3 C	3 T	1 C	3 C	3 C-3 T

Tabla 3. 1 Comparación de los diferentes procesos crecimiento/deposición de dióxido de silicio.

¹¹ la tasa de crecimiento del óxido decrece con el incremento del grosor de la película durante el crecimiento.

Para la llamada oxidación seca, se tiene el sustrato a temperaturas de 900- 1100 °C en donde la atmósfera del horno en donde se está llevando a cabo la oxidación contiene oxígeno puro. Para la oxidación húmeda la atmósfera del horno contiene vapor de agua, con lo que ambas moléculas se difunden fácilmente creciendo una capa de SiO₂. Para este último tipo de oxidación aproximadamente un 46 % de la superficie de Silicio se consume durante la oxidación, esto es para cada 1 μm de SiO₂ crecido, se consumen 0.46 μm de Silicio.

3.3 Metalización

Si se observa la Fig. 3.2a, con el proceso explicado anteriormente se ha crecido una capa de dióxido de Silicio sobre la superficie de Si. El siguiente paso es crecer o depositar un metal (Aluminio) sobre el SiO₂ Fig. 3.2b para después hacer el grabado. Metalización en este contexto concierne a las técnicas para cubrir superficies con capas metálicas conductoras, una buena metalización debe ser:

- (1) Fácil de depositar
- (2) adherible a la superficie.
- (3) Obtener un buen contacto óhmico.
- (4) Fácil de seleccionar el grabado.

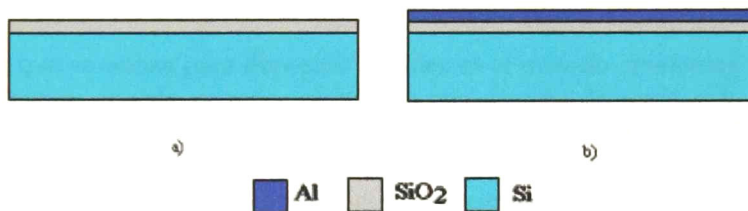


Fig. 3. 2 a) Dióxido de silicio sobre Si b) Aluminio sobre dióxido de Si.

La adhesión de un metal va a depender de las condiciones de la superficie, pero algunos metales se adhieren mejor que otros. Por ejemplo el Oro tiene una pobre adhesión al Silicio y peor al SiO₂. El Aluminio es el metal que más se utiliza, tiene un punto bajo de fusión, es fácil de depositar, y se adhiere bien. El Aluminio usado presenta una pureza de 99.99%, el otro 0.01% restante es silicio lo cual permite el reforzamiento de la adhesión. El grabado húmedo del Aluminio no es muy satisfactorio, pero responde de manera excelentemente bien al grabado seco. Las superficies de Silicio pueden ser recubiertas con metal tanto por métodos físicos como químicos.

3.3.1 Evaporación de filamento

La evaporación de filamento es uno de estos métodos, en el cual metales con bajo punto de fusión como Oro, Plata, y Aluminio se pueden poner en contacto con un metal de filamento refractario como el Tungsteno en una cámara de vacío. El Tungsteno se puede calentar pasando una corriente a través de él, donde éste al contacto con el metal lo funde, humedeciendo el Tungsteno para después ser evaporado. Con esto el metal se deposita en la oblea recubriéndola como una película delgada.

3.3.2 Evaporación con haz de electrones

Otro método es la evaporación con haz de electrones, el cual es aplicable también al Oro, Plata y Aluminio. El metal para ser evaporado es contenido en una caldera con agua fría. Una pequeña porción del metal es evaporada enfocándola con un haz de electrones de alta energía en la superficie donde el vapor producido se adhiere a la superficie deseada formando una película delgada de metal como lo muestra la Fig. 3.3.

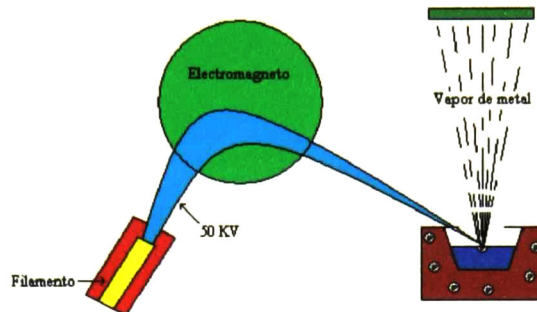


Fig. 3. 3 Diagrama esquemático del proceso de evaporación con haz de electrones

3.3.3 Método *sputtering*.

Otro método físico que se utiliza para depositar metales es el método *sputtering*. La Fig.3.4 muestra el diagrama esquemático de este método, el cual es una cámara de vacío con cierto contenido de Argón (Ar) a una presión de 10^{-3} o más. Una descarga eléctrica de alto voltaje forma iones positivos de argón Ar^+ debido al fuerte campo eléctrico éstos son atraídas hacia la placa de metal, como el átomo del argón es pesado al golpear la placa de metal expulsa éste a altas energías. El metal que fue esparcido desde la placa recubre el Si.

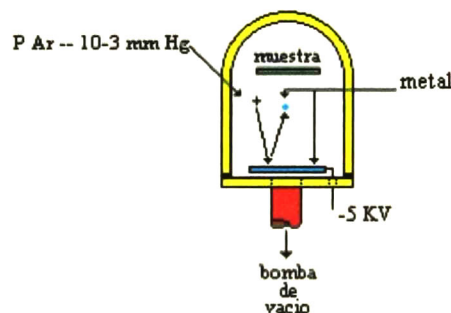


Fig. 3. 4 Diagrama esquemático del proceso de sputtering.

3.4 Proceso de fotolitografía.

El siguiente paso es grabar el metal y el óxido; es decir, quitar la parte que no se desea tener. Para esto se debe definir un patrón de las áreas que se van a remover, a este proceso se le denomina fotolitografía. La fotolitografía es uno de los procesos más importantes en la fabricación de dispositivos semiconductores. Este consiste en transferir una imagen de un patrón a la superficie del silicio. El esquema básico es poner una capa de resina sensible a la luz llamada fotorresist. Esta

típicamente involucra el grabado de Silicio, dióxido de Silicio, nitruro de Silicio y una variedad de metales. La secuencia de operaciones en la transferencia del patrón se esboza en la Fig. 3.5. Primero se cubre la oblea oxidada en el caso que solo se vaya a grabar óxido Fig. 3.5a con una delgada película de algún polímero orgánico fotosensible Fig. 3.5b, luego se acerca la máscara a la oblea y finalmente el patrón se proyecta sobre el fotoprotector por exposición a la luz ultravioleta, Fig. 3.5c. Las áreas expuestas se endurecen con la radiación pero los cuadros oscuros no resultan afectados. En el proceso de revelado de la imagen las partes no endurecidas del fotoprotector se eliminan descubriendo el óxido en las ventanillas Fig. 3.5d, con esto ya se tiene el patrón que se va grabar.

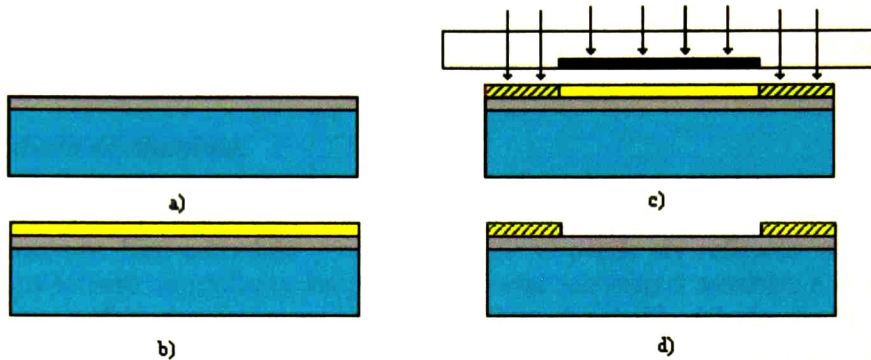


Fig. 3. 5 Pasos para definir una ventanilla en una película de óxido sobre silicio mediante fotolitografía.

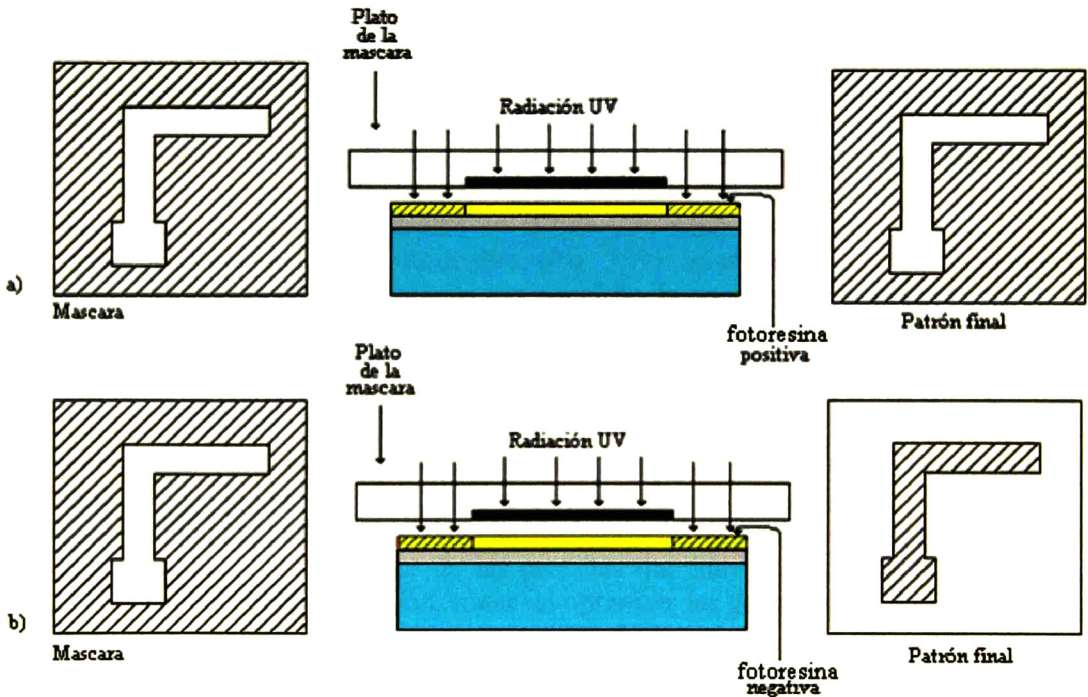


Fig. 3. 6 a) Fotolitografía utilizando resina positiva b) Fotolitografía utilizando resina negativa.

En la Fig. 3.6 se observan los dos tipos de fotorresinas (positiva y negativa) que se pueden utilizar en el proceso de fotolitografía y los resultados que de éstos se obtiene.

Una vez que se obtiene el revelado se graba químicamente la oblea en un ácido que elimina el óxido de las áreas que no están protegidas por el fotoprotector endurecido, a fin de formar las ventanillas en el óxido. Al final, se retira el fotoprotector.

El grabado más común en la fabricación de IC es el grabado de SiO_2 . El primer paso del grabado es remover las áreas seleccionadas del óxido de la oblea. El grosor del dióxido de Silicio que se graba es generalmente de $1\ \mu\text{m}$ y, con ácido fluorhídrico, el tiempo de grabado es de aproximadamente 10 minutos (1000 A/min). Usualmente el grosor de la fotorresina es de $1\ \mu\text{m}$ para ambas, tanto la negativa como la positiva.

3.5 Grabado de Aluminio.

Todos los procesos de fabricación de IC contienen un paso de grabado de Al. El grabado de Al es un paso relativamente bien entendido y controlado. El Al puede ser reflejado con un fotorresina positiva o negativa, pero se prefieren las positivas porque son menos sensibles a la reflexión de la luz y tienen menos efectos negativos en el control dimensional. El grabado de Al puede hacerse tanto con grabado húmedo como con seco, y los dos métodos son capaces de cumplir con los requerimiento de fabricación de IC's.

Una vez entendidos todos estos pasos de micro-maquinado la figura 3.7 nos muestra cada uno de ellos, con los cuales se obtiene un patrón de Al sobre Silicio. Primero se observa en la Fig.3.7a una muestra de silicio, utilizando algunas de las técnicas antes mencionadas se crece o se deposita una capa de dióxido de silicio SiO_2 (Fig. 3.7b). Una vez que se tiene la capa de óxido, se deposita una capa de metal (Al) (Fig. 3.7c). Ya que se tienen las dos capas, se procede a un proceso de fotolitografía con el fin de transferir el patrón que se desea grabar, en el cual, como ya se mencionó, primero se deposita una película foto resina (positiva o negativa) sensible a cierta longitud de onda (Fig. 3.7d), después se hace una máscara en la que está impreso el patrón que se desea grabar. Haciendo pasar luz ultravioleta a través de ésta, (Fig. 3.7e), se cambian las propiedades del material foto sensible en los lugares en que incide la luz con el fin de ser removidos después con un proceso de revelado, (Fig. 3.7f). Por último se procede al grabado del metal, (Fig. 3.7g). Una vez que se remueve la película foto-sensible se obtiene el patrón deseado como el que se muestra en la Fig. 3.7.

Utilizando el proceso antes mencionado se puede definir un patrón como el que se muestra en la Fig. 1.2a; el cual muestra la Fig. 3.8 sin el corte transversal. Este es un inductor pasivo completamente integrado de Al sobre una capa de SiO_2 que su vez está sobre una de Si. El objetivo de esto es que, una vez que se tiene el conocimiento de las parásitas que intervienen en la fabricación de estos inductores y los métodos de fabricación, tratar de optimizar las geometrías del mismo con el fin de mejorar el factor de calidad y tener control sobre la frecuencia de auto resonancia. Por ejemplo, haciendo uso del modelo descrito en el capítulo 1, se puede ver que si se aumenta el grosor del óxido que se encuentra entre el inductor y el sustrato de silicio hay un aumento tanto en el valor de Q como en la frecuencia de auto resonancia. Ahora si se hace variar el óxido que se encuentra entre los metales de conexión, se obtienen los resultados que muestra la tabla 3.2, en donde se puede observar que hubo una mejora debido a la reducción de esa capacitancia parásita.

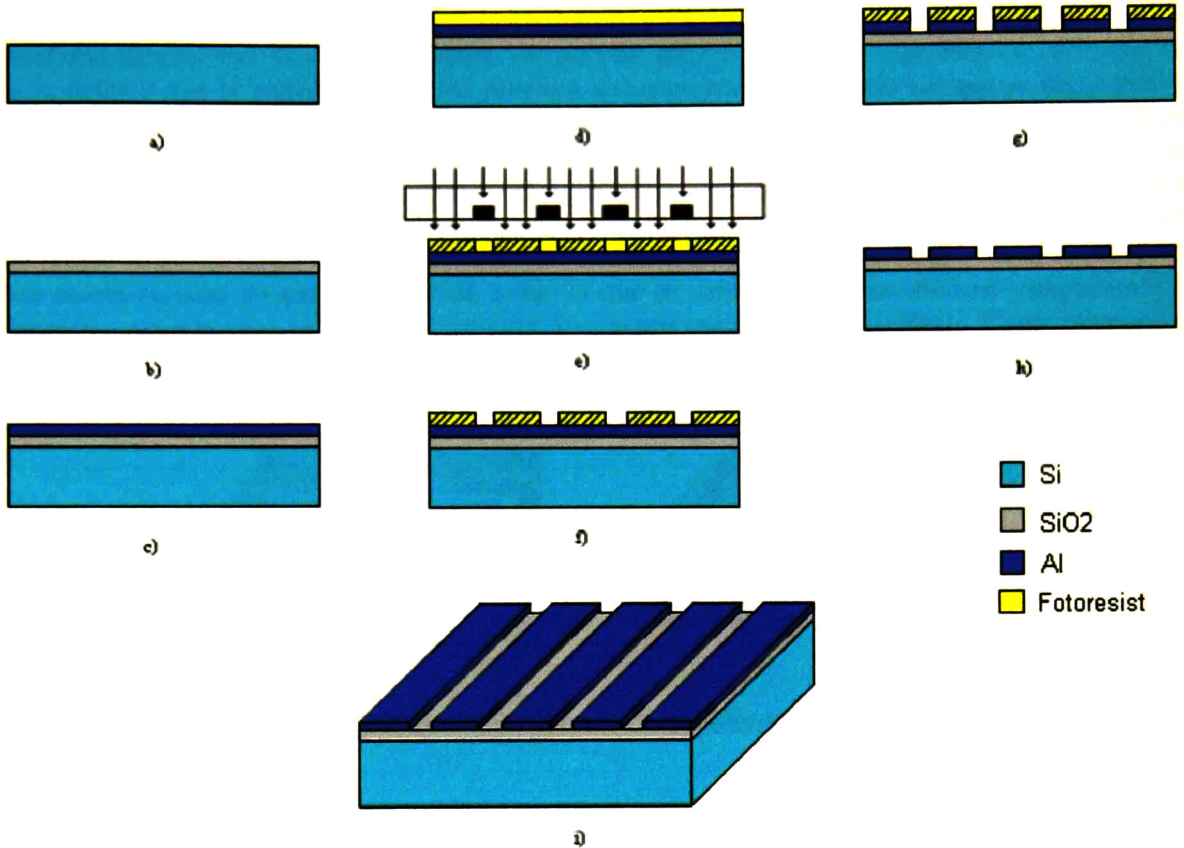


Fig. 3. 7 Proceso necesario para definir un patrón de Al sobre un óxido de silicio.



Fig. 3. 8 Inductor pasivo completamente integrado de Al sobre una capa de SiO₂ que su vez está sobre una de Si.

t	s	W	λ	$t_{ox(M1-M2)}$	Separación	t_{ox}	Fr	Q	N	L
(μm)	(μm)	(μm)	(μm)	(μm)	SiO ₂ -Si (μm)	(μm)	(GHz)			(nH)
1	10	10	5000	1.22	0	3.4	0.6	1.5	7.5	30.82
1	10	10	5000	1.22	0	20	1	2.5	7.5	30.82
1	10	10	5000	20	0	20	1	2.6	7.5	30.52
1	10	10	5000	1.22	20	1	7	18	7.5	30.82

Tabla 3. 2 Análisis de un inductor variando el grosor del óxido, el grosor del óxido entre metales y la separación del óxido al sustrato.

Como se puede observar en la tabla anterior, hay una mejora tanto en el factor de calidad como en la frecuencia de auto resonancia, el problema es que esta mejora no es muy significativa, de lo que se puede deducir que la mayor parte de las pérdidas se encuentra en las corrientes que se fugan por el sustrato debido a la baja resistividad que éste presenta. Una solución a esto, es utilizar la capa de óxido como una capa de sacrificio (*sacrificial layer*), (Fig. 3.9a) con el fin de dejar el inductor suspendido, evitando con esto el contacto físico del óxido con el sustrato. La tabla 3.2 muestra los resultados de la simulación (modelo del capítulo I) en la cual se utilizó una capa de sacrificio de 20 μm , donde se puede observar que realmente hay una mejora en Q y en Fr. El problema es que para fines prácticos, esto no funciona, debido a que lo que se desea es tener un sistema completamente integrado y en este caso se tendría el inductor 20 μm por encima de la circuitería. Como alternativa la Fig. 3.9b muestra el mismo inductor flotante pero en lugar de utilizar el óxido como una capa de sacrificio se hace un pozo en el sustrato, obteniendo con esto los mismos resultados.

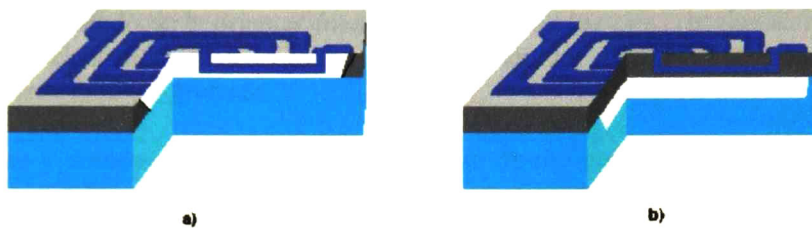


Fig. 3. 9 Inductor integrado flotante a) Utilizando capa de sacrificio. b) micro maquinando el sustrato

3.6 Grabado de Silicio

El último paso propuesto anteriormente se le denomina grabado de Si, el cual típicamente se hace con grabado húmedo en una mezcla de ácido nítrico y ácido fluorhídrico. La disolución química del Silicio se da cuando el ácido nítrico forma una capa de óxido en el Silicio y el ácido fluorhídrico lo disuelve. De ésta manera el grabado gradual disuelve el Silicio. Este tipo de grabado es altamente isotrópico, Fig. 3.10, y en muchos casos no permite un alto grado de control. Debido a que hay muchas aplicaciones en las cuales se desea tanto grabar hasta cierto punto, como hacer estructuras o formas específicas, es de interés obtener un alto grado de control del grabado.

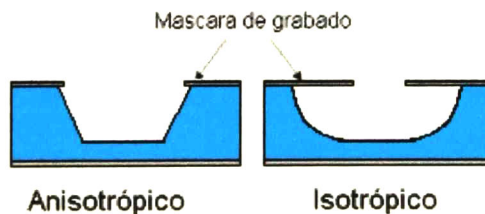


Fig. 3. 10 Tipos de grabado.

Como ya se dijo anteriormente, el grabado húmedo es un proceso en el cual se remueve cierto material mediante un baño de químicos aplicado a la oblea. Los grabados químicos caen dentro dos categorías mayores, isotrópico y anisotrópico. Los grabados isotrópicos, atacan el material que está siendo grabado a la misma razón en todas direcciones, mientras que los anisotrópicos atacan la oblea

de silicio a diferentes razones y en diferentes direcciones, por lo que se puede tener un mayor grado de control. De lo anterior se puede rescatar lo siguiente:

Grabado Isotrópico

- Igual razón de grabado en todas direcciones.
- La razón de grabado lateral es la misma que la razón de grabado vertical.
- La razón de grabado no depende de la orientación de la máscara.

Grabado Anisotrópico

- La razón de grabado depende de la orientación de los planos cristalinos.
- La razón de grabado lateral puede ser mucho mayor o menor que la vertical, dependiendo de la orientación de la máscara con los ejes cristalinos.
- La orientación de la máscara y los detalles del patrón en la misma determinan la forma final del grabado.

Por estas razones y debido a que se quiere obtener un diseño como el que muestra la figura 3.9b (determinada forma debajo el inductor) se utilizara un proceso de grabado anisotrópico, el cual para un mejor entendimiento del mismo, se hará una breve introducción a los índices de *Miller*.

3.7 Índices de Miller

La orientación de la superficie de un cristal se puede definir como el lugar donde el plano intercepta los principales ejes cristalográficos de un sólido. Los Índices de Miller son un serie de reglas con las cuales se puede identificar la orientación de cualquier plano cristalográfico. Los índices de *Miller* para cualquier plano de átomos en un cristal, se obtienen por el siguiente procedimiento.

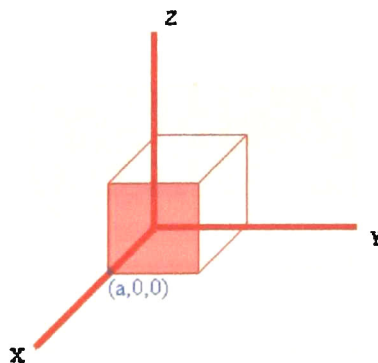


Fig. 3.11 Plano cristalográfico $(a,0,0)$.

Paso 1: Identificar las intercepciones del plano con los ejes (x,y,z) . En el caso de la Fig. 3.11 la intercepción con el eje x es en $x = a$ en el punto $(a,0,0)$, pero la superficie es paralela a los ejes y y z , estrictamente hablando no hay intercepción en esos dos ejes, pero se puede considerar que se interceptan en el infinito (∞) , por lo tanto las intercepciones están en el punto (a, ∞, ∞) .

Paso 2: Especificar la las intercepciones en coordenadas fraccionales. Esto se logra dividiendo las coordenadas por su respectiva dimensión. Por ejemplo un punto (x, y, z) en una célula de dimensiones $a \times b \times c$ tiene coordenadas fraccionales de $(x/a, y/b, z/c)$. Para la figura 3.11 las intercepciones fraccionales son: $(a/a, \infty/a, \infty/a) = (1, \infty, \infty)$.

Paso 3: Tomar el recíproco de las intercepciones fraccionales. Esta manipulación final genera los Índices Miller en los cuales por convención no debe de haber nada entre ellos de separación es decir no separarlos por comas, guiones o puntos, además deben de ir encerrados entre paréntesis. Por lo anterior los Índices de Miller de la Fig. 3.11 son: (110).

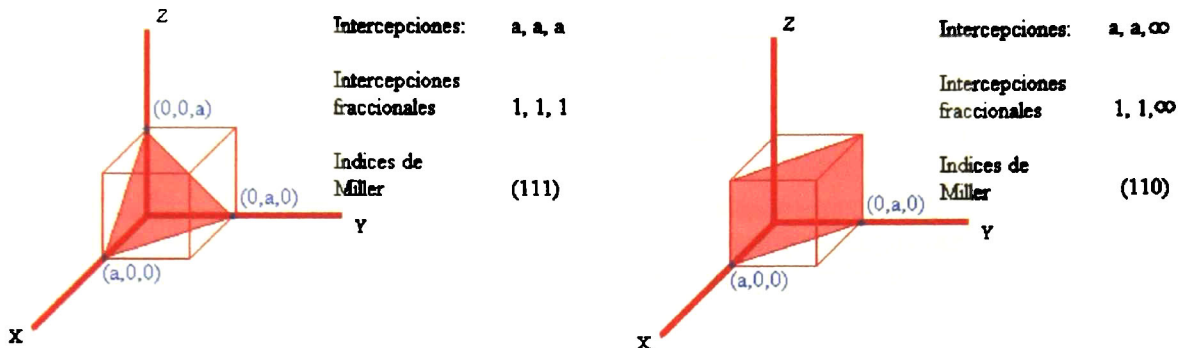


Fig. 3. 11 Índices de Miller (111), b) (110).

3.8 Soluciones de Grabado

Existen diversos métodos de realizar un grabado anisotrópico algunos de los más importantes son: **KOH** (*Hidróxido de Potasio*), **EDP** (del inglés, *Etylene Diamine Pyrocatechol*), **TMAH** (*Hidróxido Tetrametilico de Amonio*), la tabla 3.3 muestra una pequeña descripción de las características de estos grabados.

Solución de Grabado	Máscaras Apropriadas	Razón de Grabado. (100) $\mu\text{m}/\text{min}$ (100)(111)	Razón de Grabado SiO_2 [$\text{Å}/\text{h}$]	Razón de Grabado SiN [$\text{Å}/\text{h}$]
Hydrazine	SiO_2, SiN	0.5-3 16:1	100	$\ll 100$
EDP	Au, Cr, Ag, $\text{TaSiO}_2, \text{SiN}$	0.3-1.5 35:1	120	60
KOH	SiN, Au	0.5-2 Más de 200:1	1700-3600	< 10
TMAH+IPA	SiO_2, SiN	0.2-1 Más de 35:1	< 100	< 10

Tabla 3. 3 Características de algunas soluciones de grabado.

La solución de grabado más popular es el hidróxido de potasio (**KOH**) debido a su uso seguro. Las obleas de Silicio son “rebanadas” que tienen que ser cortadas de lingote el cual fue crecido por una semilla de cristal. Los átomos de Silicio se arreglan en una estructura cristalina; por esto, la oblea de

Silicio es mono-cristalina. Cuando se adquieren las obleas de silicio es posible especificar que sean cortadas en un plano cristalino en particular. Las estructuras más simples que pueden ser formadas utilizando KOH para grabar una oblea de silicio con la orientación cristalina más común (100) se muestran en la figura 3.12. Estas consisten en canales en forma de V. Utilizando obleas con orientación cristalina diferente se pueden producir canales con paredes verticales.

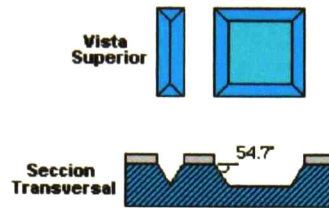


Fig. 3. 12 Grabado de Si con KOH.

Tanto el óxido como el nitruro de Silicio se graban muy lentamente con KOH. El óxido es utilizado como una máscara de grabado en periodos cortos; mientras que, para largos periodos de grabado, se utiliza el nitruro de Silicio ya que su grabado con KOH es mucho más lento.

Capítulo 4

Proceso de Fabricación

En la práctica, los inductores son componentes críticos en el diseño de circuitos para aplicaciones de RF. Es práctica común utilizar espiras con geometría planar depositadas sobre un substrato de Silicio, las que son definidas mediante un proceso fotolitográfico. Desafortunadamente, los inductores planares presentan muchos mecanismos por los cuales se disipa la energía. Las denominadas corrientes de Eddy inducen pérdidas debido a la penetración de las líneas del campo magnético, tanto en el substrato como en las espiras adyacentes. Una solución para incrementar el desempeño de estos inductores pasivos es considerar un elemento suspendido sobre un substrato de Silicio, lo cual se muestra en este capítulo.

4.1 Estrategia de diseño

La Fig. 4.1 muestra una representación de grabado anisotrópico en Silicio. Las estructuras resultantes se obtienen por medio de un grabado selectivo sobre una máscara, de tal manera que la solución de grabado remueve el material expuesto limitado por los ejes cristalográficos. Como se puede ver, las estructuras resultantes tienen esquinas de 90° , de lo que se puede decir que el grabado con este tipo de soluciones no depende de la geometría de la ventana, sino de la orientación de ésta respecto a la orientación de crecimiento del Silicio. Para el ejemplo mostrado en la Fig. 4.1, el plano cristalográfico del substrato semiconductor es (100).

La ventaja de estas estructuras es que girando la máscara un ángulo de 45° respecto al plano (100) se pueden obtener, por ejemplo, una rejilla flotante sobre silicio; es decir, en este caso será una delgada película de nitruro de silicio LPCVD (Si_3N_4) previamente depositada sobre el substrato. Esto es posible, cuando el patrón mostrado en el centro de la Fig. 4.1 se repite varias veces de acuerdo al arreglo mostrado en la Fig. 4.2a.



Fig. 4. 1 Grabado anisotrópico en una oblea de silicio (100) con máscaras en diferentes orientaciones.

Después de mantener cierto tiempo la oblea en la solución, se espera que el grabado (soluciones de KOH) en las aberturas vecinas se intersecten unas con otras iniciando un grabado rápido en dirección de dichas intersecciones. Resultados experimentales verifican el procedimiento mostrado en la Fig. 4.2b. Consecuentemente, incrementando el tiempo de grabado se obtiene una rejilla

flotante sobre Silicio, debido a que el soporte de silicio es grabado completamente. Como es de suponer, el nitruro de Silicio no es eliminado por la solución de KOH.

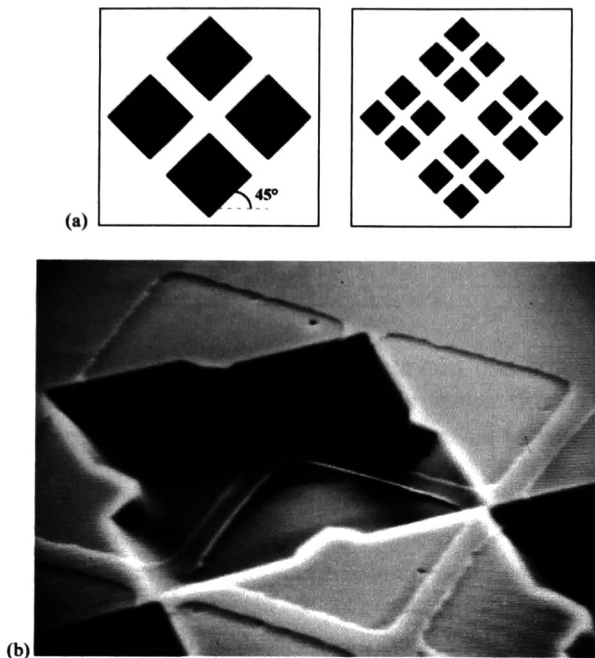


Fig. 4. 2 (a) Patrón básico usado para desarrollar una rejilla flotante. (b) Resultados experimentales que corroboran la técnica propuesta.

La idea principal es diseñar una línea conductora, protegida por ambos lados con una delgada capa de nitruro de Silicio. Una descripción de dicho diseño se ilustra en la Fig. 4.3, donde el inductor mostrado, en color gris, es girado 45° respecto al corte de la oblea. Desde el punto de vista eléctrico, este movimiento angular del inductor no representa un mal funcionamiento. En otra palabras, eliminando el silicio bajo la espira es posible obtener la respuesta que se muestra en la Fig. 4.4 donde el desempeño de la espira flotante corresponde a la línea roja continua. La ventaja de este diseño es que incrementa el valor del factor de calidad del inductor.

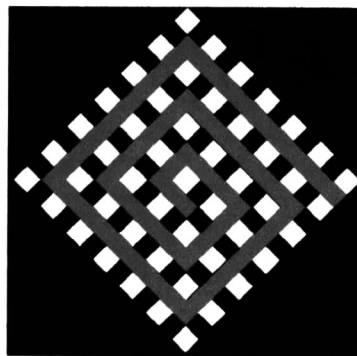


Fig. 4. 3 Silicio entre substrato y una máscara de silicio.

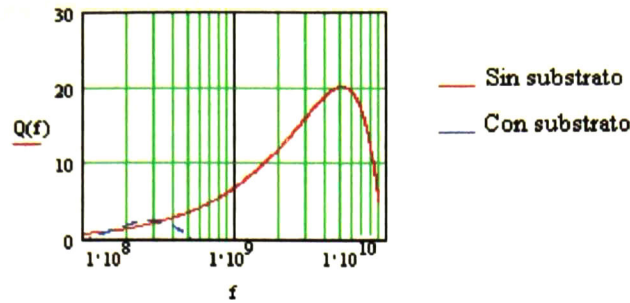


Fig. 4. 4 Resultados de simulación indicando que la razón del bajo valor del factor de calidad es debido a la pérdida por sustrato.

4.2 Proceso de fabricación del inductor flotante.

La secuencia del proceso de fabricación inicia con una limpieza con , peróxido de hidrógeno (H_2O_2), e hidróxido de amonio (NH_4OH) en proporciones típicas de 5-1-1 a 7-2-1 de obleas de silicio de 3 pulgadas tipo-n $1-5 \Omega cm$ (100). Todos los pasos tecnológicos corresponden a la línea de tecnología de circuitos integrados, cuya definición mínima de línea es $5 \mu m$. Cada uno de los pasos se ilustra en la Fig. 4.5. El primer paso de fabricación será el depósito de una delgada capa de nitruro de silicio sobre el sustrato Fig. 4.5a. Un proceso de metalización es el siguiente paso, con lo que se tendrá conexión al extremo de la espira situado en el centro geométrico del diseño Fig. 4.5b. Una delgada capa de dióxido de silicio se deposita posteriormente para aislar la espira de la interconexión que se tiene del centro hacia un extremo. Una segunda capa de metal se deposita para generar la espira. El último paso es depositar otra capa de nitruro de silicio para proteger la espira de aluminio de la solución de KOH. Después de depositar la última capa de nitruro se utiliza el patrón definido por la Fig. 4.3, con el fin de que la solución de grabado alcance el sustrato de silicio.

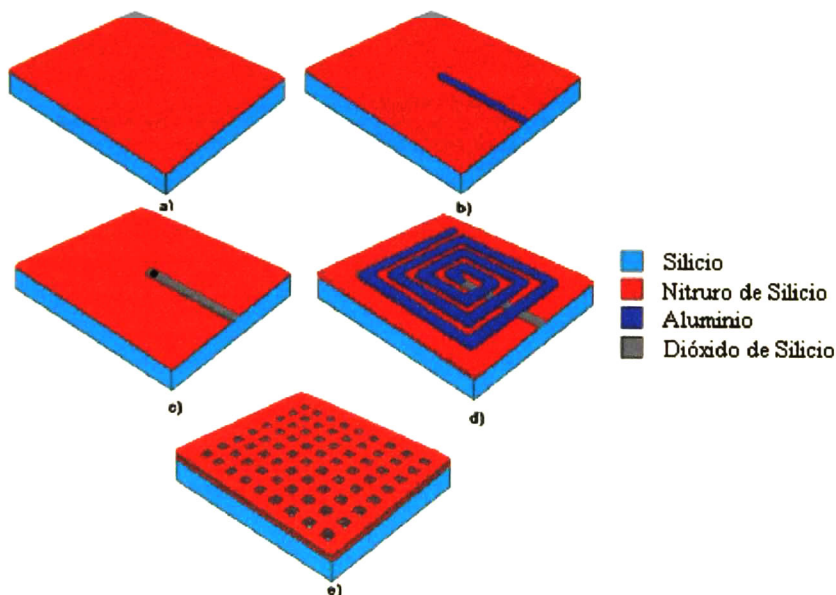


Fig. 4. 5 Secuencia del proceso de fabricación de la espira.

4.3 Análisis MonteCarlo del inductor

Con el fin de observar el efecto de las posibles variaciones que se pudieran presentar durante el proceso de fabricación, es prudente modelar no sólo los efectos parásitos del inductor utilizando un circuito eléctrico equivalente, sino también simular el comportamiento de diversos parámetros, por ejemplo, del factor de calidad en el dominio de la frecuencia. Esto se hizo utilizando TSPICE y haciendo un análisis MonteCarlo.

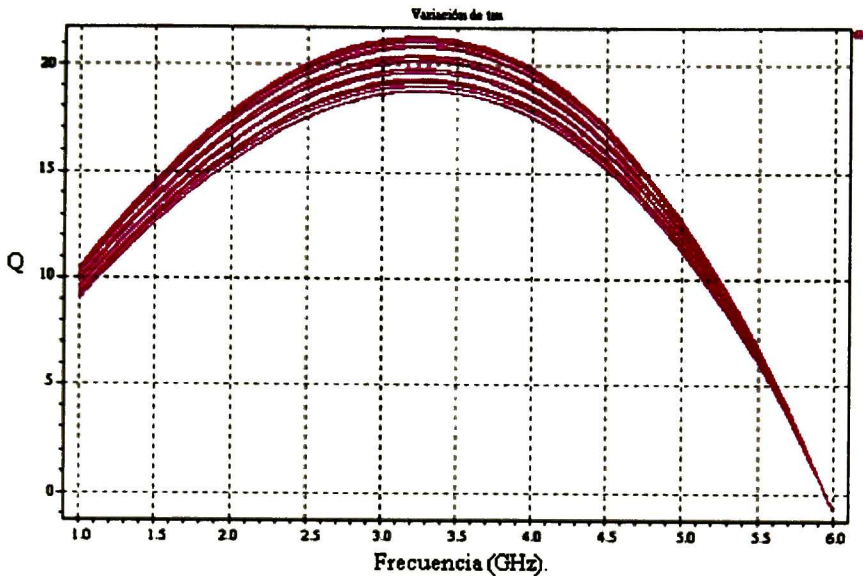


Fig. 4. 6 Factor de calidad del inductor variando el grosor de la espira t_m 10 %.

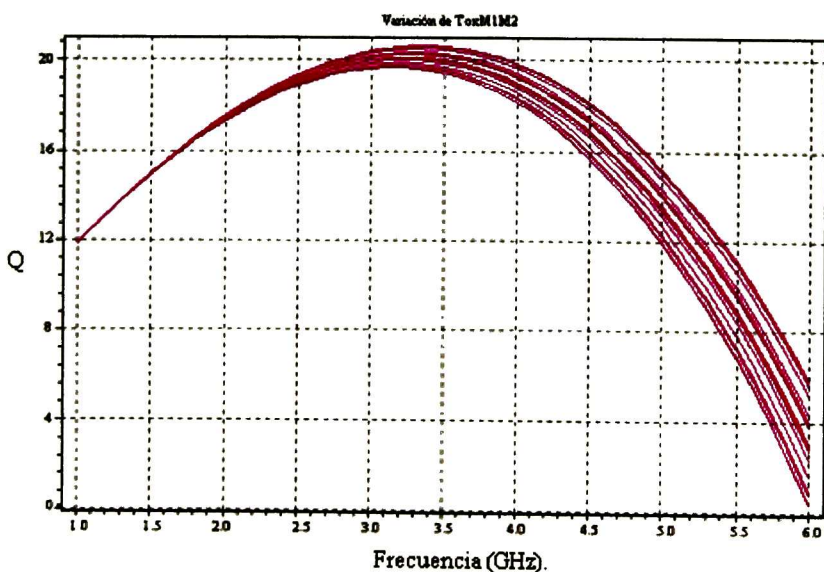


Fig. 4. 7 Factor de calidad del inductor variando la separación entre metales $ToxM1M2$ 10 %.

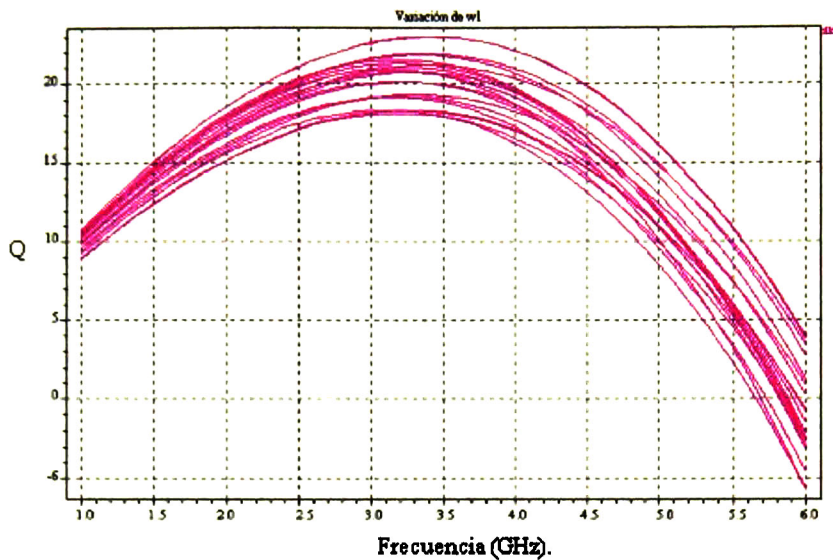


Fig. 4. 8Factor de calidad del inductor variando w_1 10 %.

Del anterior análisis se puede concluir que los parámetros más sensibles en el diseño del inductor, son $ToxM$ (grosor de óxido entre metales), W (ancho de la espira) y t_m (grosor de la espira) ya que, respectivamente, cada uno de ellos genera la siguiente variación en el valor del factor de calidad: 10%, 30% y 15%. Por lo anterior es prudente a la hora de la fabricación del dispositivo monitorear cuidadosamente estos parámetros para minimizar las posibles variaciones.

4.4 Esfuerzo mecánico en micro estructuras.

Uno de los retos que la industria de los semiconductores ha enfrentado y el cual continúa tomando importancia en los circuitos integrados en Silicio es el entendimiento y control del esfuerzo mecánico resultante de la propia tecnología de fabricación. Se pueden inducir altas magnitudes de esfuerzo bajo condiciones de fabricación estándar, lo cual puede producir efectos que deterioran el comportamiento del dispositivo.

Uno de los problemas que están ganando importancia en el proceso de fabricación es el estrés mecánico. La mayoría de los procesos de fabricación de IC contribuyen con el desarrollo de estrés en áreas activas de Silicio. Uno de los principales procesos que generan estrés mecánico es el de aislamiento.

Además de los procesos de aislamiento, existen otros procesos de fabricación que también inducen esfuerzo en los cristales de silicio. Un proceso, como depositar una delgada película e introducir un proceso dopante puede inducir esfuerzos que generan dislocaciones.

Como ya se sabe, la tasa de crecimiento de óxido de Silicio tiene una dependencia con el estrés. Esta dependencia ocurre en regiones no planares. En la oxidación térmica, cierto volumen de silicio reacciona convirtiéndose en dióxido de silicio. Para una oxidación planar esto no induce mucho estrés, mientras que en regiones no planares como esquinas cóncavas o convexas, cierto esfuerzo se hace presente. Para las esquinas convexas se experimenta un esfuerzo de tensión mientras que para las esquinas cóncavas el esfuerzo presente es de compresión.

4.5 Introducción a los comportamientos mecánicos.

El estrés es la distribución de fuerzas internas en un cuerpo las cuales varían en intensidad debido a otras fuerzas o al calor aplicados externamente. El estrés se representa como una fuerza por unidad de área aplicada a una superficie. El aplicar estrés a un cuerpo en equilibrio causa una deformación o movimiento. Una medida de esta deformación es el esfuerzo. Dos formas comunes de medir este esfuerzo son las definiciones *Lagrangiana* y *Euleriana*. Ambas son función de la dimensión inicial y la final. Cuando los desplazamientos entre la medición final y la inicial se referencian a las dimensiones de la posición original se conoce como la definición Lagrangiana. La definición Euleriana describe la deformación referida respecto a la posición ya deformada.

La Fig. 4.9 muestra un ejemplo unidimensional de la deformación en un resorte. El esfuerzo Lagrangiano y el esfuerzo Euleriano sobre el resorte son:

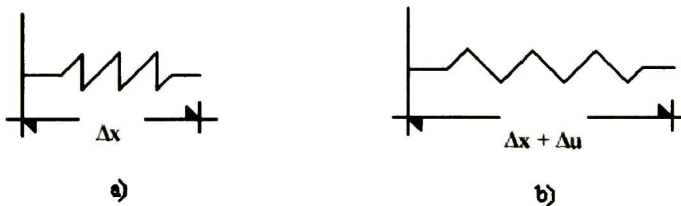


Fig. 4.9 Deformación unidimensional de un resorte. a) Posición original (Δx), b) posición deformada ($\Delta x + \Delta u$).

$$E_{Lag} \equiv \frac{\text{Incremento}}{\text{Longitud original}} = \frac{\Delta u}{\Delta x}$$

$$E_{Eul} \equiv \frac{\text{Incremento}}{\text{Longitud deformada}} = \frac{\Delta u}{\Delta x + \Delta u}$$

Para el caso de una deformación infinitesimal, ambas definiciones se hacen equivalentes. Una aproximación de una deformación infinitesimal requiere que la máxima deformación sea mucho menor que la dimensión más pequeña del cuerpo deformado. Un segundo requerimiento es que el gradiente de deformación sea mucho menor a la unidad. Cuando se presenta esta situación el esfuerzo infinitesimal puede definirse por la siguiente relación, para cualquier punto del resorte:

$$E = \lim_{\Delta x \rightarrow 0} \frac{\Delta u}{\Delta x} = \frac{\partial u}{\partial x}$$

Cuerpos de diferentes materiales pero de mismas dimensiones se pueden deformar diferente bajo el mismo estrés aplicado. La relación entre el estrés y la deformación se conoce como relación

constitutiva, la cual puede variar para un material dependiendo de las condiciones de temperatura y presión.

4.6 Propiedades mecánicas de los materiales

4.6.1 Elasticidad

Todos los materiales poseen la propiedad de elasticidad. Los cuerpos elásticos poseen memoria durante la deformación. Por ejemplo, cuando una fuerza es aplicada a un sólido elástico, este se va a deformar hasta que alcance su límite elástico o hasta que éste se libere de la carga. Microscópicamente los enlaces entre átomos que componen el sólido se “estiran” durante la deformación elástica. Cuando la fuerza es retirada el cuerpo vuelve a su forma original, si es que este es un cuerpo elástico ideal. Cuando la fuerza es removida, los enlaces vuelven a sus longitudes originales, las cuales corresponden a las condiciones ambientales originales.

4.6.2 Viscosidad.

Aunque el Silicio se deforma elásticamente sobre un amplio rango de temperatura y carga, otros materiales que se usan en la fabricación de dispositivos basados en Silicio se comportan de manera diferente. Algunos se deforman elásticamente a temperatura ambiente y adquieren el comportamiento de fluido a altas temperaturas. El dióxido de Silicio (SiO_2) y el nitruro de Silicio (Si_3N_4) son ejemplos de este tipo de materiales. Como se había mencionado anteriormente, los materiales sólidos elásticos regresan a su forma original después de que se remueve la fuerza aplicada. Los materiales con propiedades viscosas no lo hacen. Microscópicamente, en cuerpos con propiedades mecánicas viscosas los enlaces entre los átomos que componen el sólido se rompen durante la deformación.

4.6.3 Viscoelasticidad.

Se sabe que algunos materiales se deforman con una combinación de propiedades elásticas y viscosas. A esta propiedad se le denomina viscoelasticidad. Conforme la tecnología de silicio progresa, capas sobre capas de diferentes materiales se pueden crecer o depositar unas sobre otras. Cuando materiales que tienen diferentes estructuras mecánicas y propiedades térmicas se ponen unas sobre otras, resulta cierto esfuerzo en cada uno de los materiales. Dos capas de materiales diferentes se relajan o expanden basadas en las propiedades del material, esto causa que una capa se expande o se contrae diferente a la otra, de tal manera que se causa un esfuerzo en cada capa.

4.7 Estrés térmico.

El estrés térmico es debido a los gradientes térmicos del material. Esto ocurre en las obleas durante los ciclos de temperatura a los que es sometida. Conforme la oblea se enfría, el máximo estrés es debido a la tensión de la superficie. Sin embargo, una fuerza de equilibrio en el interior de la oblea debe estar en compresión. Conforme la oblea se calienta, la superficie procede a expandirse debido a la expansión térmica. Sin embargo, el interior frío de la oblea restringe esta expansión causando un estrés de compresión en la superficie de la oblea y un estrés de tensión en el interior. El estrés térmico ocurre en el substrato cuando se da un gran gradiente entre la superficie y el interior.

4.8 Efecto de dopantes en Silicio.

Conforme ciertos dopantes se introducen al sustrato de Silicio, su estado mecánico cambia. El dopante sustituye en el Silicio posiciones en la red. Diferentes dopantes tienen diferentes tamaños atómicos, por lo cual tienen un comportamiento mecánico diferente en la red. El Boro es bien conocido como dopante, su tamaño atómico es menor que el del Silicio. La Fig. 4.8 ejemplifica tridimensionalmente cómo se sitúa el átomo de boro en el arreglo cristalino de silicio.

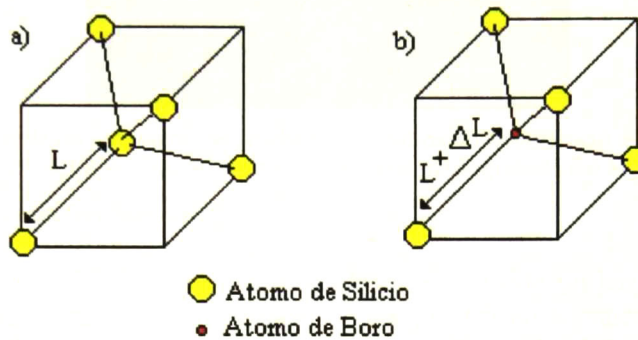


Fig. 4. 60 Ilustración tridimensional de la deformación de la red cristalina debido a boro.

El micro maquinado es importante para la fabricación de sensores y transductores basados en Silicio. Estos sensores están basados principalmente en delgadas membranas, puentes, trampolines y vigas. Como ya se dijo en capítulos anteriores, estas estructuras se pueden fabricar por diferentes métodos de micro maquinado. El grabado químico anisotrópico es el más utilizado para desarrollar estas estructuras. Además de que estas estructuras se utilizan como sensores, también se aprovechan para medir curvaturas o deformaciones en estructuras flotantes; es decir, son utilizadas como un modelo para caracterizar los diferentes comportamientos o deformaciones que experimenta cada material después de cierto proceso de fabricación. El objetivo de esta parte del capítulo es determinar la cantidad exacta de dopante que se debe introducir en las capas de nitruro de Silicio que protegen a la espira para evitar cualquier esfuerzo que pudiera fracturar su estructura. Por lo anterior y considerando que el nitruro de Silicio será el material que de soporte al desarrollo de inductores flotantes, es fundamental minimizar el nivel de estrés del nitruro para evitar la fractura de las estructuras. La estructura bajo estudio es el trampolín de nitruro de silicio de 1800 Å mostrado en la Fig. 4.11, la cual muestra que el estrés es de *tensión* debido a la curvatura positiva de la estructura. Este diseño usa como material de sacrificio al polisilicio de 1.5µm; el cual, al ser grabado con soluciones de TMAH, permite medir el desplazamiento del extremo libre mediante un proceso de interferometría el cual se explica a continuación.

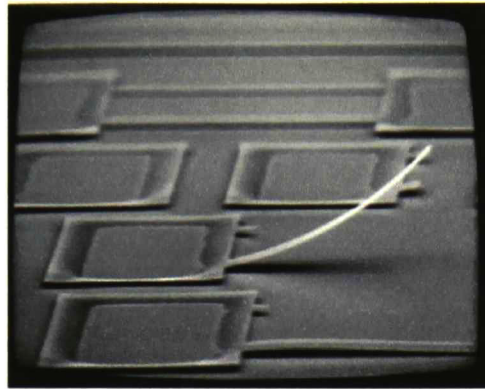


Fig. 4. 71 Para la obtención de las estructuras de prueba se usó Hidróxido de tetrametil amonio (TMAH) al 2.5% con 0.29 mol/lit de silicio disuelto. La temperatura de grabado fue 80 °C.

4.9 Proceso de Interferometría

En la Fig 4.12 se muestra el interferómetro Michelson; este divide un haz emitido por una fuente (S_0) en dos haces, uno es reflejado en el espejo M , y el otro en la muestra. El divisor del haz transmite ambos haces hacia la cámara (C) a través del lente L . La intensidad $I(d)$ medida en la cámara varía en función de la diferencia (d) entre 1 y 2; es decir, lo que se utiliza es un microscopio de interferencias que, contando las líneas de interferencias que se forman, puede determinar el desplazamiento (se utiliza luz verde, y cada franja representa aproximadamente 0.25 micras). El desplazamiento de la superficie medida a lo largo del eje (z) es servo-controlada por sensores capacitivos. La medición capacitiva es inversamente proporcional a la distancia deseada. La exactitud es mejor que 1 nm.

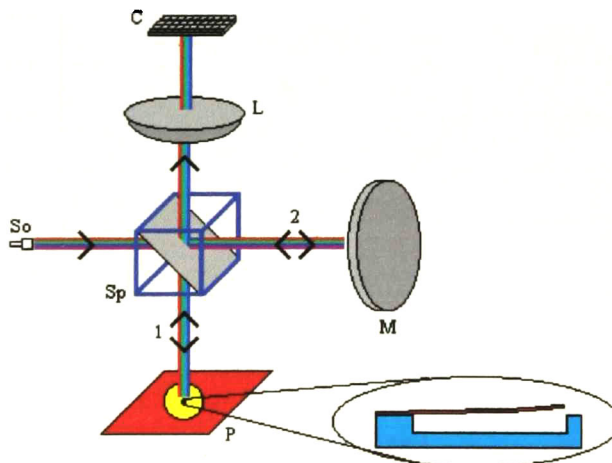


Fig. 4. 82 Interferómetro Michelson.

Las figuras 4.13 y 4.14 son los resultados de un promedio en la medición de trampolines fabricados en nitruro de Silicio (Si_3N_4) los cuales fueron hechos para dos anchos (10 y 20 μm) y para diferentes longitudes, con diferentes dosis de dopaje (Boro) con el fin de hacer una comparación y encontrar la cantidad de dopaje óptimo. Como se puede observar en las figuras, las dosis de dopaje se encuentran en el costado derecho de las gráficas, y nos dice que a mayor dopaje el desplazamiento del extremo libre disminuye.

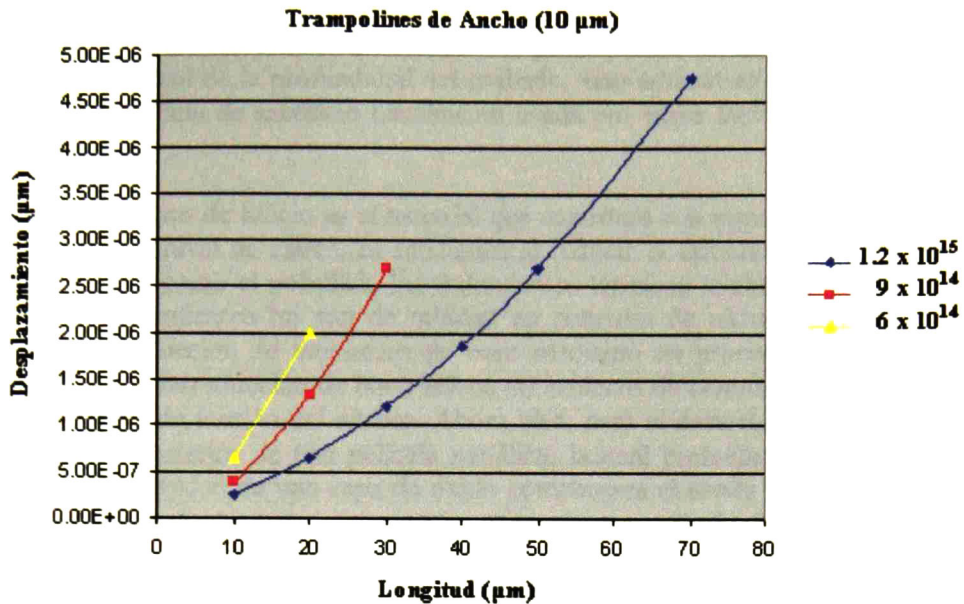


Fig. 4.13 Resultados experimentales de trampolines (ancho 10 μm) de nitruro de silicio (Si_3N_4) con diferente concentración de dopado (Boro)

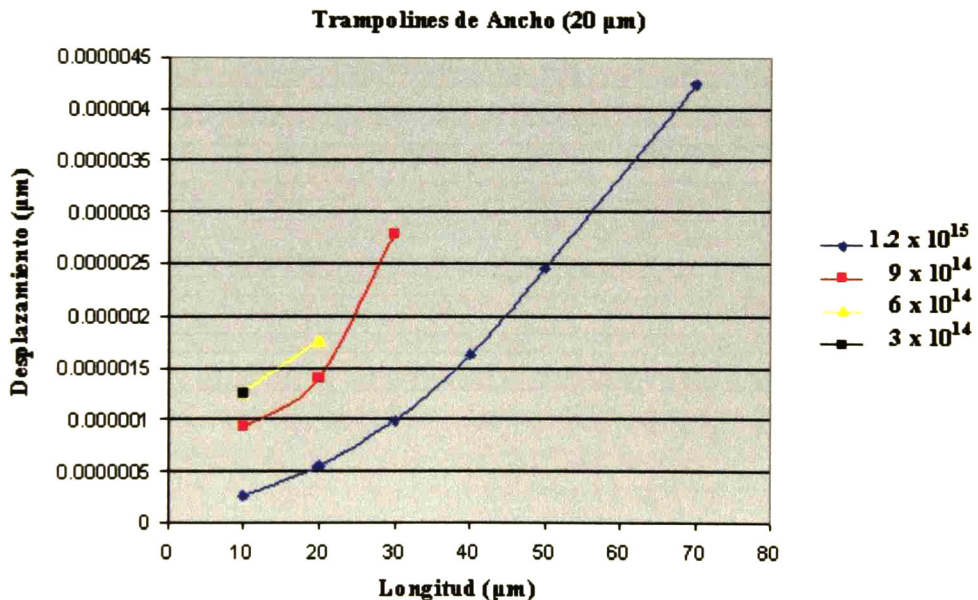


Fig. 4.14 Resultados experimentales de trampolines (ancho 20 μm) de nitruro de silicio (Si_3N_4) con diferente concentración de dopado (Boro)

4.10 Comentarios finales

A manera de conclusión, varios aspectos merecen ser señalados. Es bien sabido que el grabado de Silicio permite la separación entre la espira conductora y el substrato semiconductor, obteniendo

como consecuencia un aumento en el valor del factor de calidad. Sin embargo, usar técnicas de fotolitografía mediante la rotación de 45° respecto al plano cristalográfico de la oblea de Silicio no solo permite tener control de la profundidad del grabado, sino además es una alternativa para evitar el depósito de una película de sacrificio usualmente usada por otros factores para liberar y obtener un inductor flotante.

Por otro lado, si el nitruro de Silicio es el material que soportará a la espira metálica y, sabiendo que aquel presenta un alto nivel de estrés, es fundamental reducir el esfuerzo mecánico para evitar su fractura. En materiales como el polisilicio los tratamientos térmicos minimizan el nivel de estrés; sin embargo, dichos tratamientos no son de utilidad en películas de nitruro de Silicio. Un método alternativo es la introducción de impurezas de boro mediante un proceso de implantación. En la práctica se sabe que la introducción de boro induce un esfuerzo de *compresión* con lo que se espera compensar el esfuerzo de tensión del nitruro. Ahora bien, para el desarrollo del inductor flotante se requiere el depósito posterior de una película metálica, la cual presenta un estrés de *compresión*; pero finalmente, la necesidad de una capa de óxido compensará el estrés de ese metal. De aquí que fué necesario determinar la dosis de implantación adecuada para reducir el estrés y éste se monitoreó mediante la medición del desplazamiento del extremo libre de los trampolines de prueba. Los resultados experimentales muestran que dosis mayores o iguales a 1.2×10^{15} átomos/cm³ reducen el nivel de estrés considerablemente. Los detalles del proceso de fabricación propuesto se describen en el Apéndice A.

Capítulo 5

Conclusiones

5.1 Conclusiones de la tesis

En aplicaciones de electrónica a frecuencias menores o hasta de LRF, los inductores suelen ser voluminosos, poco precisos y susceptibles de efectos parásitos. Por ello, durante mucho tiempo, se han desarrollado tecnologías para producir efectos inductivos en formas indirectas; o sea sin inductores. En electrónica a frecuencias de RF o mayores, en cambio, los inductores se vuelven pequeños y existe la posibilidad de fabricarlos integrados como parte de un chip.

En esta tesis se han analizado algunos métodos de fabricación de inductores integrados. Se han simulado prototipos de estos, determinándose los efectos parásitos que se presentan en cada uno de ellos. Se han ensayado a nivel simulación, diversas técnicas para disminuir tales efectos y mejorar su comportamiento.

Además se presenta el modelo matemático que describe el comportamiento de inductores pasivos integrados, su proceso de fabricación y modificaciones propuestas que mejoran sus características.

Se presenta a detalle el comportamiento básico de un inductor tomando en cuenta las parásitas. Se muestra que un inductor fabricado sobre el substrato posee más parásitas que afectan adversamente su desempeño. Se desarrolla un programa en Mathcad que modela el comportamiento del inductor tomando en cuenta sus efectos parásitas.

Una vez entendidos, que parámetros afectan en mayor proporción a estos dispositivos, se hizo una revisión de los trabajos ya existentes buscando conocer los métodos ya utilizados para mejorar el desempeño de los inductores.

Se describen procesos de fabricación para un mejor entendimiento del proceso propuesto tales como: (Micro maquinado de superficie), grabar en silicio, depositar o crecer óxidos, depositar nitruro de silicio y metalizar (depositar una delgada capa de metal) son los más importantes entre otros.

Por último se propone un procedimiento con el cual se mejora el desempeño de estos inductores junto con el proceso de fabricación. Aunque este tipo de inductores ya había sido reportado, la mejora que se le introdujo fue disminuir el número de pasos de fabricación (pasos de fotolitografía y películas depositadas) lo cual coloca a este procedimiento en primera instancia cuando se realizan estudios de costos y de tiempo de fabricación.

5.2 Trabajo futuro

En el presente trabajo se realizaron simulaciones del funcionamiento del dispositivo, por lo queda la fabricación y caracterización del dispositivo para poder comparar estos resultados con los de simulación y completar la investigación.

Este dispositivo puede ser Incorporado a diferentes circuitos y realizar un análisis de su comportamiento para comprobar el grado de mejoramiento que este proporciona.

Análisis y resultados de simulación no reportados en este trabajo muestran que el hecho de usar materiales de menor resistividad a la hora de fabricar la espira mejora le desempeño del mostrado en este trabajo, por lo que se pueden fabricar inductores utilizando el método propuesto aquí pero con diferentes materiales.

Un análisis detallado de estructuras en tres dimensiones para comparar con el trabajo mostrado aquí.

Apéndice A

Proceso de Fabricación.

Material:

- Obleas tipo N con orientación (1 0 0) y resistividad de 2.38 a 3.85 Ω -cm.
- Mascarillas para fotolitografía.

A) Limpieza General.

- Todo proceso de fabricación debe efectuarse en ambientes limpios.
- En un cuarto limpio el aire es mantenido a una temperatura y humedad constantes, los cuales son filtrados, reciclados y revisados de modo continuo para reducir el nivel de partículas de polvo.
- El aire filtrado fluye de arriba hacia abajo a una velocidad de 26 m/min que es el umbral de flujo laminar.
- Inicialmente se sumergen las obleas en tricloretileno en el vibrador ultrasónico.
- Después se sumergen en acetona.
- El agua DI usada en todos los procesos de limpieza es destilada, filtrada y desionizada.
- Enjuague con agua DI

B) Eliminación de residuos orgánicos y metales pesados mediante soluciones RCA-I y RCA-II.

- RCA-I está formado por agua DI, peróxido de hidrógeno (H_2O_2), e hidróxido de amonio (NH_4OH) en proporciones típicas de 5-1-1 a 7-2-1.
- Todas las sustancias químicas pueden usarse sin peligro si se cumple con las siguientes condiciones:
 - Usar la ropa de protección adecuada.
 - Manejar las sustancias químicas en una campana de extracción.
 - Observar las precauciones de seguridad específicas.
- RCA-II está formado por agua DI, peróxido de hidrógeno (H_2O_2), y ácido clorhídrico en proporciones típicas de 6-1-1 a 8-2-1.

C) Deposito de nitruro de silicio (Si_3N_4) inicial.

- Este material dieléctrico, amorfo se deposita en un sistema LPCVD donde la presión es menor a la atmósfera, a temperaturas de 700 a 900 °C.
- La velocidad de depósito a 900 °C es del orden de 1.5 nm/min.

- **Propiedades del Si_3N_4 .**

➤ Índice de refracción	2.1
➤ Densidad (gm/cm^3)	2.9-3.1
➤ Constante dieléctrica	6-7
➤ Resistividad ($\Omega\text{-cm}$)	106
➤ Banda prohibida	5
➤ Estrés (10^9 dinas- cm^2)	10 T

- Grosor esperado: 180 nm

D) Reducción de nivel de estrés de la capa de nitruro mediante la implantación iónica de boro.

- La implantación iónica es la introducción de átomos ionizados con suficiente energía (3 a 500 KeV) para penetrar más allá de la superficie (100 a 1 μm) de la película.
 - Permite tener control del número de impurezas implantadas.
 - La distribución del perfil puede ser controlado.
 - No solo se modifica la conductividad de diversos materiales, sino que también. es útil para reducir el estrés en películas delgadas.
- Se implanta una dosis de 1.2×10^{15} de átomos de boro en la película de nitruro depositada anteriormente.
- Energía de implantación: 65 KeV

E) Metalización I

- Limpieza RCA-I y RCA-II.
- La metalización se refiere al proceso de depósito de un metal para la formación de líneas metálicas.
- Depósito de aluminio en evaporadora, película de 1 μm .

F) Fotolitografía I

- Mascarilla # 1
- Aplicación del fotoresist.
 - Recocido.
 - Alineación y exposición.
 - Revelado.
- Grabado de aluminio con Al-etch (fosfórico, acético, nítrico) 75:22:3 a 40 °C.
- Eliminación del fotoresist.

G) Deposito óxido CVD.

- Limpieza RCA-I y RCA-II.

- Este material puede ser depositado con o sin impurezas. Para la aplicación descrita en esta investigación este material no es impurificado, tiene el siguiente uso:
 - Dieléctrico entre niveles de metal
- La técnica CVD, es el proceso por el cual se deposita una película en una superficie.
- Se deposita 1 μm de dióxido de silicio.

H) Fotolitografía II

- Mascarilla # 2
- Aplicación del fotoresist.
 - Recocido.
 - Alineación y exposición.
 - Revelado.
- Grabado de SiO_2 con $(\text{NH}_4\text{F}:\text{HF})$ 10:1 a 32 °C.
- Enjuague en agua DI, secado en centrifuga y calentar a 140 °C.
- Eliminación del fotoresist.

I) Metalización II

- Limpieza RCA-I y RCA-II.
- Depósito de aluminio en evaporadora, película de 1 μm .

J) Fotolitografía III

- Mascarilla # 3
- Aplicación del fotoresist.
 - Recocido.
 - Alineación y exposición.
 - Revelado.
- Grabado de aluminio con Al-etch (fosfórico, acético, nítrico) 75:22:3 a 40 °C.
- Eliminación del fotoresist.

K) Deposito de nitruro de silicio en ambas caras de la oblea.

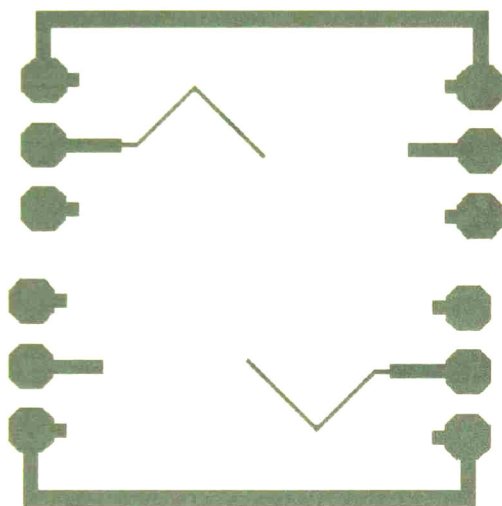
L) Fotolitografía IV

- Mascarilla # 4
- Aplicación del fotoresist.

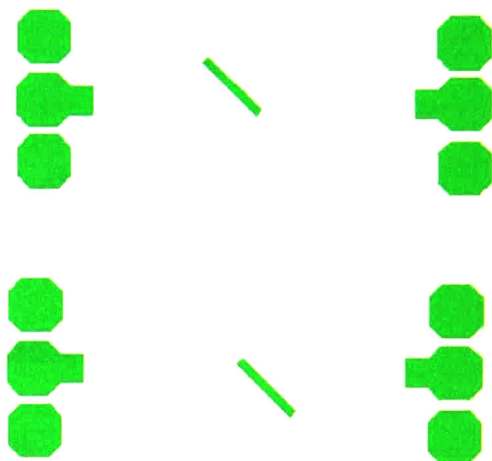
- Recocido.
- Alineación y exposición.
- Revelado.

M) Grabado de silicio con KOH (44 % wt @ 55 °C)

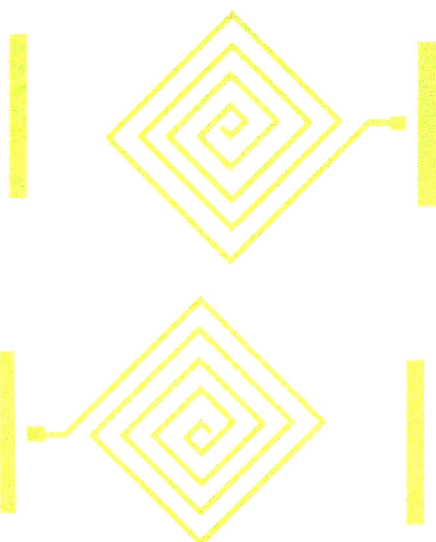
- La velocidad de grabado es 0.129 $\mu\text{m}/\text{min}$.
- Tiempo de grabado mínimo: 3 Hrs. y 13 min
- Profundidad de grabado mínimo 25 μm .



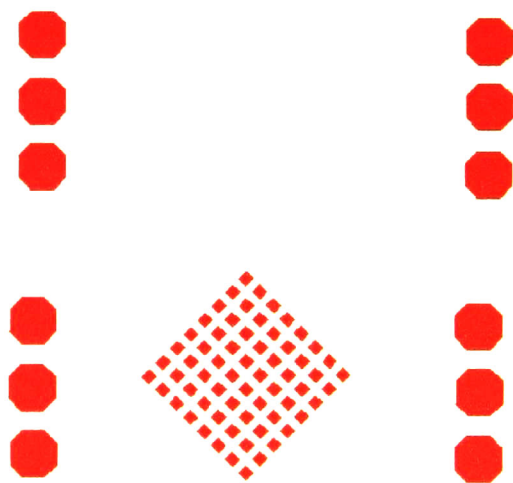
a) Mascarilla # 1



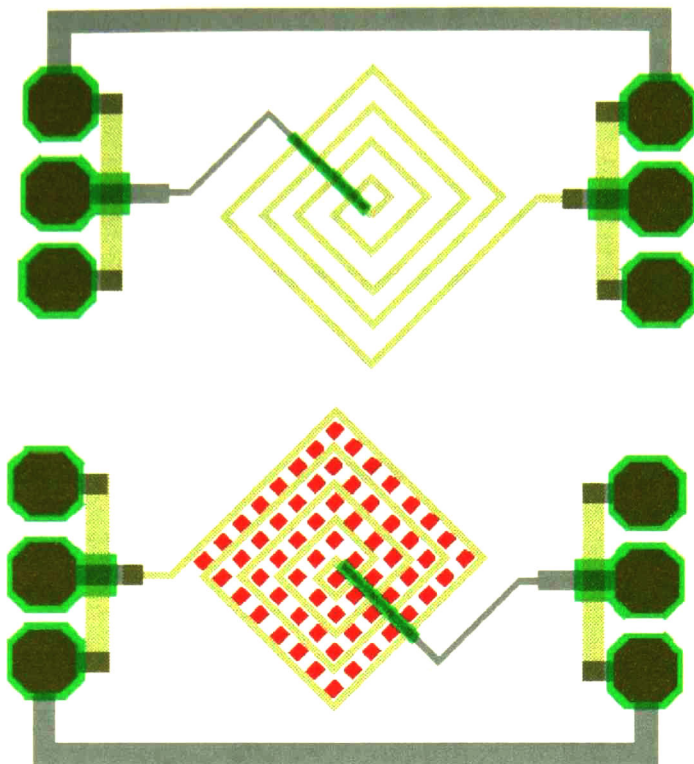
b) Mascarilla # 2



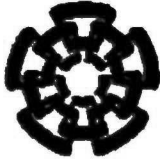
c) Mascarilla # 3



d) Mascarilla # 4



Layout Completo



**Centro de Investigación y de Estudios Avanzados
del IPN
Unidad Guadalajara**

El Jurado designado por la Unidad Guadalajara del Centro de Investigación y de Estudios Avanzados del Instituto Politécnico Nacional, aprobó la tesis:

DISEÑO DE INDUCTORES INTEGRADOS FLOTANTES PARA APLICACIONES EN RF

del (la) C.

Luis FLORES GOMEZ

el día 24 de Octubre de 2003.

**Dr. José Luis Alejandro NAREDO
VILLAGRÁN
Investigador Cinvestav 3B
CINVESTAV GDL
Jalisco**

**Dr. Federico SANDOVAL IBARRA
Investigador Cinvestav 3A
CINVESTAV GDL
Jalisco**

**Dr. José Miguel ROCHA PEREZ
Pofesor-Investigador
CINVESTAV GDL
Jalisco**



CINVESTAV
BIBLIOTECA CENTRAL



SSIT000007276