

xx(81752.1)



CINVESTAV

Centro de Investigación y de Estudios Avanzados del IPN
Unidad Guadalajara

DISEÑO Y CONSTRUCCIÓN DEL PROTOTIPO DE UN SISTEMA DE ADQUISICIÓN DE DATOS PARA UN POLARÍMETRO DE DIVISIÓN DE FRENTE DE ONDA.

**TESIS QUE PRESENTA
OCTAVIO PELAYO RAMOS**



**PARA OBTENER EL GRADO DE
MAESTRO EN CIENCIAS**

**EN LA ESPECIALIDAD DE
INGENIERÍA ELÉCTRICA**

Guadalajara, Jal. Junio de 2000

**CINVESTAV I.P.N.
SECCION DE INFORMACION
Y DOCUMENTACION**

CLASIF.:	
ADQUIS.:	TESIS-00'
FECHA:	25-IX-00'
PROCED.:	Depto. Sem

Bibliográficos

***DISEÑO Y CONSTRUCCIÓN DEL PROTOTIPO DE UN SISTEMA
DE ADQUISICIÓN DE DATOS PARA UN POLARÍMETRO DE
DIVISIÓN DE FRENTE DE ONDA.***

**Tesis de Maestría en Ciencias
Ingeniería Eléctrica**

por:

Octavio Pelayo Ramos

Ingeniero en Comunicaciones y Electrónica
Universidad de Guadalajara, 1991-1996

Becario del CONACYT, EXPEDIENTE NO. 112942

Directores de Tesis:

Dra. Gabriela María Ruíz Soto

Dr. Arturo Veloz Guerrero

CINVESTAV del IPN Unidad Guadalajara, Junio del 2000.

Más vale tarde que nunca...

En memoria de mi padre.

(1940-1995)

Agradecimientos a:

Dedicado a las personas que me apoyaron en la elaboración de esta tesis.

A mi familia que me apoyado en todo momento.

A los asesores los Dres. Gabriela Ruíz y Arturo Veloz por haberme ayudado con sus conocimientos en la elaboración de esta tesis.

Al Ing. Victor Villaseñor por haberme orientado en la elaboración del software.

A CONACYT por haberme dado el apoyo de continuar mis estudios.

Prologo

En los sistemas ópticos coherentes el receptor es sensitivo al estado de polarización de la luz que recibe, por lo que dicha polarización debe controlarse antes de su mezcla con el oscilador local láser. Otras aplicaciones importantes donde se utiliza el estado de polarización de la luz en las fibras ópticas es cuando se realizan modulaciones en PolSK (Polarization Shift Keying) o DpolSK (Differential Polarization Shift Keying) en las que se aprovecha la naturaleza vectorial del campo electromagnéticos. Lo anteriormente expresado motiva al estudio de la conservación o recuperación de polarizaciones para uso en sistemas ópticos de comunicaciones.

En las fibras monomodo convencionales el estado de polarización de la luz que es acoplada a éstas sufre cambios de estado; sin embargo, las fibras preservan el grado de polarización lo cual ha permitido desarrollar diferentes técnicas para contrarrestar este efecto de modificación que producen.

Los polarímetros son instrumentos de medición que se utilizan para determinar el estado de polarización de la luz resultante al pasar la luz polarizada a través de diversas sustancias, cristales o disoluciones.

En nuestro caso se hace uso de un polarímetro como herramienta para determinar dicho comportamiento, esto es con el fin de poder contrarrestar los efectos de modificación de la luz usando las diferentes técnicas de polarización para poder eliminar la distorsión producida por la fibra óptica al enviar una señal óptica modulada con alguno de los diferentes métodos de modulación óptica.

Los componentes adicionales que integran un polarímetro son: un sensor óptico, una tarjeta de un sistema de adquisición de datos enlazada a una computadora personal y un software desarrollado para la adquisición, manipulación y despliegue de los datos en el monitor de la computadora.

En la presente tesis se establecen las bases para el diseño y construcción de la tarjeta adquirentora de datos y su software. Se establecieron varias propuestas para la circuitería y se eligió la mejor opción de acuerdo a los requerimientos de fabricación de la tarjeta adquirentora de datos. Se realizó el software en ambiente de Windows usando el lenguaje de programación de Visual Basic y Visual C. Por último, se realizaron algunas pruebas funcionales al prototipo para ver su desempeño.

Con este trabajo se puede utilizar para un trabajo más profundo en la investigación en las comunicaciones ópticas y facilitar la obtención de resultados físicos para después poderlos comparar con los resultados teóricos obtenidos de algún modelo.

Contenido

Prologo

Prologo.....	i
--------------	---

1. Introducción

Descripción del problema.....	1
Antecedentes.....	2
Objetivo.....	2
Requerimientos y Soluciones.....	2
Organización de la tesis.....	3

2. Introducción a la polarimetría

Introducción.....	4
El modelo de onda y su nomenclatura.....	4
La luz linealmente polarizada.....	5
Luz polarizada circularmente.....	6
Luz elípticamente polarizada.....	7
Introducción al cálculo de Jones, el cálculo de Mueller y la esfera de Poincaré.....	7
Descripción general de los métodos.....	7
El cálculo de Mueller.....	8
La definición del vector de Stokes.....	8
Algunos ejemplos del vector de Stokes.....	9
Definición de la matriz de Mueller.....	10
La esfera de Poincaré.....	11

3. Descripción general del prototipo

Introducción.....	12
Requerimientos del prototipo.....	12
Descripción general.....	13
Características del sistema.....	13
Diagrama a bloques del circuito.....	13
Elementos que componen un sistema de adquisición de datos.....	13
Transductores.....	14
La cantidad de eficiencia (η).....	15
La responsabilidad (R).....	15
La corriente oscura.....	16
El NEP (Noise Equivalent Power).....	16
La detectividad (D).....	16
La detectividad específica (D^*).....	16
La sensibilidad (S).....	17
El fotodiodo de unión.....	17
Modo fotovoltaico.....	18

Modo fotoconductor.....	19
Circuitos con fotodiodos.....	20
Selección de ganancia.....	22
Multiplexor.....	23
Convertidor Analógico – Digital.....	23
El ADC de rampa digital	25
El ADC de aproximaciones sucesivas.....	27
El ADC paralelo o flash.....	29
El ADC de rampa digital ascendente/descendente (ADC de seguimiento).....	30
Convertidores sigma-delta.....	31
Los circuitos de muestreo y retención (S/H).....	31
Interfaz.....	32
Descripción del Bus ISA.....	32
Codificador de direcciones.....	34
Controlador de la circuitería.....	35

4. Propuestas para la implementación de la circuitería

Introducción.....	36
Propuesta usando el microcontrolador 8051/2.....	36
Diagrama a bloques.....	36
Etapa de detección.....	37
Etapa de amplificación.....	37
Etapa de multiplexeo.....	38
Microcontrolador 8051/2 y puerto serial.....	40
El registro de control del puerto serie (SCON).....	41
Propuesta usando microtarjetas.....	45
Descripción general.....	46
Las principales microtarjetas son.....	47
Propuesta usando el μ p de la PC.....	48
Descripción general.....	48
Descripción de los componentes de la propuesta usando el μ P de la PC.....	48
Detectores ópticos.....	48
Los amplificadores.....	49
El Sistema de adquisición de datos (DAS).....	49
Interfaz	49

5. El software

Introducción.....	51
Requerimientos del software.....	51
Descripción general del software.....	51
Interfaz de dispositivos.....	52
La comunicación con la tarjeta de adquisición de datos.....	52
Control del proceso de conversión.....	53
Control de la ganancia.....	56
La inicialización del sistema del sistema de adquisición de datos.....	57

Rutina de calibración.....	58
Biblioteca de enlace dinámico.....	58
La interfaz de múltiples documentos.....	59
La vinculación e inscrustación de objetos.....	59
La interfaz de usuario.....	60
Menú y controles del programa.....	60
Presentación en windows del software.....	60
Menú archivo.....	60
Menú ver.....	61
Menú osciloscopio.....	61
Menú de visor de Stokes.....	61
Menú ventana.....	61
Menú ayuda.....	62
Contenido del menú de visor de Stokes.....	62
Ventanas que se encuentran dentro del visor.....	63
Menú de Grabar / Borrar.....	64
Menú Esfera de Poincaré.....	64

6. Diseño

Introducción.....	65
Ventajas y desventajas de las propuestas de la circuitería.....	65
Las ventajas y desventajas de la propuesta usando el microcontrolador 8051/2.....	65
Las ventajas y desventajas usando microtarjetas.....	65
Las ventajas y desventajas usando el μ P de la PC.....	65
Selección de propuesta.....	66
Metodología de diseño.....	67
Pruebas con el prototipo usando una tarjeta protoboard con conexión al bus ISA.....	67
Diseño del prototipo en PCB.....	67
Pruebas preliminares del circuito.....	68
Fuentes de poder.....	68
Cortos.....	68
Abiertos.....	68
Polaridades.....	68
Pruebas analógicas.....	69
Pruebas digitales.....	69
Compensación de la corriente oscura.....	69
Nivel de ruido.....	69
Frecuencia de muestreo.....	69
Prueba de funcionamiento continuo.....	69
Comparación con instrumentos de medición: de intensidad de luz y eléctrico.....	69
Pruebas preliminares del software	69
Comunicación con el sistema de adquisición de datos.....	70
Control del proceso de conversión.....	70
Control de la ganancia.....	70

Tiempo de muestreo.....	70
Compensación de la corriente oscura.....	70
Prueba de gráficos.....	70
Adquisición de datos y guardado de la información en la base de datos.....	70

7. Resultados y trabajo a futuro

Introducción.....	72
Método de medición.....	72
Resultados obtenidos.....	73
Análisis de resultados.....	74
Factores que intervienen en la medición.....	74
Comparación de resultados.....	74
Observaciones.....	74
Conclusiones.....	75
Trabajo futuro.....	76
Sugerencias para el prototipo utilizando un FPGA.....	77
Descripción general.....	77
Descripción de los componentes de la propuesta usando el μ p de la PC.....	78
Detectores ópticos.....	78
Los amplificadores.....	78
El Sistema de adquisición de datos (DAS).....	78
FPGA.....	78
Controlador de ganancia.....	78
Codificador de direcciones.....	78
Controlador de interrupciones.....	78
La memoria RAM.....	79
Interfaz	79

Referencias

Referencias.....	80
------------------	----

Apéndice A. Artículo

Tarjeta de adquisición de datos para un polarímetro de división de frente de onda.....	83
--	----

Apéndice B. Diagrama del prototipo

(Ver CD-ROM)

Apéndice C. Software

(Ver CD-ROM)

Definiciones

E	Campo eléctrico
H	Campo magnético
ω	Frecuencia angular
k	Número de onda
t	Tiempo
λ	Longitud de onda
ϕ	Constante de fase absoluta
Δ	Diferencia de fase de la componente orientada a lo largo del eje y y relacionada a la componente del eje x
W	Watt
V	Voltaje
S	Vector de Stokes
I	Intensidad total
Q	$I_0 - I_{90}$ = es la diferencia de las intensidades horizontal y vertical de las componentes linealmente polarizadas
U	$I_{+45} - I_{-45}$ = es la diferencia entre de las intensidades de las componentes linealmente polarizadas orientadas en $+45^\circ$ y -45°
V	$I_{rcp} - I_{lcp}$ = es la diferencia de las intensidades de las componentes circulares derecha e izquierda
Amp	Amplificador
MUX	Multiplexor
ADC	Convertidor analógico – digital
η	Cantidad de eficiencia
R	Responsibilidad
NEP	Potencia equivalente al ruido
D	Detectividad
D^*	Detectividad específica
S	Sensibilidad
DAC	Convertidor digital – analógico
RXD	Receptor serie (8051/2)
TXD	Transmisor serie (8051/2)
DOAP	Polarímetro de división de amplitud
DOWP	Polarímetro de división de frente de onda

Capítulo 1

Introducción

Descripción del problema.

Diseño y construcción del prototipo de un sistema de adquisición de datos para un polarímetro de división de frente de onda.

Antecedentes.

Los polarímetros son instrumentos de medición que sirven para determinar propiedades de muchas sustancias cristalinas y de disoluciones. Ciertas sustancias cristalinas o mejor dicho sus soluciones, hacen girar el plano de polarización de la luz polarizada que las atraviesa (poder rotatorio) por lo que es usado el polarímetro para determinar el valor y sentido de tal rotación [1].

Los polarímetros se utilizan para caracterizar gran variedad de piezas de ingeniería altamente sofisticadas, como son los procesadores de señales ópticos, los radares de luz láser, el almacenamiento óptico en discos y los sensores por fibra óptica. Los polarímetros son esenciales para mediciones y modelado de polarización atmosférica, para estudios de imagen satelital de suelos y cultivos, para estudios de nubes, y en aplicaciones astrofísicas tales como mediciones de actividad solar y campos magnéticos estelares.

En el campo de la biomedicina, las mediciones con luz polarizada han permitido conocer ciertas propiedades físicas de los materiales, tales como la concentración de una sustancia ópticamente activa, la orientación de cristales y moléculas ópticamente activas, la pureza de cerámicas y plásticos, y además sirve para identificar materiales orgánicos y biológicos ópticamente activos. Otra aplicación innovadora de los polarímetros es en el área de la biomedicina, específicamente para la determinación de componentes sanguíneos.

Las más recientes generaciones de polarímetros pueden ser clasificadas en dos amplias categorías: los polarímetros por división de amplitud (DOAP) y los polarímetros por división de frente de onda (DOWP). En los polarímetros por división de amplitud, un divisor de haz divide el haz de luz bajo medición de un haz reflejado y un haz transmitido en direcciones ortogonales. Los dos haces de luz inciden en un prisma de Wollaston, el cual divide cada haz de nuevo en dos haces, al final 4 fotodetectores detectan los 4 haces resultantes.

En los polarímetros por división de frente de onda, el haz es dividido en un mínimo de 4 segmentos que iluminan la muestra en prueba, un dispositivo polarizado que se usa como un analizador, es localizado en cada trayectoria de los haces antes de ser detectados. Las limitaciones de esta técnica son que la luz incidente debe ser uniformemente polarizada sobre su sección de cruce. La luz transmitida debe ser iluminada igualmente en todos los fotodetectores y la respuesta absoluta de todos los detectores debe ser la misma, o el sistema debe ser calibrado[2]. De los haces recibidos se calcula los parámetros de Stokes[3].

Un polarímetro requiere de un polarizador lineal en dos de los canales, un retardador de cuarto de onda seguido por un polarizador lineal en un canal y un canal sin polarizador.

Los componentes adicionales que integran un polarímetro son: un sensor óptico, una tarjeta de un sistema de adquisición de datos enlazada a una computadora personal y un software desarrollado para la adquisición, manipulación y despliegue de los datos en el monitor de la computadora.

En el presente documento se pretende dar un panorama del diseño de un sistema de adquisición de datos para que esté contenido dentro de la computadora. Además de mencionar todos los componentes que lo componen. Y por último, una justificación del diseño.

El diseño de este sistema surge de la necesidad de satisfacer la demanda del usuario para experimentación en las comunicaciones ópticas y el estudio de los biopolímeros.

Objetivo.

El objetivo de esta tesis es la de diseñar y construir el prototipo de un sistema de adquisición de datos capaz de recibir señales eléctricas analógicas y ópticas. Que sea además modular, de bajo costo, con alta resolución, gran velocidad, universal (capaz de colocar diferentes tipos de sensores) y que sea insertable en el bus ISA.

Requerimientos y Soluciones.

Como se mencionó en los objetivos se requiere que el prototipo cumpla con ciertas características, además debe de cumplir la tarjeta de adquisición de datos y su software de requerimientos particulares[4]. Algunos de ellos se muestran a continuación:

Hardware:

- El sistema debe ser capaz de detectar las 6 señales ópticas y 2 señales eléctricas.
- Debe ser capaz de ajustar la ganancia de las etapas de amplificación.
- El rango dinámico de la señal óptica de entrada será por lo general de $1\mu\text{W}$ mínimo hasta un máximo de 1 mW y típico de 0.1 mW .

Software:

- Capaz de desplegar en pantalla los parámetros de Stokes.
- Debe realizar una rutina de calibración por software.
- Selección de la ganancia por software.
- Selección del canal de entrada por software siendo necesario seleccionar una secuencia.

El resto de los requerimientos se mostrarán más ampliamente en los capítulos 3 y 5.

Para dar solución al problema se estableció un plan de trabajo dividido en 5 etapas: En la primera se realizó una investigación de los conceptos de la polarimetría y su relación con el proyecto; en la segunda, se investigó acerca de cada una de las etapas que constituyen el polarímetro en especial de la tarjeta de adquisición de datos; la tercera, se establecieron tres propuestas para el diseño del hardware, se analizó y se eligió la mejor propuesta; en la cuarta, se investigó y trabajó en el software para que funcione

bajo plataforma de Windows. Por último en la quinta, se hicieron pruebas con el prototipo y se compararon los resultados con otros instrumentos de medición existentes.

Organización de la tesis.

De lo que se mencionó en punto anterior, la tesis está dividida en los siguientes 7 capítulos que a continuación se hablarán con detalle:

En el primer capítulo se da una breve introducción al problema y la forma en que se trabaja para resolver el problema.

En el segundo capítulo se establecen algunos conceptos de polarimetría y su relación con el prototipo.

En el tercer capítulo se da una breve explicación de cada una de las etapas del hardware (la tarjeta de adquisición de datos) y los parámetros que intervienen en cada etapa.

En el cuarto capítulo se explica con detalle cada una de las propuestas del hardware.

El quinto capítulo se habla con detalle del software y que elementos integran al software.

En el sexto capítulo se habla de las ventajas y desventajas de cada una de las propuestas del hardware y el criterio que se tomó para la elección del hardware. También se habla de la metodología de diseño y las pruebas preliminares que se le realizaron al prototipo.

El séptimo capítulo se menciona de los resultados obtenidos, conclusiones y de las propuestas para futuro.

Capítulo 2

Introducción a la polarimetría

Introducción

En este capítulo se dará una introducción de algunos conceptos de polarimetría, como por ejemplo del modelo de onda de la luz, los diferentes tipos de estados de polarización de la luz, los diferentes tipos de métodos computacionales que existen para determinar los estados de polarización de la luz y la determinación de los parámetros de Stokes a través de los dispositivos ópticos.

El modelo de onda y su nomenclatura

Se tomará el modelo de la luz visto por Maxwell como una onda electromagnética. En este modelo existe una oscilación del campo eléctrico y una del campo magnético con la misma frecuencia pero con orientación perpendicular al campo eléctrico, como se muestra en la figura 2.1.

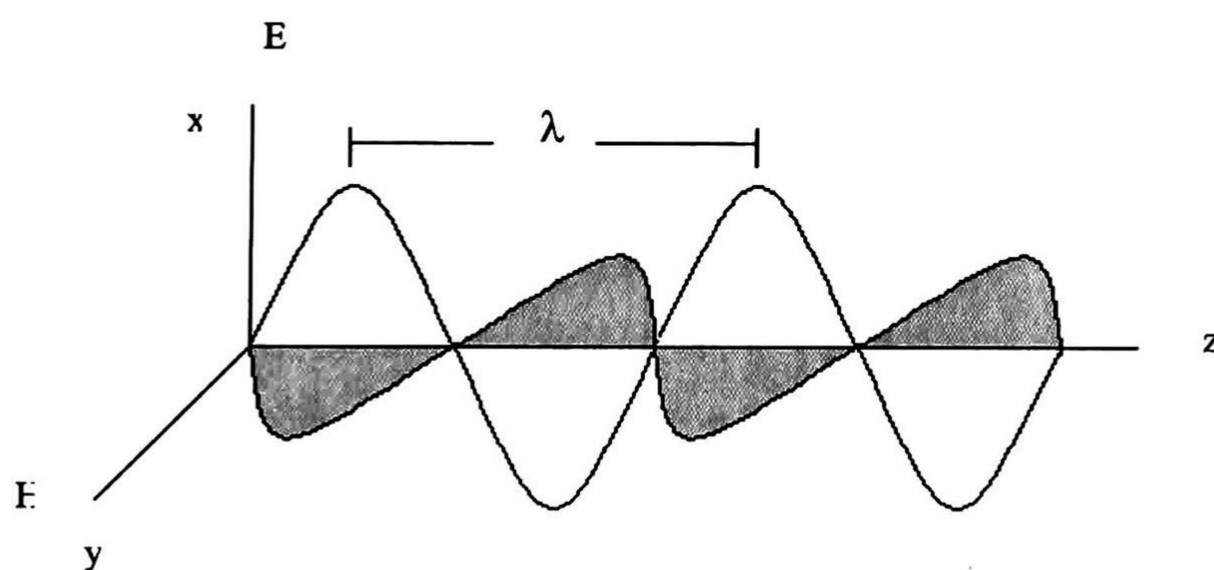


Figura 2.1 En la figura muestra la forma de onda de la luz, donde se aprecia la naturaleza oscilatoria de los campos magnéticos y eléctricos de la luz.

La amplitud del campo eléctrico en el vacío como se muestra en la figura 2.1 está dada por

$$E(z, t) = E_x^0 \text{sen}[2\pi ft - 2\pi z / \lambda + \phi_0] \quad \text{ec. 2.1}$$

Aquí la propagación de la luz es a lo largo de la dirección z y es linealmente polarizada a lo largo de la dirección x (el vector del campo eléctrico oscila en amplitud con frecuencia f pero siempre en los puntos a lo largo de las direcciones de $+x$ y $-x$). Donde f es la frecuencia, λ es la longitud de onda, E_x^0 es la máxima amplitud y ϕ_0 es una constante que especifica su fase absoluta. Se puede reducir la ecuación en ω que es la frecuencia angular representada como $\omega=2\pi f$ y k que es el número de onda que es representada como $k=2\pi/\lambda$ nos da

$$E(z,t) = E_x^0 \text{sen}[\omega t - kz + \phi_0] \quad \text{ec. 2.2}$$

El campo magnético de la luz en el vacío oscila en fase con el campo eléctrico pero está orientado perpendicular al campo eléctrico.

$$H(z,t) = H_y^0 \text{sen}[\omega t - kz + \phi_0] \quad \text{ec. 2.3}$$

La luz linealmente polarizada

Para tratar el tema de la polarización se tratará a la luz como un campo eléctrico donde su magnitud oscila con el tiempo y que se propaga a lo largo del eje z , podemos describir la luz linealmente polarizada que viaja a lo largo del eje x por

$$E_x = E_x^0 \text{sen}[\omega t - kz + \phi_0]i \quad \text{ec.2.4}$$

Similarmente para la luz linealmente polarizada que viaja a lo largo del eje y

$$E_y = E_y^0 \text{sen}[\omega t - kz + \phi_0]j \quad \text{ec.2.5}$$

Ahora bien, se puede orientar en alguna dirección perpendicular a la dirección de propagación y puede describirse como una suma de vectores de E_x y E_y como se muestra en la siguiente ecuación.

$$E = E_x + E_y = \{E_x^0 i + E_y^0 j\} \text{sen}[\omega t - kz + \phi_0] \quad \text{ec.2.6}$$

A continuación la figura 2.2 muestra su representación de onda y lineal de la luz polarizada linealmente que se propaga a lo largo del eje z .

Representación de onda Representación lineal

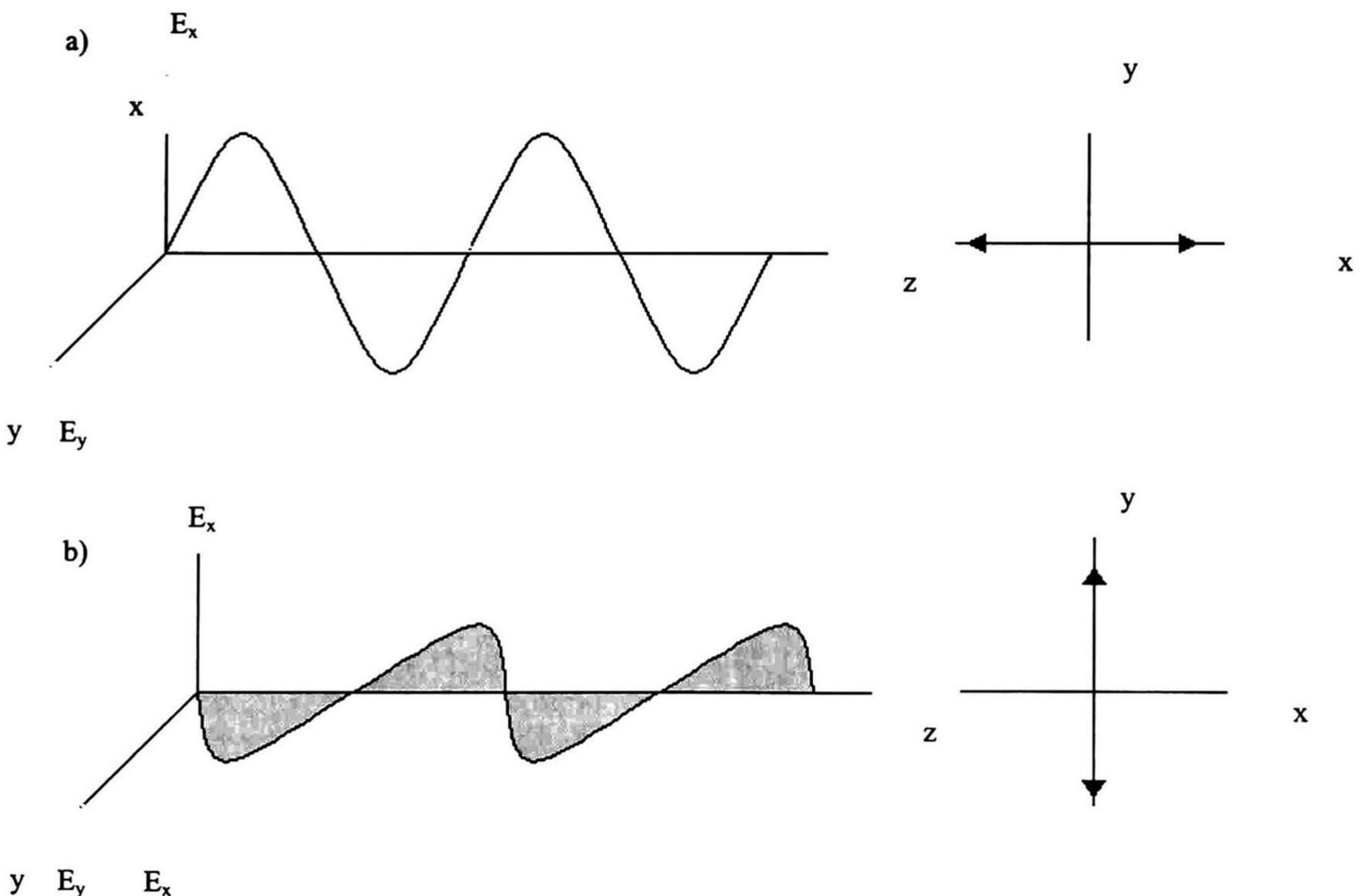
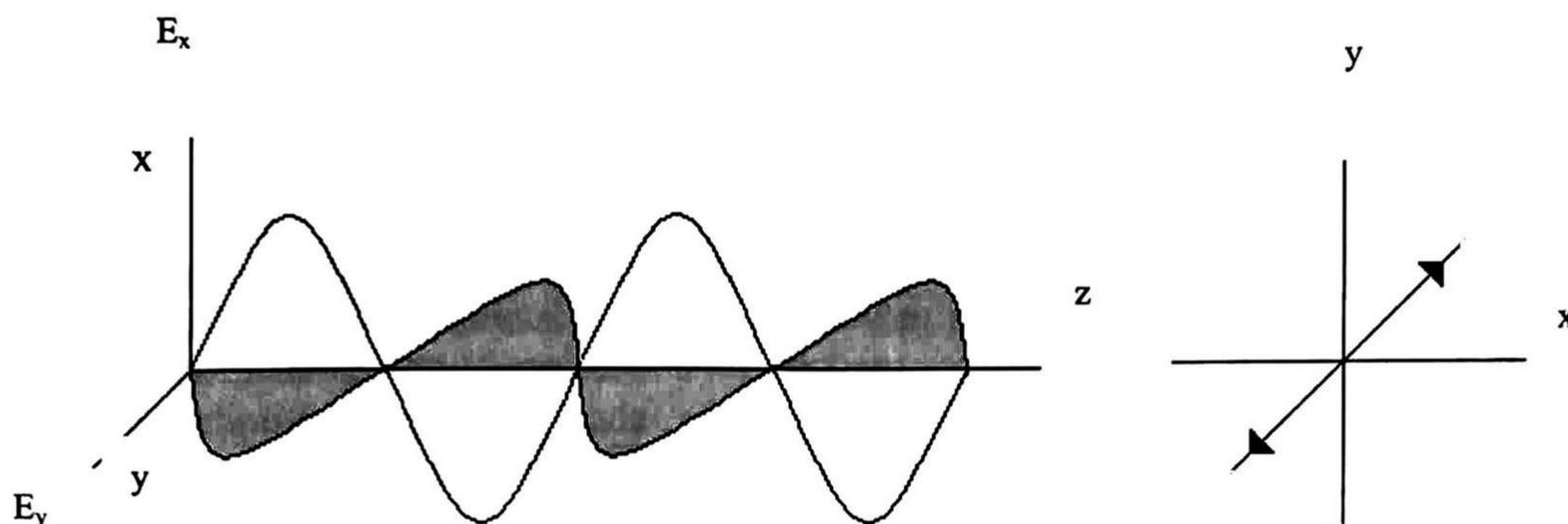


Figura 2.2 Representación de la luz polarizada linealmente con varias orientaciones.

Luz polarizada circularmente



Ahora se considera un caso especial en que las componentes de X y Y tienen la misma magnitud E_0 pero están 90° fuera de fase, éstas son:

$$E_{rcp} = E^0 \{ \text{sen}[\omega t - kz + \phi_0]i + \text{cos}[\omega t - kz + \phi_0]j \} \quad \text{ec.2.7}$$

$$E_{lcp} = E^0 \{ \text{sen}[\omega t - kz + \phi_0]i - \text{cos}[\omega t - kz + \phi_0]j \} \quad \text{ec.2.8}$$

En este caso tienen una propiedad muy interesante, como se ilustra en la figura 2.3. Como se ve en la figura, el vector que representa el campo eléctrico tiene una magnitud constante pero la dirección cambia con el tiempo, así que forma una trayectoria circular.

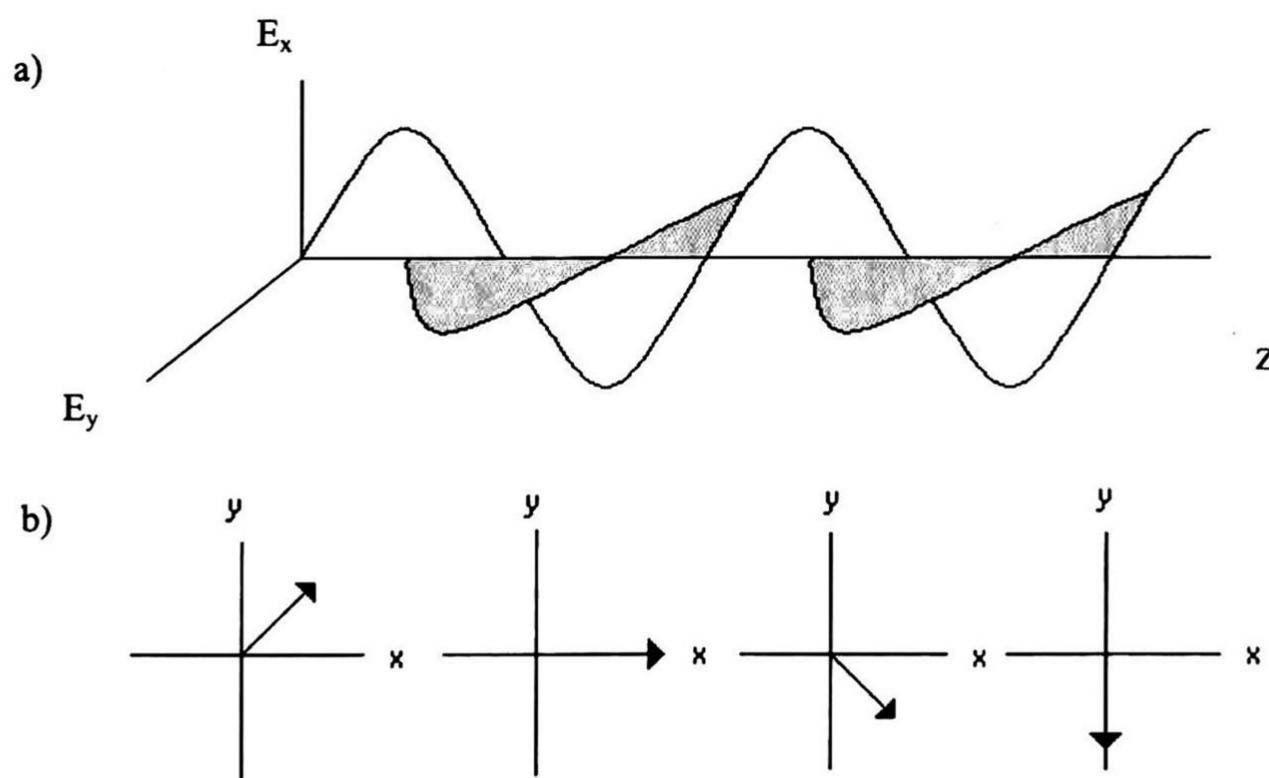


Figura 2.3 Representación de la polarización circular de la luz. a) las componentes ortogonales tienen igual magnitud pero tienen 90° de desfase entre ellas. b) La suma de vectores de los dos componentes, observándose como va cambiando de dirección el vector del campo eléctrico con respecto al tiempo.

Luz elípticamente polarizada

Como se ha visto en el caso especial donde las componentes tienen idénticas fases se dice que la luz está polarizada linealmente. Ahora, en el caso de que las fases estén desplazadas 90° y las amplitudes de las componentes sean iguales, se dice que la luz está polarizada circularmente. Si no se encuentran estos casos especiales se dice que la luz está polarizada elípticamente.

La luz elípticamente polarizada es una forma general de polarización y las polarizaciones lineales y circulares son consideradas como casos especiales de la forma general.

Si $E_y \neq 0$ pero $E_y < E_x$, la luz será elípticamente polarizada con el eje mayor a lo largo del eje x. También si $E_x \neq 0$ pero $E_x < E_y$, la luz será elípticamente polarizada con el eje mayor a lo largo del eje y.

En el caso general, la luz elípticamente polarizada se puede definir como

$$E = E_x^0 \sin[\omega t - kz]i + E_y^0 \cos[\omega t - kz + \Delta]j \quad \text{ec.2.9}$$

Donde Δ es la fase de la componente lineal orientada a lo largo del eje y relacionada al componente del eje x. Cuando $0^\circ < \Delta < 180^\circ$ el campo eléctrico tiene una forma de polarización a la derecha y cuando $-180^\circ < \Delta < 0^\circ$, el campo eléctrico tiene una forma de polarización a la izquierda[5].

Introducción al cálculo de Jones, el cálculo de Mueller y la esfera de Poincaré

Introducción

Existen tres tipos de métodos computacionales que son usados para describir cuantitativamente la interacción de la luz con varios tipos de elementos ópticos. Los tres métodos computacionales son: El cálculo de Jones, el cálculo de Mueller y el uso de la esfera de Poincaré.

Descripción general de los métodos

Los dos primeros: el cálculo de Jones y el cálculo de Mueller son ambos métodos matriciales. Esto es, que la luz puede ser representada por un vector (vector de Stokes o vector de Jones), el dispositivo óptico encontrado por el haz de luz puede ser representado por una matriz (matriz de Jones, matriz de Mueller) y los dos son multiplicados para dar otro vector representando el haz de luz después de la interacción con el elemento óptico. Ambos son usados para resolver problemas de polarizadores y retardadores, el cálculo de Mueller puede ser usado en problemas que envuelven dispersión, además puede tratar problemas de luz parcialmente polarizada como también luz totalmente polarizada, mientras el cálculo de Jones puede ser usado para luz totalmente polarizada. Otra ventaja que tiene el cálculo de Mueller es que está relacionado a la medición en experimentos, es decir, el vector de la luz en el método de Mueller está especificado solamente en términos de intensidades, las cuales son observadas en el laboratorio, a diferencia del vector de Jones que está especificado por amplitudes y fases del vector de campo eléctrico.

Por otro lado el cálculo de Jones es muy poderoso porque contiene la información de la fase, mientras que en el cálculo de Mueller la pierde. El cálculo de Jones en general

requiere de menos esfuerzo computacional porque emplea vectores de dos elementos y matrices de 2×2 , mientras que el cálculo de Mueller usa vectores de cuatro elementos y matrices de 4×4 . Sin embargo, los parámetros en el vector de Stokes representan intensidades y son números reales. Los parámetros del vector de Jones son, en general, complejos.

El tercer método involucra el uso de la esfera de Poincaré y difiere de los cálculos matriciales, en este no es numérico, sino más bien es una representación gráfica de los parámetros de Stokes. Sin embargo, para determinar los efectos de retardo en luz completamente polarizada, es una técnica simple y nos da rápidamente información del estado de la polarización de la luz. Cada forma de polarización es representada por un único punto sobre una esfera unitaria.

El cálculo de Mueller

La definición del vector de Stokes

El cálculo de Mueller es similar al cálculo de Jones en cuanto a que la luz es representada por un vector. El vector que representa la luz es el vector de Stokes, es escrito como un vector de 4 elementos. Los parámetros del vector de Stokes representan intensidades. Además, todos esos elementos son reales, a diferencia del vector de Jones que es complejo.

Aunque la notación varía, la representación del vector de Stokes es

$$S = \begin{pmatrix} I \\ Q \\ U \\ V \end{pmatrix} = \{I, Q, U, V\}^* \quad \text{ec.2.26}$$

* *los paréntesis {} representan el vector de Stokes en su forma horizontal*

Los elementos del vector de Stokes son definidos como siguen:

$I \equiv$ Intensidad total

$Q \equiv I_0 - I_{90}$ = es la diferencia de las intensidades horizontal y vertical de las componentes linealmente polarizadas.

$U \equiv I_{+45} - I_{-45}$ = es la diferencia entre de las intensidades de las componentes linealmente polarizadas orientadas en $+45^\circ$ y -45° .

$V \equiv I_{rcp} - I_{lcp}$ = es la diferencia de las intensidades de las componentes circulares derecha e izquierda.

Si el vector de la luz para una luz completamente polarizada a lo largo del eje z es expresada en términos de un sistema de coordenadas cartesianas, entonces los parámetros de Stokes pueden ser mostrados como sigue

$$\begin{aligned} I &= A_x^2 + A_y^2 \\ Q &= A_x^2 - A_y^2 \\ U &= 2A_x A_y \cos \Delta \\ V &= 2A_x A_y \sin \Delta \end{aligned} \quad \text{ec.2.27}$$

Donde A_x y A_y son las amplitudes en los planos x y y respectivamente y $\Delta = \phi_x - \phi_y$ y cae en el rango de $-180^\circ < \Delta \leq 180^\circ$.

Es posible representar la luz no polarizada y parcialmente polarizada con un vector de Stokes, porque la luz no polarizada puede ser descrita por un vector eléctrico que en algún instante en el tiempo corresponde a un estado de polarización bien definida pero que fluctúa aleatoriamente entre diferentes formas de polarización sobre una escala de tiempo esta es muy pequeña comparada con la frecuencia de la luz. Así, sobre un relativo periodo de tiempo extendido, todas las inclinaciones de la polarización son promediadas y los haces aparecen no polarizados. Esta es representada en el vector de Stokes por un promedio de cada uno de los elementos del vector, así

$$\begin{aligned} I &= \langle I \rangle = \langle A_x^2 + A_y^2 \rangle \\ Q &= \langle I_0 - I_{90} \rangle = \langle A_x^2 - A_y^2 \rangle \\ U &= \langle I_{+45} - I_{-45} \rangle = \langle 2A_x A_y \cos \Delta \rangle \\ V &= \langle I_{rcp} - I_{lcp} \rangle = \langle 2A_x A_y \sin \Delta \rangle \end{aligned} \quad \text{ec.2.28}$$

Para una luz no polarizada los términos dependientes de la polarización Q , U y V desaparecían, a menos para la luz parcialmente polarizada $0 < (Q^2 + U^2 + V^2) < I$. La relación de retardo puede ser entendida si uno de los haces que componen una luz parcialmente polarizada, uno está completamente polarizado y el otro no está polarizado. La magnitud de la contribución de cada uno de esos haces al haz total determina el grado de polarización del haz total.

Para un haz completamente polarizado de intensidad unitaria, los parámetros de Stokes se pueden definir dentro de una esfera de radio unitario, así $Q^2 + U^2 + V^2 = 1$. Los puntos de la esfera tienen las coordenadas (Q, U, V) y corresponden a especificar los estados de polarización. Esta es la base del uso de la esfera de Poincaré para determinar los efectos de los retardadores sobre una luz polarizada.

Algunos ejemplos del vector de Stokes

En el caso de la luz polarizada horizontalmente o verticalmente es representada con las componentes X y Y, las componentes $+45^\circ$ y -45° que son de igual amplitud y las componentes rcp y lcp son también iguales en amplitud. Así, U y V son igualadas a cero. Además, para la polarización horizontal Q tendrá la intensidad I_0 , y para una polarización vertical Q será I_{90} . Así, para un haz de luz completamente polarizado es $Q^2 + U^2 + V^2 = I^2$, para un haz de luz horizontal I será igual a I_0 y para un haz de luz vertical I será I_{90} . El vector normalizado de Stokes para una luz polarizada horizontal y verticalmente será $S_0 = \{1 \ 1 \ 0 \ 0\}$ y $S_{90} = \{1 \ -1 \ 0 \ 0\}$, esto es para luz linealmente polarizada.

Para la luz linealmente polarizada a $+45^\circ$ o -45° , se tiene que en ambos casos los parámetros Q y V desaparecen, mientras que los valores de U es idéntica a Q en los casos de la polarización vertical y horizontal, estos son $S_{45} = \{1 \ 0 \ 1 \ 0\}$ y $S_{90} = \{1 \ 0 \ -1 \ 0\}$.

Y para los vectores de Stokes cuando la luz está polarizada circularmente a la derecha y a la izquierda será $S_{rcp} = \{1 \ 0 \ 0 \ 1\}$ y $S_{lcp} = \{1 \ 0 \ 0 \ -1\}$.

En el caso de la luz cuando está elípticamente polarizada el vector de Stokes estará caracterizada por su azimut α y la elipticidad $b/a \equiv \tan|\omega|$, así $S = \{1 \ \cos 2\omega \ \cos 2\alpha \ \cos 2\omega \ \sin 2\alpha \ \sin 2\alpha\}$.

Donde el a y b son los ejes menor y mayor de la elipse, el ángulo azimut es el ángulo formado por el eje mayor con el eje horizontal x . Así de nuevo se enfatiza que $-90^\circ < \alpha \leq 90^\circ$ y $-45^\circ < \omega \leq 45^\circ$. Hay que notar que Q , U y V tienen la forma de las coordenadas X , Y y Z de un punto caracterizado por las coordenadas esféricas polares 2ω y 2α . La forma general del vector de Stokes para una luz parcialmente polarizada es dada por la ecuación 2.27. Sin embargo, este puede ser expresado como la suma de un componente polarizado completamente y un componente no polarizado, descrito por $\{1 \ 0 \ 0 \ 0\}$. Al usar esta notación, uno debe definir *el grado de polarización DOP*. Como el nombre sugiere, DOP indica la fracción de la intensidad total que retiene una definida forma de polarización sobre un largo periodo de tiempo relativo a la frecuencia de la luz. Así un haz de luz parcialmente polarizada puede ser representada como las siguientes sumas de vectores de Stokes:

$$\begin{vmatrix} \langle A_x^2 + A_y^2 \rangle \\ \langle A_x^2 - A_y^2 \rangle \\ \langle 2A_x A_y \cos \Delta \rangle \\ \langle 2A_x A_y \sin \Delta \rangle \end{vmatrix} = \text{DOP} \begin{vmatrix} A_x^2 + A_y^2 \\ A_x^2 - A_y^2 \\ 2A_x A_y \cos \Delta \\ 2A_x A_y \sin \Delta \end{vmatrix} + (1 - \text{DOP}) \begin{vmatrix} A_x^2 + A_y^2 \\ 0 \\ 0 \\ 0 \end{vmatrix} \quad \text{ec.2.29}$$

Para un haz normalizado, el vector equivalente será

$$\text{DOP} \begin{vmatrix} 1 \\ \cos 2\omega \cos 2\alpha \\ \cos 2\omega \sin 2\alpha \\ \sin 2\omega \end{vmatrix} + \begin{vmatrix} 1 - \text{DOP} \\ 0 \\ 0 \\ 0 \end{vmatrix} \quad \text{ec.2.30}$$

Definición de la matriz de Mueller

La luz es representada en términos de su vector de Stokes, para predecir cuantitativamente el efecto de un polarizador o de un retardador en ese vector, como en el cálculo de Jones, se asume que al final el vector está linealmente relacionado a él vector columna inicial, es decir

$$\begin{aligned} I' &= m_{11} I + m_{12} Q + m_{13} U + m_{14} V \\ Q' &= m_{21} I + m_{22} Q + m_{23} U + m_{24} V \\ U' &= m_{31} I + m_{32} Q + m_{33} U + m_{34} V \\ V' &= m_{41} I + m_{42} Q + m_{43} U + m_{44} V \end{aligned} \quad \text{ec. 2.31}$$

Donde m_{ij} son los coeficientes determina las propiedades del elemento óptico encontrado. Se puede representar en forma matricial

$$\begin{vmatrix} I' \\ Q' \\ U' \\ V' \end{vmatrix} = \begin{vmatrix} m_{11} & m_{12} & m_{13} & m_{14} \\ m_{21} & m_{22} & m_{23} & m_{24} \\ m_{31} & m_{32} & m_{33} & m_{34} \\ m_{41} & m_{42} & m_{43} & m_{44} \end{vmatrix} \begin{vmatrix} I \\ Q \\ U \\ V \end{vmatrix} \quad \text{ec.2.32}$$

O puede ser reducido como $S' = M S$, donde M es la matriz de Mueller de un elemento óptico, es la matriz que transforma S dentro de S' [3].

La esfera de Poincaré

A continuación se muestra una descripción gráfica de la esfera de Poincaré. Cada punto de la esfera representa una única forma de polarización, simbolizadas por elipses, con elipticidad $\tan|\omega|$, azimut α y el giro dado por el signo de ω (los valores negativos corresponden a las formas de polarización con giro a la izquierda). La esfera de la figura 2.4 representa todas las posibles formas de polarización, por ejemplo, para la luz con polarización lineal es representada por puntos en el ecuador, las polarizaciones rcp y lcp son representadas en los polos sur y norte, la rep (polarización elíptica hacia la derecha) por todos los puntos en el hemisferio inferior y lep (polarización elíptica hacia la izquierda) por todos los puntos del hemisferio superior[2].

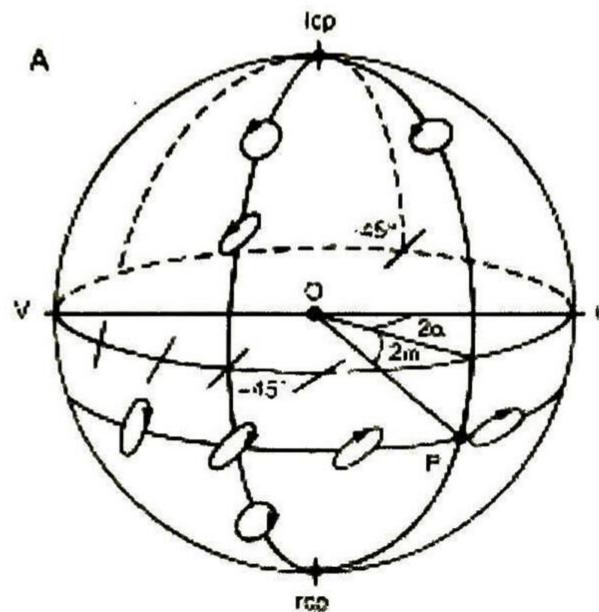


Figura 2.4 La esfera de Poincaré

La justificación del uso de la esfera Poincaré es para determinar los efectos de los retardadores sobre la luz polarizada. Está basada sobre la relación entre los puntos de coordenadas sobre la esfera y los parámetros (amplitud y fase) describen el vector del campo eléctrico de la luz. Si uno toma como el origen de un sistema de coordenadas cartesianas el centro de la esfera, entonces las coordenadas polares esféricas para algún punto P son

$$\begin{aligned}x &= \cos 2\omega \cos 2\alpha \\y &= \cos 2\omega \sin 2\alpha \\z &= \sin 2\omega\end{aligned}\tag{ec.2.32}$$

Además, como se muestra las coordenadas x , y y z son iguales a los parámetros de Stokes Q , U y V respectivamente.

Capítulo 3

Descripción general del prototipo

Introducción

En este capítulo se mostrará una lista de requerimientos que tuvo que cumplir el diseño de la tarjeta de adquisición de datos, tanto hardware como en software. Posteriormente, se dará un panorama completo acerca de los elementos que componen la tarjeta de adquisición de datos que forma parte del polarímetro. Además se describen algunos parámetros necesarios para determinar algunos componentes que conforman la tarjeta de adquisición de datos. También se muestra con detalle lo que existe en el mercado con respecto a componentes electrónicos. Así pues, todos estos detalles fueron tomados para dar una dirección al diseño.

Requerimientos del prototipo

A continuación se muestra cuales son los requerimientos del prototipo que debe de cumplir, tanto en hardware como en software.

Hardware:

- El sistema debe ser capaz de detectar las 6 señales ópticas y 2 señales eléctricas.
- Debe ser capaz de ajustar la ganancia de las etapas de amplificación.
- Tanto el software como el hardware deberán ser lo más sencillo posible teniendo como limitante un diseño de fácil mantenimiento y futuro escalamiento, sin olvidar una reducción en el costo total del sistema.
- El rango dinámico de la señal óptica de entrada será por lo general de $1\mu\text{W}$ mínimo hasta un máximo de 1 mW y típico de 0.1 mW .
- El software será capaz de calibrar el sistema.
- Se espera tener un hardware que reproduzca de forma fiel la señal que está entrando.

Software:

- Deberá desplegar en pantalla los siguientes resultados: parámetros de Stokes, esfera de Poincaré, mostrar la cantidad de corriente que recibe en cada canal de entrada del sistema.
- Debe realizar una rutina de calibración por medio del software.
- Selección del canal de entrada por software siendo necesario seleccionar una secuencia.
- Selección de la ganancia por software.
- Selección de la velocidad de muestreo.
- Selección de rango a la que se va trabajar.
- Se quiere además transferir los datos recibidos de la tarjeta a Excel o a una base de datos.
- Qué este bajo ambiente gráfico de Windows.

Descripción general

El sistema de adquisición de datos consiste de 6 entradas ópticas y 2 entradas eléctricas analógicas conectadas a la tarjeta de adquisición de datos, tiene la función de convertir las señales ópticas y eléctricas analógicas a señales digitales. Las 8 entradas son amplificadas por 2 etapas. La primera etapa consiste de un amplificador lineal para cada una de las entradas del sistema de adquisición de datos. La segunda etapa ayuda a amplificar la señal obtenida de la primera etapa. La ganancia de las dos etapas de amplificación puede ser seleccionada a través del software de la PC.

La señal eléctrica a la salida de los amplificadores es multiplexada en tiempo con un interruptor y entonces convertida a una palabra digital. Después, la palabra digital es transferida a la computadora para que sea procesada por un software. Todo el sistema es controlado por software[4]. Esto se ilustra en la figura 3.1.

Otra característica, es que la misma tarjeta de adquisición de datos se puede colocar otro tipo de sensores, por ejemplo, sensores de temperatura.

Características del sistema:

- El sistema consta de 2 partes fundamentales: hardware y software.
- El hardware consta de una tarjeta que será insertada en una ranura de la PC.
- El software (desarrollado en Visual) se encarga de controlar el sistema y despliega en pantalla la señal ya procesada.

Diagrama a bloques del circuito

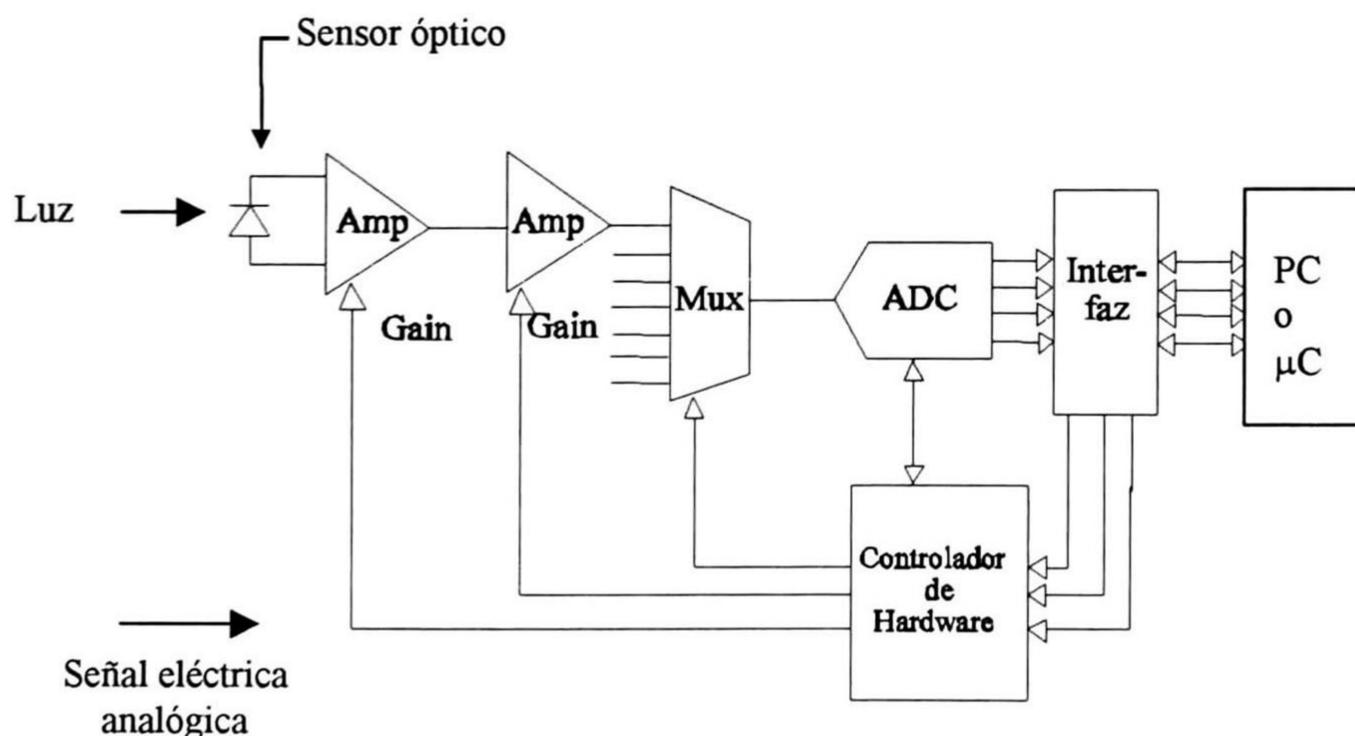


Figura 3.1 Diagrama a bloques del sistema de adquisición de datos óptico.

Elementos que componen un sistema de adquisición de datos

Un sistema de adquisición de datos se compone de 7 bloques fundamentales, cada bloque tiene un propósito primordial para que en su conjunto ayuden al buen funcionamiento del sistema de adquisición de datos.

Estos son:

- *Transductores*
- *Etapas de amplificación*
- *Multiplexor analógico*
- *Convertidor analógico - digital*
- *Interfaz*
- *Codificador de direcciones*
- *Controlador de hardware*

Transductores

Un transductor es un dispositivo que convierte un parámetro físico y sus variaciones, por ejemplo la temperatura o la presión, en un parámetro eléctrico, por ejemplo una variación de resistencia o de voltaje[6].

Existen diferentes tipos de transductores por ejemplo:

1. Los fotodetectores, convierten niveles luminosos en niveles de resistencias.
2. Los termistores, que convierten variaciones de temperatura en variaciones de resistencia.
3. Los medidores de presión, resistencias especialmente configuradas que producen una variación de resistencia proporcional a la presión mecánica que se les aplica.
4. Los termopares, uniones de metal diferentes que tienen una salida de voltaje proporcional a la temperatura que se les aplica.

En este caso solamente se hablará de los fotodetectores. Ahora bien, un fotodetector debe satisfacer los siguientes requerimientos para su ejecución y compatibilidad.

- *Alta sensibilidad a la operación de longitudes de onda.* La primera generación comienza con una longitud de onda (λ) entre $0.8\mu\text{m}$ y $0.9\mu\text{m}$ (compatible con láseres de AlGaAs y emisor LED). La segunda generación opera en una longitud de onda λ arriba de $1.1\mu\text{m}$ donde la atenuación y la dispersión son reducidas. Hay mucha actividad a lo largo de esta región de longitud de onda, especialmente λ entre $1.3\mu\text{m}$ donde la atenuación y la dispersión material puede ser minimizada. En la siguiente tabla los diferentes rangos que alcanzan los fotodiodos hechos de diferentes materiales.

Tipo de detector	$\lambda(\mu\text{m})$
Si	0.2 - 1.1
Ge	0.4 - 1.8
InAs	1.0 - 3.8
InSb	1.0 - 7.0
InSb (77K)	1.0 - 5.6
HgCdTe (77K)	1.0 - 25.0

Tabla 1. Rango de longitud de onda para los diferentes tipos de fotodiodos

- *Alta fidelidad.* Para transmisiones analógicas la respuesta del fotodetector debe ser lineal con respecto a la señal óptica sobre un amplio rango.
- *Gran respuesta eléctrica al recibir la señal óptica.* El fotodetector deberá producir un máximo de señal eléctrica para una dada cantidad de potencia óptica.

- *Corta repuesta de tiempo a conforme a un ancho de banda.* Los sistemas actuales están dentro de los cientos de MegaHertz. Sin embargo, es aparente que los sistemas futuros (fibra monomodo) operaran desde unos cuantos cientos de GigaHertz y posiblemente arriba.
- *Un mínimo de ruido introducido por el fotodetector.* La corriente oscura, el derrame de corriente y la conductancia deberán ser bajos. Además, los dispositivos con o sin ganancia deben de ser de bajo ruido.
- *Características de la estabilidad de desempeño.* Idealmente, las características de desempeño del fotodetector deberán ser independientes de los cambios de ambiente. Sin embargo los fotodiodos tienen características (sensitividad, el ruido, la ganancia interna) que varían con la temperatura y además la compensación para los efectos de la temperatura son pocos necesarios.
- *De tamaño pequeño.* El tamaño físico del detector debe ser pequeño para el eficiente acoplamiento de la fibra y permita el fácil empaquetamiento con la siguiente electrónica.
- *Alta confiabilidad.* El fotodetector debe ser capaz de operar constantemente por muchos años.
- *De bajo costo.* Las consideraciones económicas son todavía de gran importancia en sistemas de comunicaciones a gran a escala[7].

A continuación para facilitar la elección del fotodetector idóneo para cualquier aplicación específica, es necesario definir algunos parámetros que permitan comparar el rendimiento de igualdad de los fotodetectores.

La cantidad de eficiencia (η)

Es definida como la fracción de fotones incidentes los cuales son absorbidos por el fotodetector y genera electrones los cuales son colectados en las terminales del fotodetector.

$$\eta = \frac{\#de_electrones_colectados}{\#de_fotondes_incidentes} = \frac{r_e}{r_p} \left[\frac{e^- / s}{\rho / s} \right] \quad ec.3.1$$

La responsabilidad (R)

Es usada como parámetro para la transferencia característica del fotodetector.

$$R = \frac{I_p}{P_o} \left[\frac{A}{W} \right] \quad ec.3.2$$

Donde I_p es la cantidad de fotocorriente de salida en amperios y P_o es la potencia óptica incidente dada en Watts. Ahora bien, si consideramos la energía de un fotón $E = E_2 - E_1 = hf$, donde h es la constante de Plank que es igual a 6.26×10^{-34} J·s y f es la frecuencia, también considerando la razón de la fotocorriente de salida $I_p = \eta P_o e / hf$ se obtiene la responsabilidad que es

$$R = \frac{\eta e}{hf} = \frac{\eta e \lambda}{hc} \left[\frac{A}{W} \right] \quad ec.3.3$$

La corriente oscura

Todos los fotodetectores, sin importar el tipo, producen una señal de salida pequeña pero medible, inclusive en oscuridad total. La presencia de esta señal de fondo, o ruido, establece un límite inferior de la intensidad luminosa que es posible detectar. Para poder ser vista por el fotodetector, la luz incidente debe producir una salida más alta que la correspondiente a la señal de ruido. En los dispositivos semiconductores, las señales de fondo son generadas térmicamente: unos cuantos electrones son excitados hacia los niveles de conducción de energía a fin de producir una corriente de fondo denominada corriente oscura. Las corrientes oscuras suelen localizarse en la región que varía de picoamperes o nanoamperes.

El NEP (Noise Equivalent Power)

El NEP es definido como la potencia incidente a una particular longitud de onda λ con un contenido espectral requerido para producir una corriente igual a la corriente de rms de ruido dentro de un ancho de banda unitario.

$$\text{NEP} = P_o \cong \frac{2hc}{\eta\lambda} \quad \text{para } I_p \gg I_d \quad \text{ec.3.4}$$

y

$$\text{NEP} = P_o \cong \frac{hc(2eI_d)^{1/2}}{\eta e \lambda} \quad \text{para } I_p \ll I_d \quad \text{ec.3.5}$$

Donde I_d es la corriente oscura, en la primera ecuación se asume que la corriente del fotodiodo domina a la corriente oscura, mientras que en la segunda la corriente oscura domina a la corriente del fotodiodo.

La especificación de la NEP no es directa, ya que varía con el ancho de banda, el área y la temperatura del detector. Para eliminar la dependencia con respecto al ancho de banda, la NEP suele expresarse como una función inversa de la raíz cuadrada del ancho de banda. En fotodetectores de calidad presentan valores de NEP aproximadamente de 10^{-12} a 10^{-14} $\text{W}\cdot\text{Hz}^{-1/2}$ [8].

La Detectividad (D)

La detectividad es definida como la inversa del NEP.

$$D = 1/\text{NEP} \quad \text{ec.3.6}$$

La Detectividad Específica (D^*)

Es el producto de la detectividad con la raíz cuadrada del área activa del fotodiodo. Por lo general, mientras más alto sea el valor de D^* mejor será la libertad del detector con respecto al ruido de fondo[3].

$$D^* = D A^{1/2} \quad \text{ec.3.7}$$

La Sensibilidad (S)

Es la magnitud de la señal eléctrica de salida de un fotodetector en respuesta a un flujo de luz específico suele expresarse en términos de su *sensibilidad S*, que se define como

$$S = i_p / \Phi$$

o

$$S = V_p / \Phi$$

ec.3.8

Donde i_p es la corriente de salida del fotodetector, V_p es el voltaje de salida y Φ es el flujo de luz incidente.

La corriente generada por los fotones puede deducirse al considerar lo que sucede cuando un haz de luz de longitud de onda λ irradia un fotodetector. La velocidad de fotones incidentes que llegan al fotodetector se obtiene al dividir el flujo luminoso total entre la energía de un solo fotón, es decir,

$$n_p = \frac{\Phi}{W_{\text{fot}}} = \frac{\Phi \lambda}{hc} \quad \text{ec.3.9}$$

La velocidad de producción de fotoelectrones se obtiene multiplicando la velocidad de fotones incidentes por la eficiencia cuántica η de la superficie fotosensible. Por tanto,

$$n_e = \frac{\eta \Phi \lambda}{hc} \quad \text{ec.3.10}$$

Por consiguiente, al combinar la velocidad de producción de fotoelectrones con la carga sobre un electrón se obtiene la fotocorriente generada, es decir,

$$i_p = \frac{\eta \Phi \lambda}{hc} q \quad \text{ec.3.11}$$

A partir de la ecuación 3.11 se concluye que la sensibilidad del fotodetector [8] es

$$S = \frac{\eta \lambda q}{hc} \quad \text{ec.3.12}$$

El fotodiodo de unión

El fotodiodo básico no es más que un diodo pn cuya unión está expuesta a la luz incidente. En condiciones de equilibrio, es decir, sin potencial o iluminación externos aplicados, a través de las áreas agotadas sobre cada lado de la unión pn existe una barrera de energía $E = qV_0$. La barrera impide efectivamente la difusión de los portadores mayoritarios a través de la unión, excepto para un pequeño número cuya energía es mayor que la de la barrera. Esta pequeña cantidad de difusión de portadores mayoritarios es equilibrada por una cantidad igual de deriva de portadores minoritarios en dirección opuesta, en virtud del campo eléctrico a través de la unión. Los portadores minoritarios son generados térmicamente y caen sobre la barrera de potencial en lados opuestos de la unión. La corriente de los portadores mayoritarios de p a n es anulada por la corriente de los portadores minoritarios de n a p. El resultado es que a través del diodo no hay flujo de corriente neto. Esto se muestra en la bien figura 3.2. Bajo iluminación, este equilibrio es perturbado: se crean pares de electrón hueco en la región de agotamiento y son barridos por la diferencia de potencial a través de la unión. Los electrones son atraídos hacia la banda de conducción del tipo n, y los huecos, hacia la banda de valencia de tipo p. En este momento son posibles dos modos de operación, dependiendo de sí el diodo es operado sin voltaje aplicado, el *modo fotovoltaico*; o con un voltaje invertido aplicado y el *modo fotoconductor*, como se muestra en la figura 3.3.

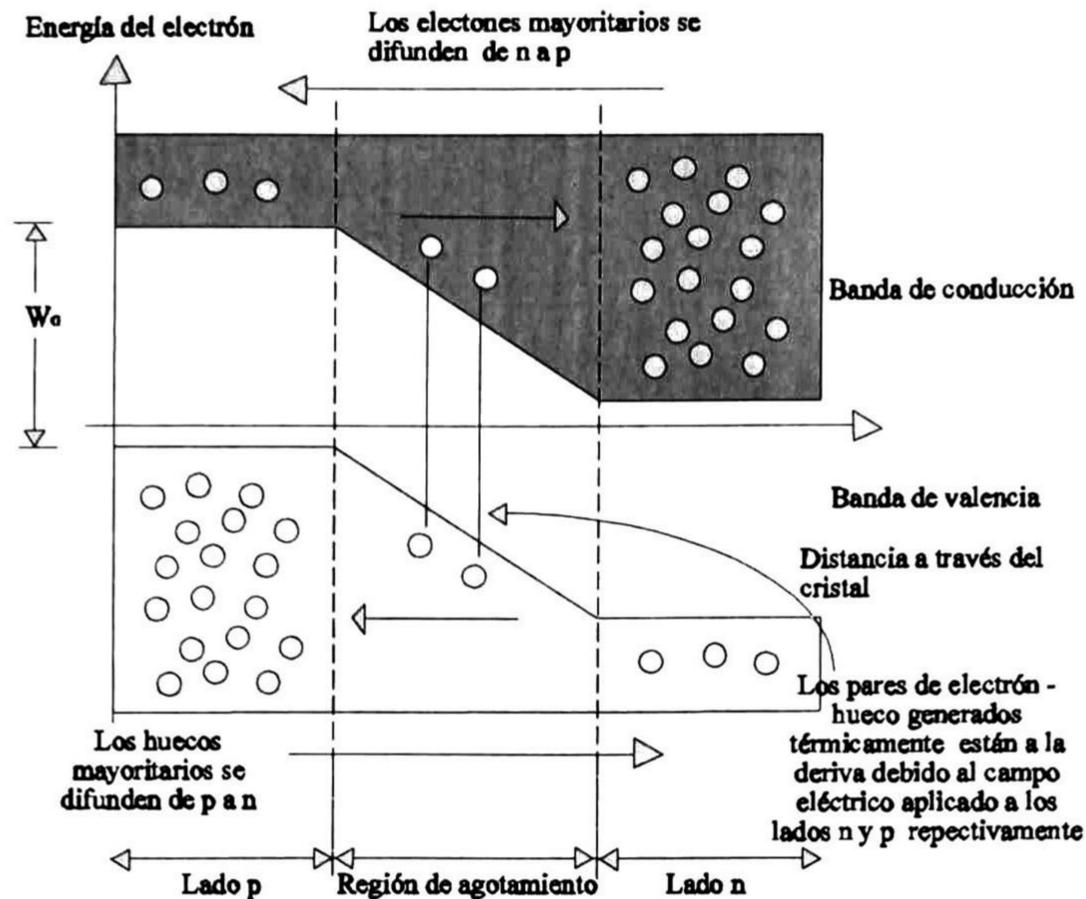


Figura 3.2 Fotodiodo de unión pn sin irradiación.

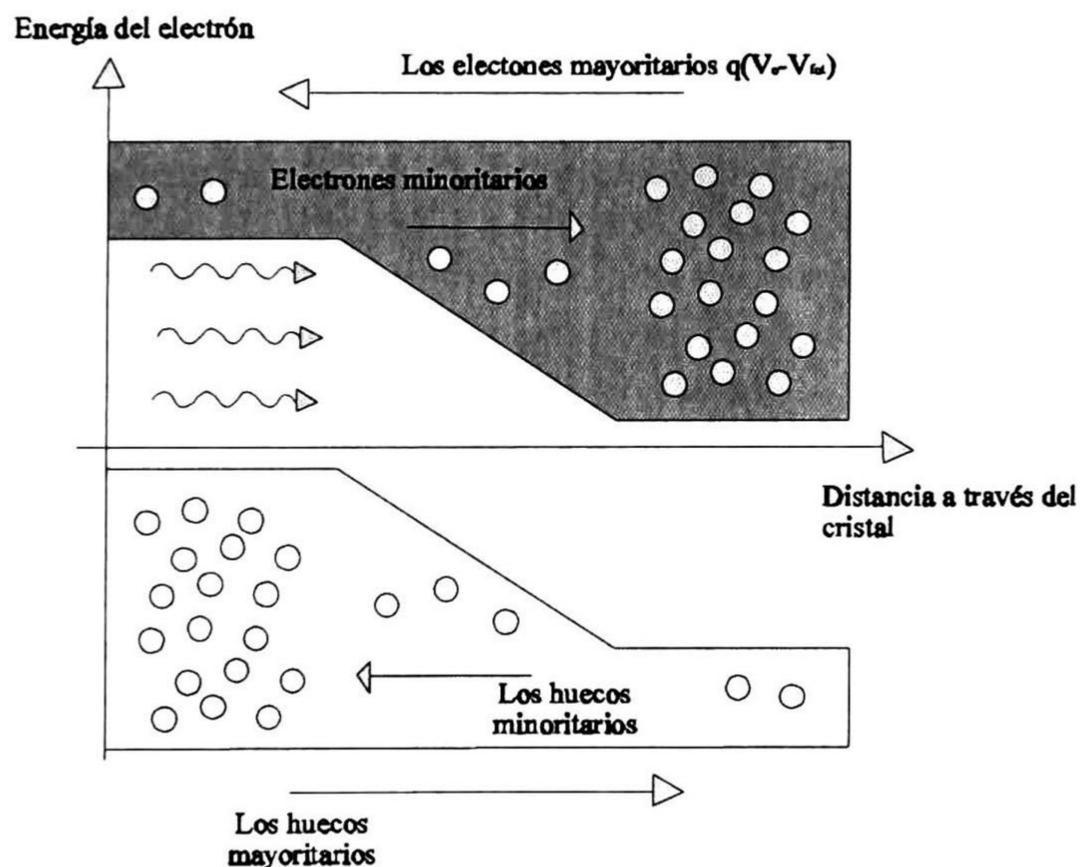


Figura 3.3 Fotodiodo de unión pn irradiado en el modo de fotoconducción.

Modo fotovoltaico

En el modo fotovoltaico, el diodo es operado en circuito abierto. Los pares de electrones – huecos generados se separan y desplazan a la deriva hacia lados opuestos de la capa de agotamiento. Dado que los electrones son atraídos hacia el lado n y los huecos hacia el lado p, una corriente inversa fotoinducida i_{fot} fluye a través del diodo del lado n al lado p. El efecto de este comportamiento es que la barrera de energía es reducida con respecto a su valor de equilibrio. Ahora, más portadores mayoritarios son capaces de cruzar la unión, es decir, los huecos cruzan de p a n y los electrones de n a p, creando una corriente directa a través del diodo. Dado que el diodo está en circuito abierto, la corriente de fotones debe equilibrar exactamente la corriente

directa. No fluye corriente neta y, por consiguiente, la caída en la barrera de energía es vista como un voltaje directo a través de los extremos del diodo. Esta señal es la que se mide, y de ella se deriva la denominación de este modo de operación. La corriente neta que fluye a través del diodo está dada, por tanto, como la diferencia entre la corriente directa i_{dir} debida a la polarización directa inducida y a la fotocorriente inversa i_{fot} . Ya se ha mencionado que el total es cero, por lo que

$$I_T = i_{dir} - i_{fot} = 0 \quad \text{ec.3.13}$$

La corriente directa i_{dir} es expresada mediante la ecuación del diodo como

$$i_{dir} = i_o e^{qV_{fot}/KT} \quad \text{ec.3.14}$$

combinando las ecuaciones 3.13 y 3.14 se tiene

$$I_T = i_o e^{qV_{fot}/KT} - i_{fot} \quad \text{ec.3.15}$$

Por lo tanto, el fotovoltaje medible a través de los extremos del fotodiodo está dado por

$$v_{fot} = (kT/q) \ln(i_{fot}/i_o) \quad \text{ec.3.16}$$

como se demostró, la ecuación 3.12 donde la corriente generada por los fotones en un detector es una función lineal del flujo de luz y por ello, el voltaje desarrollado a través de un circuito abierto es una función logarítmica del flujo, como se demuestra a continuación

$$v_{fot} = (kT/q) \ln(\eta \phi \lambda q / i_o hc) \quad \text{ec.3.17}$$

Ahí radica la principal desventaja del modo fotovoltaico en la detección de luz: la relación entre la luz incidente y la señal de salida es no lineal. Además, dado que los portadores de carga sólo son detectados mientras se encuentran a la deriva, afectados por el campo interno, hacia sus contactos respectivos, la velocidad de la respuesta depende del grosor del diodo y suele ser lenta. El principal beneficio a obtener de la operación fotovoltaica es el bajo ruido debido a la ausencia de corriente de fuga.

Modo fotoconductor

Cuando una unión pn es operada bajo potencial invertido, es decir, si la terminal positiva de la batería se conecta con el lado n y la terminal negativa se conecta al lado p, entonces los electrones en el lado n son arrancados de la región de agotamiento y los huecos son atraídos del lado p. Esto deja más iones fijos de ambos tipos en la región de agotamiento, provocando su ensanchamiento. Por consiguiente, la barrera de energía aumenta según el potencial aplicado. El flujo de portadores mayoritarios de cualquier tipo es detenido y la única corriente que puede circular es la corriente inversa i_o debida a portadores minoritarios generados térmicamente.

Bajo iluminación, los pares electrón hueco fotogenerados vuelven a ser "barridos" por el campo eléctrico interno a través de la unión y constituyen una corriente inversa de fotones i_{fot} en la misma dirección que la corriente de fuga generada térmicamente. Ahora puede verse el beneficio más importante del modo fotoconductor: lo que constituye la señal de salida la señal de salida medida es la corriente generada por fotones, y no la caída de voltaje a través del diodo. Por consiguiente, se tienen una señal de salida que es una función lineal del flujo luminoso incidente, en donde

$$i_{fot} = \frac{\eta \phi \lambda q}{hc} \quad \text{ec.3.18}$$

La operación fotoconductor da por resultado mayor velocidad de respuesta que la fotovoltaica. Debido a la amplia región de agotamiento y, por tanto, mayor campo eléctrico, se reduce el tiempo de tránsito para que los portadores de carga lleguen a sus electrodos respectivos. La principal desventaja del modo fotoconductor es el ruido incrementado debido a la siempre presente corriente de fuga[8]. La respuesta corriente - voltaje de una unión pn irradiada se muestra en la siguiente figura 3.4 para los modos fotovoltaico y fotoconductor. Sin iluminación, la respuesta del diodo es como se muestra en las curvas características y corresponde a la situación descrita por la ecuación 3.14. Al incrementar al voltaje directo, la corriente directa a través del diodo aumentará como se muestra, mientras que bajo potencial inverso la única corriente que circula es la corriente de fuga inversa i_0 . Al incrementar la irradiancia, la corriente inversa generada por fotones aumenta hasta i_{fot} y toda la curva se desplaza hacia abajo en esta cantidad. La caída de voltaje directo a través del diodo de circuito abierto para una irradiancia específica está dada por el punto de intersección de la curva con el eje de voltaje en $i = 0$.

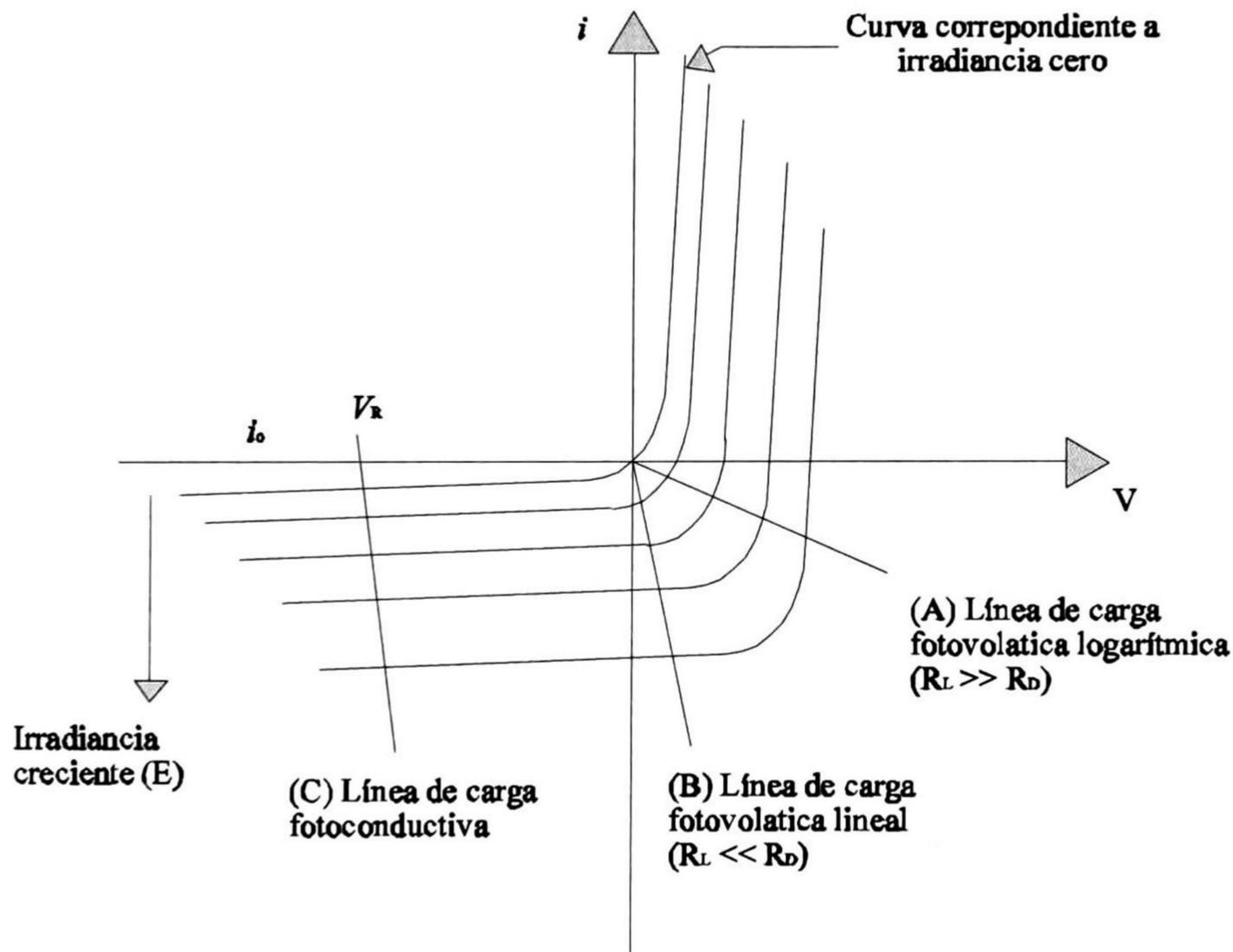


Figura. 3.4 Respuesta corriente - voltaje de una unión pn bajo irradiación.

Circuitos con fotodiodos

Para diseñar un circuito para operación como fotodiodo, es necesario saber desde el principio si se desea operación fotoconductor o fotovoltaica: en otras palabras, si se requiere linealidad y alta velocidad o bajo ruido y sensibilidad.

El circuito más simple para operación fotovoltaica es simplemente una combinación diodo - resistencia en paralelo, como en la figura 3.5. El resistor de carga debe elegirse de modo que sea mayor que la resistencia dinámica del diodo (por ejemplo $10G\Omega$), para asegurar que sea mayor que la línea de carga sea casi paralela al eje de voltaje.

La respuesta de salida es claramente no lineal, aunque presenta aceptable sensibilidad y es posible obtener salidas razonables a bajas irradiancias. La respuesta no lineal puede superarse en alguna medida mediante el empleo de un valor bajo del resistor de carga, de aproximadamente $1\text{ k}\Omega$, que tiene el efecto desplazar la línea de carga hasta hacerla casi paralela al eje de la corriente como se muestra en la figura 3.4. Es evidente que lo anterior permite un intervalo dinámico más amplio, aún a costa de la sensibilidad a baja irradiancia. Un método alternativo para obtener una baja resistencia de carga es utilizar las propiedades de “tierra virtual” de un amplificador operacional en las terminales de entrada como se muestra en la figura 3.6. Este circuito mantiene la característica de bajo ruido del modo fotovoltaico, pero los tiempos de respuestas siguen siendo deficientes.

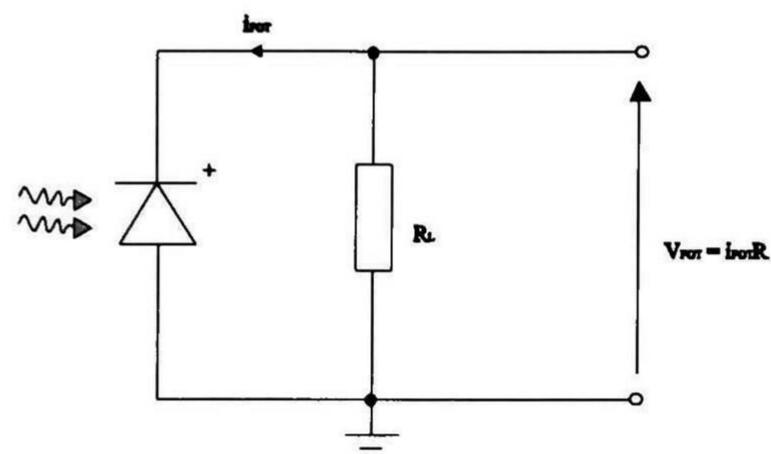


Figura 3.5 Fotodiodo conectado en modo fotovoltaico, circuito sencillo respuesta logarítmica

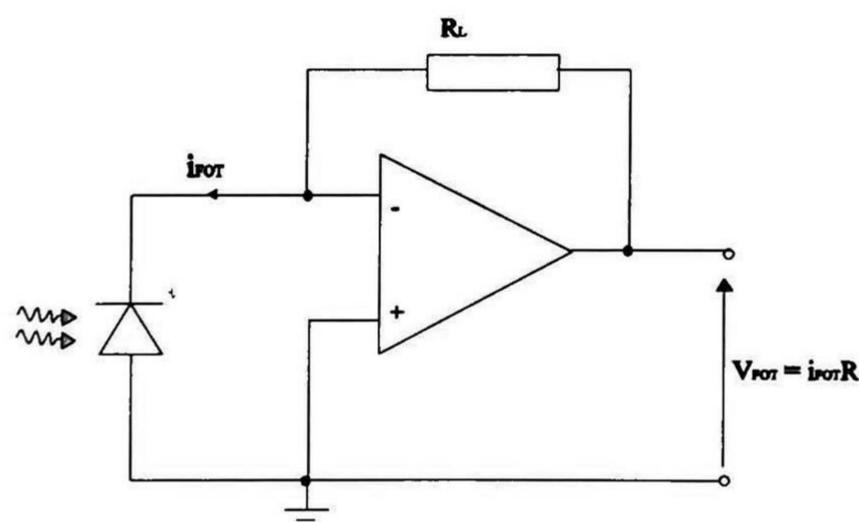


Figura 3.6 Fotodiodo conectado en modo fotovoltaico, respuesta lineal

Para la operación en modo fotoconductor cualquiera de los circuitos de la figura 3.7 es idóneo. En la cadena básica “diodo - resistencia”, la línea de carga es determinada por la elección del potencial de polarización y la resistencia de carga. Para asegurar la respuesta lineal sobre el máximo intervalo dinámico posible, R_L debe ser lo más baja posible en comparación con la resistencia dinámica del diodo. En el circuito basado en el amplificador operacional, figura 3.8, la corriente de salida es alimentada

directamente hacia la entrada negativa del amplificador. Entonces, el circuito funcional como un amplificador de transconductancia [8 y 9].

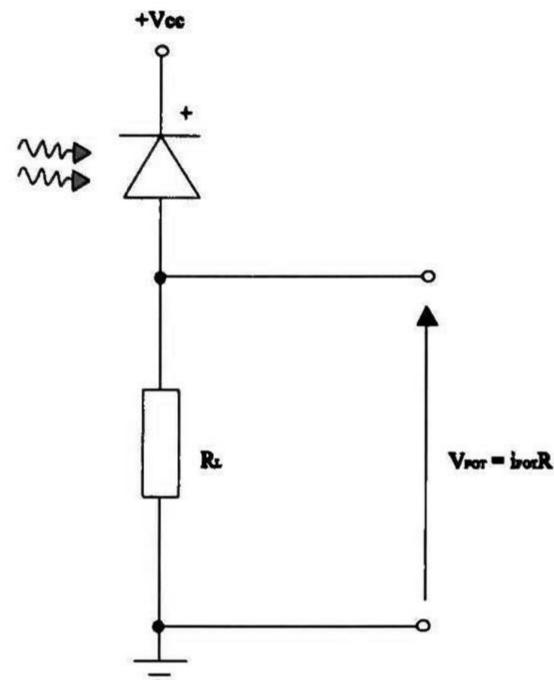


Figura 3.7 Fotodiodo conectado en modo fotoconductor, circuito sencillo

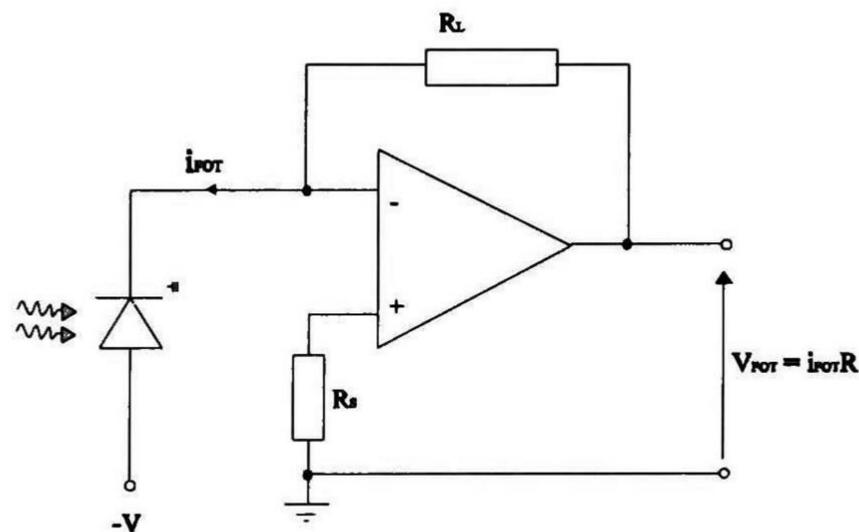


Figura 3.8 Fotodiodo conectado en modo fotoconductor, circuito basado en un amplificador operacional

Selección de ganancia

En un sistema de adquisición de datos requiere sin excepción de más de una ganancia de ajuste. Cada uno de los canales posee una ganancia independiente de la otra. Como su nombre implica, la ganancia programada se define como la ganancia que puede ser programada a través del software. Sin embargo, algunos productos programables no son mejores que los productos con puentes físicos porque estos aseguran una ganancia a un determinado canal de manera constante. Sin embargo, la ventaja que ofrece la ganancia programada, es que el software sobrepasa en mucho a los puentes porque se puede cambiar la ganancia rápidamente a la velocidad de unos cuantos milisegundos [10].

Los amplificadores que se seleccionaron, fueron unos amplificadores de instrumentación. Los amplificadores de instrumentación son usados para medir pequeños voltajes diferenciales montados sobre un voltaje en modo común que a menudo es más grande que el diferencial. Los amplificadores de instrumentación

requieren entradas diferenciales, proporcionan una alta ganancia, poco desajuste, un alto RRMC (normalmente 80 dB). El alto RRMC es necesario porque la señal analógica que se amplifica viaja a menudo sobre una señal de modo común más elevada [6]. En la actualidad, los amplificadores de instrumentación han pasado de los circuitos combinados de resistencias y amplificadores a circuitos integrados con la capacidad de programar su ganancia por software, es decir, que dentro de un solo circuito se tiene la capacidad de amplificar su ganancia por medio de líneas de control, estas líneas de control son compatibles a las tecnologías TTL o CMOS [10]. Las aplicaciones de los amplificadores de instrumentación son muy amplias, por ejemplo, en sistemas de adquisición de datos, instrumentación médica, tarjetas analógicas de propósito general, etc.

Multiplexor

La tecnología de multiplexeo es ampliamente usado en el sistema de adquisición de datos. El multiplexeo o llamado también “scanning” o “muxing” puede ser implementado usando 2 aproximaciones: los relays o estado sólido. El tipo relay puede conmutar cientos de voltios mientras provee un alto aislamiento entre canal y canal. Además, conmutan a velocidades que exceden los 500 Hz. La conmutación de estado sólido es una reciente innovación, e involucra transistores de efecto de campo (FET) dentro de circuitos integrados dispuestos en arreglo de switches y multiplexores. Además, los circuitos integrados ofrecen alta velocidad de conmutación y un número infinito de ciclos de conmutación. Es limitada a una señal de entrada de rango de -10V a +10 V o +20 V. El propósito del multiplexor en el sistema de adquisición de datos es de conmutar las diferentes entradas analógicas en un sólo canal para ser procesada en una etapa posterior. Para un diseño de un sistema de adquisición de datos, supongamos que se tienen 8 canales de entrada aplicados para una señal analógica con componentes de frecuencia de 2 KHz llamadas para una razón de muestreo 10 veces mayor. Esto requiere una velocidad de multiplexeo de 160 KHz (8 canales x 2KHz x 10 muestras/Hz) [10].

Convertidor Analógico - Digital

El convertidor analógico - digital tiene como función la de convertir un nivel de la señal analógica en una palabra digital. Para determinar sus principales parámetros, el término desempeño es tomado generalmente como velocidad y resolución. Para los convertidores analógicos - digitales (ADC's) la velocidad se refiere al número de veces por segundo en que se puede convertir una señal analógica a una palabra digital, usualmente, especificada como muestras por segundo. Los ADC's más rápidos pueden desarrollar 1 Gigamuestra por segundo. La resolución es el número discreto de niveles dentro del cual la amplitud de la señal de entrada debe ser dividida, referida en términos de bits de resolución. La resolución altamente especificada en ADC's monolíticos es de 16 bits y 18 bits en varios circuitos integrados. Desafortunadamente, la razón de muestreo y la resolución tienden a ser mutuamente exclusivas. Ejemplo, en ADC's de 6 y 8 bits pueden llegar a una velocidad de hasta 1 Gigamuestra por segundo, en ADC's de 10 bits puede llegar hasta 100 Megamuestras por segundo y en ADC's de 16 bits su velocidad máxima es de 150 Kilomuestras por segundo. Existen dos factores a considerar: el ruido y la distorsión en los bits menos significativos de resolución, la relación de muestreo y el consumo de potencia.

En el primer factor, por la diferencia de amplitud de los niveles adyacentes el resultado de la palabra digital decrece, en el segundo, entre más bajo el ruido poco efecto sobre los bits menos significativos. El número efectivo de bits (ENOB) en un ADC está en función de la razón señal a ruido y la distorsión introducida al ADC mismo. Este parámetro aparece como especificación llamada SINAD (se encuentra en las hojas de datos) es la razón en decibeles de la señal a ruido total más la distorsión.

$$\text{ENOB} = \frac{\text{SINAD} - 1.8}{6.02} \times \text{número de bits de resolución} \quad \text{ec.3.19}$$

Otro factor del que dependen los ADC's es el ancho de banda de la señal de entrada. Una señal analógica no solo depende de la frecuencia fundamental, sino también de esta asociada a sus armónicas. Por ejemplo, una señal analógica a 50 MHz de ancho de banda a través de un ADC. El ADC deberá tener un ancho de banda de 100 MHz, de tal manera que pase la frecuencia fundamental y la segunda armónica de la señal analógica como mínimo[10].

Existen dos categorías de ADC's: los ADC's de muestreo y los ADC's sin muestreo. Los ADC's de muestreo se caracterizan por usar una señal de reloj para poder realizar la conversión de la entrada analógica a una palabra digital. Como ejemplos tenemos a los *ADC's de rampa digital, ADC's de aproximaciones sucesivas, ADC's de rampa digital ascendente/descendente (ADC de seguimiento), etc.*

Los ADC's sin muestreo no utilizan la señal de reloj para convertir la entrada analógica a digital, son más simples que los ADC's de muestreo, además de que requieren menos silicio para implementar y tienen un bajo precio, no dependen de circuitos de switcheo para su operación y tienen menor ruido interno. Como ejemplo tenemos los *ADC's paralelo o flash, ADC's Sigma – Delta* [11].

A continuación se muestran los desempeños de los convertidores de muestreo y no muestreo dado por algunos fabricantes de ADC's.

Alto desempeño de los ADC's de muestreo

Vendedor	4 bits	6 bits	8 bits	10 bits	12 bits	14 bits	16 bits	18 bits
Analog Devices		77 MS/s	200MS/s	100MS/s	65 MS/s	10 MS/s	200KS/s	
Analogic Data Conversion						2 MS/s	2 MS/s	144KS/s
Burr – Brown			40 MS/s	40 MS/s	40 MS/s			
Harris – Semi.	25 MS/s	200MS/s	500MS/s	60 MS/s	10 MS/s			
Linear T.			1 MS/s	500 KS/s	2.2 MS/s	800 KS/s		
Maxim	90 MS/s	90MS/s	500MS/s	100MS/s	30MS/s	300KS/s	85KS/s	
Micro Linear			20 MS/s	500KS/s	12 KS/s			
Micro Net.		100MS/s	150MS/s	40 MS/s	30 MS/s		100KS/s	
National	-				48 MS/s	-		
SPT		1 GS/s	1GS/s	100MS/s	30 MS/s	-		

Alto desempeño de los ADC's sin muestreo

Vendedor	14 bits	16 bits	18 bits	20 bits	22 bits	24 bits
Analog Devices	5mhz	2.5 MHz	150 Hz	15 Hz	2.6 Hz	
Analogic Data Conversion		Nota 1				
Burr - Brown	6 KHz	4 KHz	2 KHz	1KHz	500 Hz	10 Hz
Crystal Semi.		Nota 2				
Harris - Semi.		-				2KHz
Maxim	Nota 3		Nota 4			

Notas:

1. Analogic tiene un ADC de integración de 17 bits que desarrolla 300 conversiones por segundo.
2. Crystal ofrece una línea de convertidores Sigma -Delta de 16,18 y 20 bits diseñadas específicamente para aplicaciones de audio digital estereo.
3. Maxim tiene un convertidor Sigma-Delta para monitoreo de niveles de corriente directa.
4. Maxim tiene un convertidor de integración que desarrolla 16 conversiones por segundo[12].

El ADC de rampa digital

El ADC de rampa digital considerando una versión más sencilla, es el que emplea un contador binario como registro y permite que el reloj incremente el estado del contador un paso cada vez que $V_{AX} \geq V_A$, un DAC, una compuerta AND y un comparador, vea la figura 3.9. Este tipo de convertidor recibe el nombre ADC de rampa digital debido a que la forma de onda en V_{AX} es una rampa (en realidad es una escalera).

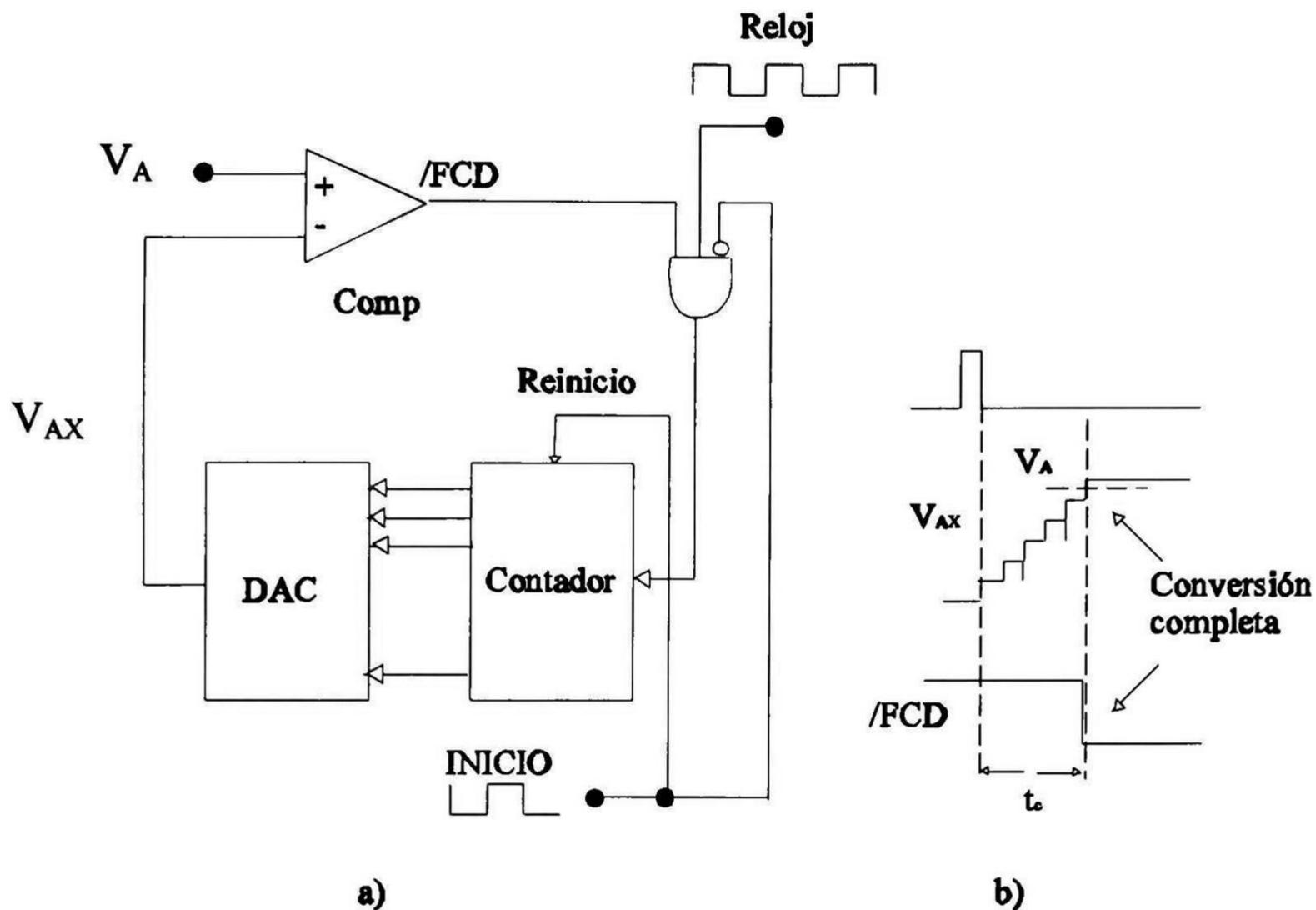


Figura 3.9 a) Diagrama del ADC de rampa digital, b) diagrama de tiempos.

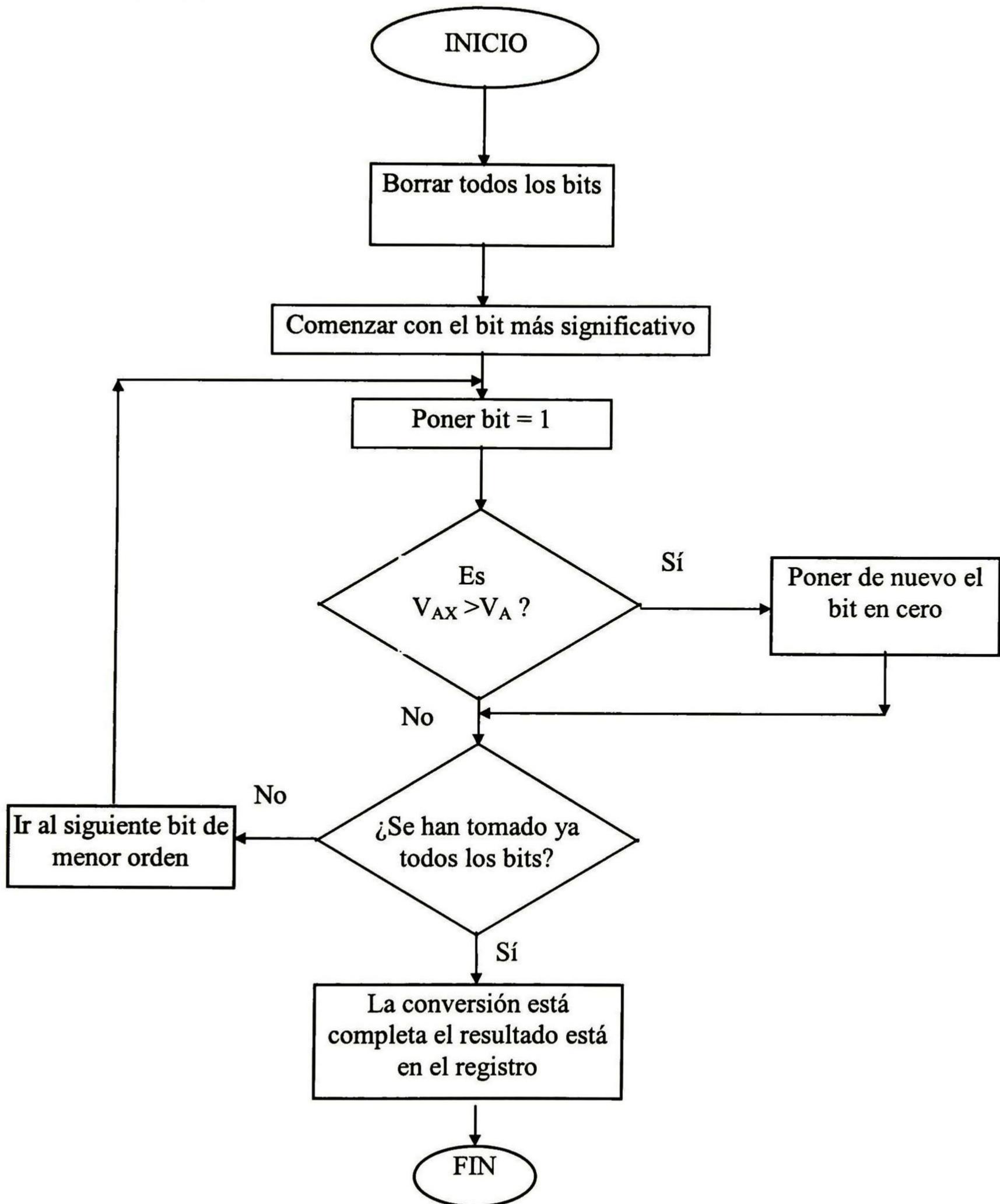
A continuación se muestran los pasos del funcionamiento de este tipo de ADC.

1. Se aplica un pulso de inicio para poner el contador a cero. El estado alto del pulso de inicio también inhibe el paso de los pulsos de reloj por la compuerta AND y de aquí hacia el contador.
2. Cuando las entradas del DAC son todos ceros, la salida de éste es $V_{AX} = 0$ voltios.
3. Dado que $V_A > V_{AX}$, la salida del comparador, $/FCD$ es alto.
4. Cuando INICIO regresa al estado bajo, se habilita la compuerta AND y los pulsos de reloj entonces pasan hacia el contador.
5. A medida que cambia el estado del contador, la salida del DAC, V_{AX} , aumenta un paso a la vez.
6. Este procedimiento continúa hasta que V_{AX} alcanza un paso que excede a V_A por una cantidad igual o mayor que el comparador, en ese momento $/FCD$ cambia hacia el estado bajo e inhibe el flujo de pulsos hacia el contador, motivo por el cual éste deja de contar.
7. El proceso de conversión ha terminado, lo que es señalado por la transición de alto a bajo de la señal de $/FCD$; el contenido del contador es la representación digital de V_A .
8. El contador digital retiene su valor hasta que el pulso de la señal INICIO de comienzo a otra conversión.

ADC de aproximaciones sucesivas

Los ADC's de aproximaciones sucesivas tiene una circuitería un poco más compleja que el ADC de rampa digital, pero el tiempo de conversión es más pequeño. Además, tienen un tiempo fijo de conversión que no depende de la señal analógica. La

configuración básica es similar al ADC de rampa digital. Sin embargo, no utiliza un contador para generar la entrada al DAC; en su lugar emplea un registro, figura 3.10. La lógica de control modifica bit por bit el contenido del registro hasta que el contenido de éste se convierte en el equivalente digital de la señal analógica de entrada V_A . La secuencia básica de operación está dada por un diagrama de flujos que se muestra a continuación.



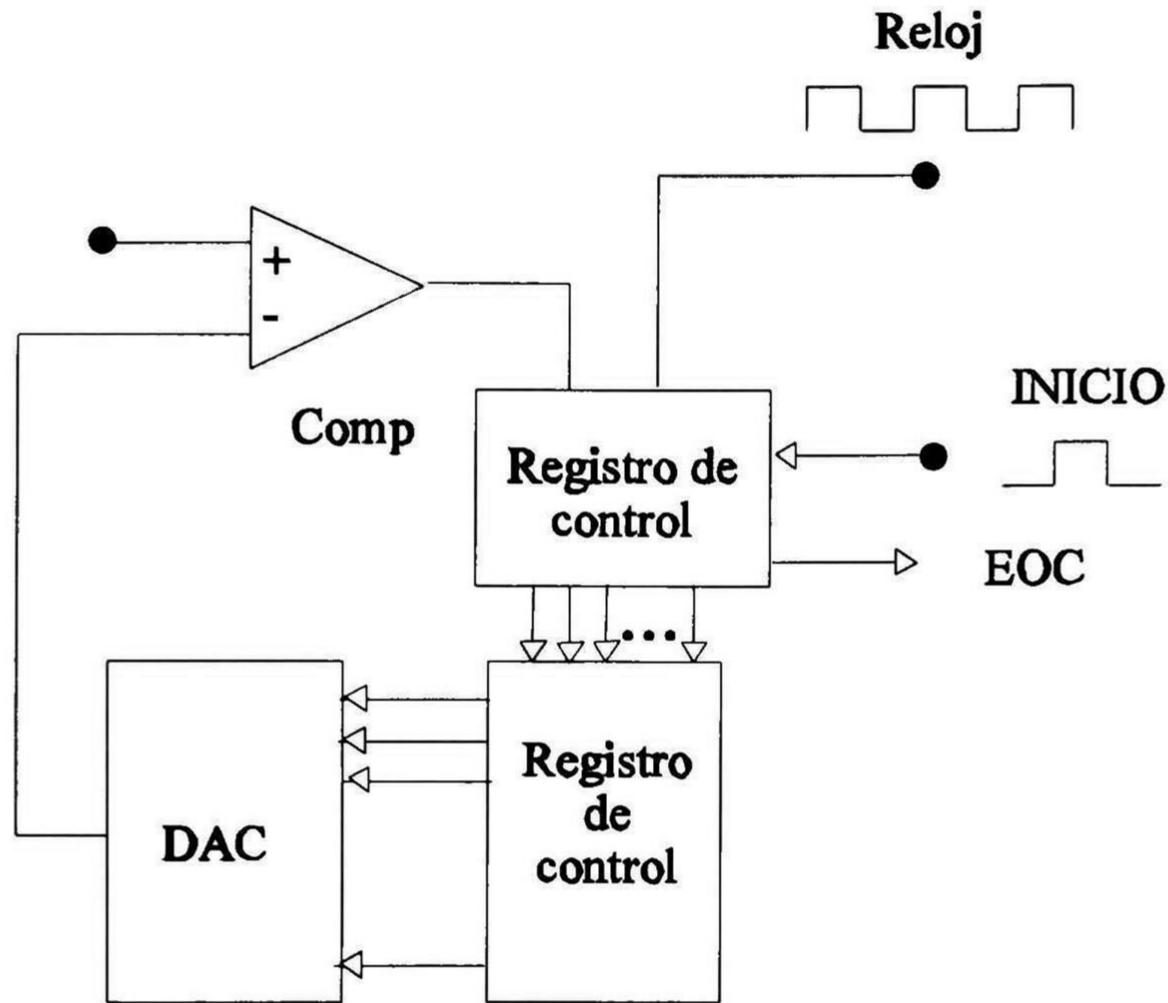


Figura 3.10 Diagrama del ADC de aproximaciones sucesivas.

Se pondrá como ejemplo un ADC de aproximaciones sucesivas de 4 bits con un tamaño de paso igual a 1 Voltio. Suponga que la entrada analógica es de $V_A = 10.4$ V. Primero, se borran todos los bits del registro y, con ello, los pone en 0; es así como $Q_3 = Q_2 = Q_1 = Q_0 = 0$. Lo anterior hace que la salida del DAC sea $V_{AX} = 0$ V, esto sucede en el tiempo t_0 , figura 3.11. Entonces la salida del comparador está en alto.

En el siguiente t_1 , la lógica de control pone el bit MSB del registro en 1, de forma que a la salida del registro se tiene $Q = 1000$. Esto hace que $V_{AX} = 8$ V. Dado que $V_{AX} < V_A$, la salida del comparador está en alto. Este nivel le indica a la lógica de control que la puesta del bit MSB no ha hecho que V_{AX} sea mayor que V_A ; por lo tanto el bit MSB se mantiene en 1.

Ahora la lógica de control avanza hacia el siguiente bit, Q_2 lo pone en 1 para producir a la salida del registro $Q = 1100$ y con ello $V_{AX} = 12$ V en t_2 . Dado que $V_{AX} > V_A$, la salida del comparador cambia al estado bajo. Esto indica a la lógica de control que el valor de V_{AX} es muy grande; por tanto, la lógica de control regresa el registro a $Q = 1000$ poniendo $Q_2 = 0$ en el tiempo t_3 . El siguiente paso ocurre en tiempo t_4 , instante en que la lógica de control pone en 1 el bit Q_1 de modo que a la salida del registro es $Q = 1010$ y $V_{AX} = 10$ V. Con $V_{AX} < V_A$, se pone el comparador en alto y le dice que mantenga Q_1 en 1. El paso final ocurre en t_5 , que es donde pone el bit Q_0 en 1 con lo que $Q = 1011$ y $V_{AX} = 11$ V. Dado que $V_{AX} > V_A$, el comparador cambia hacia al estado bajo indicando que V_{AX} es muy grande y entonces pone a Q_0 en 0. En este momento se han procesado todos los bits del registro, la conversión está completa y la lógica de control activa la señal EOC para indicar que en el registro se encuentra la equivalente digital de V_A .

En el modo de conversión antes descrito, la lógica de control recorre un bit del registro, uno a la vez y lo pone en 1, decide si lo mantiene o no y va hacia el siguiente bit. El procesamiento de cada bit requiere de un ciclo de reloj; por tanto, el tiempo total para un ADC de aproximaciones sucesivas de N bits son de N ciclos de reloj. Este tiempo de conversión siempre es el mismo, sin importar cuál sea el valor de V_A .

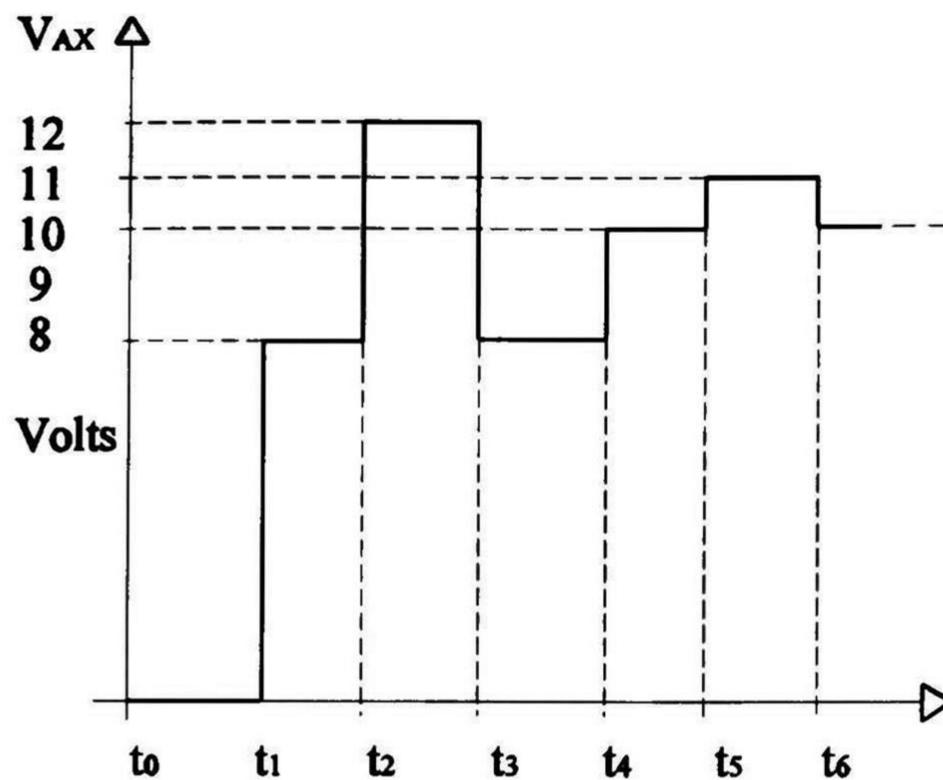


Figura 3.11 Diagrama de tiempo de ADC de aproximaciones sucesivas

El ADC paralelo o flash

El ADC paralelo o flash es el más rápido disponible en la actualidad, pero requiere de mucho más circuitería que los otros tipos de convertidores. Por ejemplo, un ADC paralelo de 6 bits requiere 63 comparadores de analógicos, uno de 8 bits necesita 255 comparadores y el de 10 bits requiere de 1023. El gran número de comparadores limita el tamaño de los convertidores paralelos. En la actualidad se encuentran en el mercado convertidores paralelos de dos a ocho bits. El principio de operación será de un convertidor de 3 bits, a fin de conservar la circuitería en un nivel funcional, vea la figura 3.12. Una vez que se entienda el convertidor de 3 bits. Supongamos que se tiene un convertidor de 3 bits y un tamaño de paso de 1 Voltio.

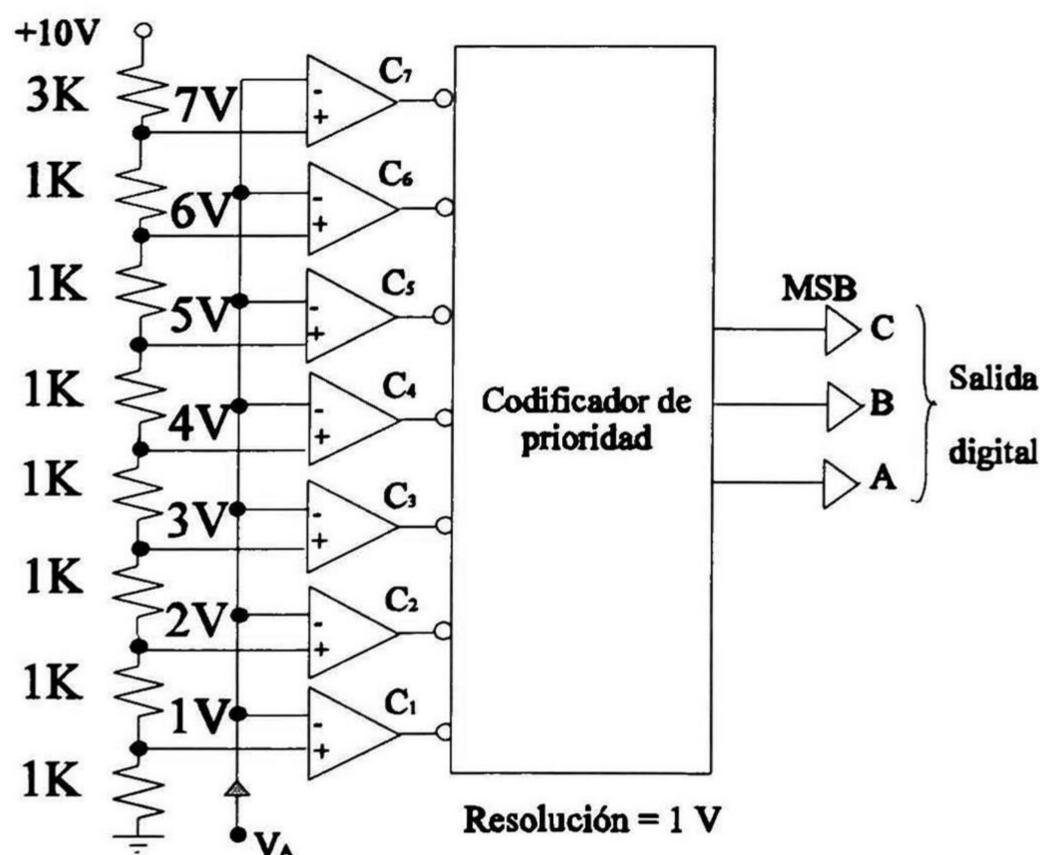


Figura 3.12 El ADC paralelo o flash de 3 bits

El divisor de voltaje fija niveles de referencia para cada comparador de manera que haya siete niveles correspondientes a 1 Voltio y la entrada analógica V_A se conecta a la otra de cada comparador.

Con $V_A < 1$ V, todas las salidas del comparador $C_1 - C_7$ serán altas. Con $V_A > 1$ V, una o más salidas del comparador serán bajas, ver tabla 3.3. Las salidas de los comparadores alimentan a un codificador de prioridad activo en bajo que genera una salida binaria correspondiente a la salida del comparador con el número más grande que es baja.

Entrada analógica	Salidas del comparador	Salida digital
V_A	C_1 C_2 C_3 C_4 C_5 C_6 C_7	C B A
0 - 1 V	1 1 1 1 1 1 1	0 0 0
1 - 2 V	0 1 1 1 1 1 1	0 0 1
2 - 3 V	0 0 1 1 1 1 1	0 1 0
3 - 4 V	0 0 0 1 1 1 1	0 1 1
4 - 5 V	0 0 0 0 1 1 1	1 0 0
5 - 6 V	0 0 0 0 0 1 1	1 0 1
6 - 7 V	0 0 0 0 0 0 1	1 1 0
> 7 V	0 0 0 0 0 0 0	1 1 1

Tabla 3.3 Tabla de entradas y salidas del ADC paralelo o flash de 3 bits

El tiempo de conversión del convertidor en paralelo no utiliza señal de reloj porque no requiere sincronización o secuenciación. La conversión se lleva a cabo de manera continua. Cuando cambia el valor de la entrada analógica, las salidas del comparador cambian y esto a su vez induce un cambio en la salida del codificador. El tiempo de conversión es el tiempo que debe transcurrir para que aparezca una nueva salida digital como respuesta a un cambio en V_A , y depende sólo de los retardos en la propagación de los comparadores que forman parte de la lógica del codificador. Por esta razón, los convertidores en paralelo tienen tiempos de conversión muy pequeños. Por ejemplo, el AD9002 de *Analog Devices*, que es un ADC de ocho bits, tiene un tiempo de conversión menor de 10 ns.

El ADC de rampa digital ascendente/descendente (ADC de seguimiento)

Como se ha visto, el ADC de rampa digital es relativamente lento debido a que el contador tiene que volver a ponerse en cero al inicio de cada conversión. La rampa escalonada siempre comienza en cero voltios y su nivel se incrementa paso hasta alcanzar un punto de conmutación donde V_{AX} es mayor que V_A , en dicho punto la salida del comparador cambia hacia el estado bajo. Esto en realidad desperdicia tiempo para volver a poner la rampa en cero e ir hacia el nuevo punto de conmutación. En el ADC de rampa digital ascendente/descendente utiliza un contador ascendente y descendente para reducir este tiempo desperdiciado. Este contador está diseñado para contar hacia arriba cada vez que la salida comparador indica que $V_{AX} < V_A$; cuando $V_{AX} > V_A$ el contador cuenta en forma descendente. De este modo, la salida del DAC siempre aumenta indicada por el valor de V_A . Cada vez que la salida del comparador cambia de estado, este hecho indica que V_{AX} ha pasado por el valor de V_A , que la equivalente digital de V_A se encuentra en el contador y que el proceso de conversión ha terminado [11].

Convertidores sigma - delta

Los convertidores sigma-delta llegan a ser cada vez más importantes en la conversión de datos. Su ventaja sobre los ADC's convencionales yace en su robustez a las imperfecciones de circuito, circuitería simple y fácil para la implementación en VLSI. La operación básica del convertidor sigma delta es la de trabajar fuera del valor de muestreo con resolución de amplitud. Específicamente, ellos convierten señales muchas veces más rápidas que el valor de Nyquist, pero usan un solo bit de resolución. Los filtros pasabajos se usan típicamente para recuperar la señal al rendimiento. Existen dos factores importantes que afectan el desempeño de los convertidores sigma - delta estos son la saturación y el tono. Los tonos son los picos fantasmales en la señal de banda base y especialmente limitan en aplicaciones de audio. El comportamiento de ciclo límite de los convertidores sigma delta con polos abiertos de bucle sobre el círculo unitario se ha analizado en varios artículos, por ejemplo, J. Bulzacchelli explota los resultados para mostrar que comportamiento de tono es mejorado por la mudanza del polo fuera del círculo unitario. La ubicación de los polos afecta el comportamiento de tonos de los convertidores sigma delta, también influye en las propiedades de saturación. La saturación es ocasionada por la gran amplitud o los estados internos ilimitados y limita el desempeño por reducir la relación Señal a Ruido (SNR) [13].

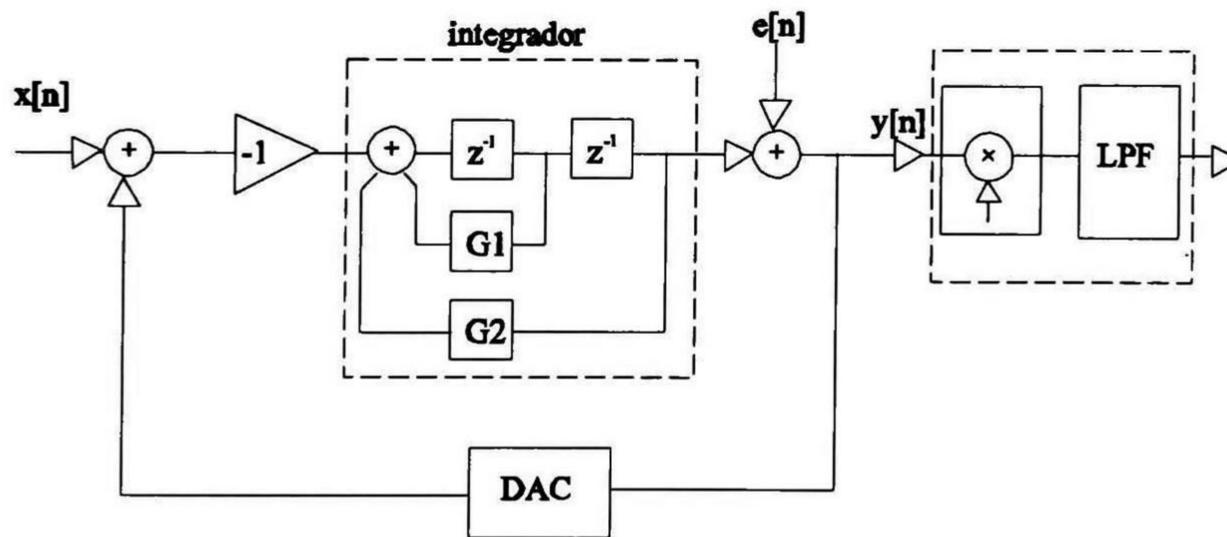


Figura 3.13 Convertidor Sigma - Delta de segundo orden

Los circuitos de muestreo y retención (S/H)

Otro circuito importante que poseen los ADC comerciales son *los circuitos de muestreo y retención (S/H)*, sin este circuito el proceso de conversión puede ser afectado desfavorablemente si el voltaje analógico varía durante el momento de conversión. Los circuitos de muestreo y retención son utilizados para tener constante el voltaje de entrada analógico en tanto la conversión se lleva a cabo. Un diagrama simplificado del circuito de muestreo y retención se muestra en la figura 3.14. El circuito S/H contiene un amplificador de entrada A_1 que presenta una alta impedancia a la señal analógica, y

tiene una impedancia de salida baja que puede cargar rápidamente el capacitor de retención, C_h . El capacitor será conectado a salida del amplificador A_1 cuando el interruptor digitalmente controlado esté cerrado. Esto se llama operación de muestreo. El interruptor estará cerrado el tiempo suficiente para que C_h se cargue al valor en curso de la entrada analógica. Cuando se abra el interruptor, C_h retendrá este voltaje de manera que la salida del Amplificador A_2 con una alta impedancia de entrada no descargará el voltaje del capacitor apreciablemente durante el momento de la conversión del ADC, de modo que el ADC recibirá esencialmente un voltaje de entrada de corriente directa[11].

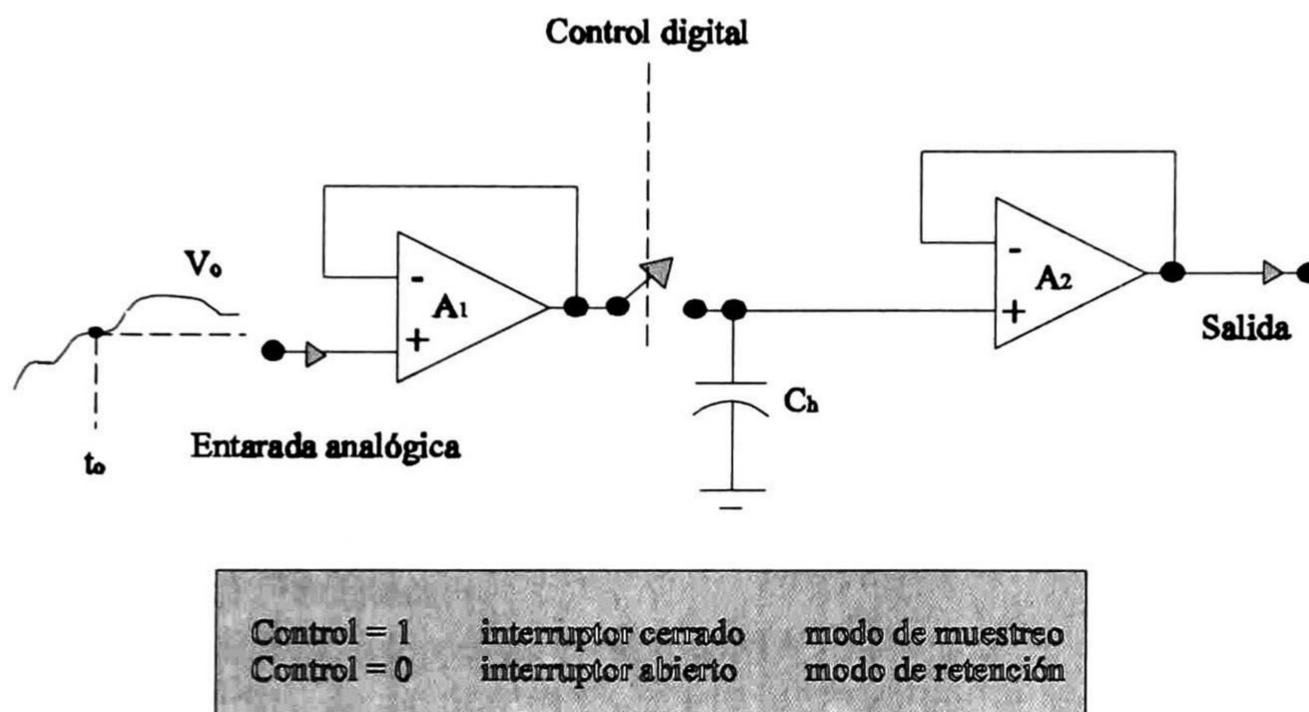


Figura 3.14 Diagrama simplificado de un circuito de muestreo y retención.

Interfaz

La función de la interfaz es de servir como medio de comunicación entre el sistema de adquisición de datos y la computadora.

A menudo nos encontramos conectores estándar de las computadoras, ocupadas por dispositivos diversos como impresoras, ratón, etc. Por ello, a la hora de controlar elementos externos a través de la computadora es recomendable poder disponer de una interfaz propia. A continuación, se explicará una breve descripción acerca del Bus ISA. Este Bus fue producido por muchos años sin ningún estándar formal. En años recientes, se formalizó el estándar llamado Bus ISA por (Industry Standard Achitecture) el cual fue creado, con una extensión llamada la Bus EISA (Extended ISA) que además ahora es estandarizada [14].

Descripción del Bus ISA.

El Bus de la PC tiene 62 contactos tipo borde de tarjeta, 31 para cada cara (A y B), en pasos de 0.1 pulgadas.

De las señales disponibles en él, destacan:

Clock: Salida. Es el reloj del sistema. Su frecuencia depende del tipo de aparato. Suele ser de 4,7,8,12 ó 16 Megahertzios; aunque puede llegar hasta 33 MHz en los sistemas 386.

- **Reset:** Salida. Se encarga de inicializar el sistema.
- **D0-D7:** Bus de datos: Son 8 líneas de Entrada y Salida.
- **A0-A19:** Bus de direcciones: Son 20 líneas que determinan el máximo de memoria de direcciones = 1 Megabyte. A0 es el bit menos significativo y el A19 el más significativo. Señales de salida generadas por el procesador o por el controlador DMA cuando éste toma el control. Contactos A12-A31 del Bus.
- **IRQ0-IRQ7.** Petición de interrupción: Entrada: Son 8 líneas que se utilizan para indicar al procesador que algún periférico requiere su atención. IRQ2 es la señal más prioritaria y IRQ7 la menos prioritaria.
- **/MEMR.** Salida. Indica a la memoria que el dato en el Bus ha sido leído. El signo / indica que está invertida, es decir que es activada en nivel bajo.
- **/MEMW.** Salida. Indica a la memoria que guarde el dato situado en el Bus.
- **/IOR.** Salida. Indica a los periféricos la lectura del dato situado en el Bus. Controlada por el procesador o por el controlador de DMA.
- **/IOW.** Salida. Indica a los periféricos la escritura del dato situado en el Bus. Controlada por el procesador o por el controlador de DMA.
- **DRQ1-DRQ2.** Entradas. Petición de DMA por los periféricos.
- **DAK0- DAK3.** Salidas. Reconocimiento de DMA. Activas en nivel bajo.
- **AEN.** Salida. Cuando es activa, el DMA controla el bus de direcciones, bus de datos y líneas de lectura / escritura.
- **T/C.** Salida. Se activa al terminar el ciclo DMA.
- 4 niveles de distintos de tensión +5, -5, +12, -12 voltios de corriente continua.
- **GND.** Líneas de tierras físicas [14 y 15].

Para poder acceder al Bus desde unas ranuras de expansión de la computadora, hay que utilizar determinadas direcciones de la memoria RAM. Para una tarjeta de aplicaciones propias, que utilice las líneas de acceso a periféricos y puertos, estas direcciones son las que van desde 300 a 31Fh (de 768 a 799 en decimal). Por tanto se dispone de 32 direcciones para realizar controles extremos. En cada uno de ellos podemos escribir/leer un byte, como se muestra en la Tabla 4 [15 y 16].

Rango Hexadecimal	Uso
000-00F	chip DMA 8237A-5
020-021	Interrupción 8259A
040-043	Timer 82853-5
060-063	PPI 8255A-5
080-083	Página de Registros DMA
0Ax	Registro mascarado NMI
0Cx	Reservado
0Ex	Reservado
100-1FF	No usable
200-20F	Control de Juego
210-217	Unidad de expansión
220-24F	Reservado
278-27F	Reservado
2F0-2F7	Reservado
2F8-2FF	Comunicación Asíncrona
300-31F	Tarjetas y prototipos
320-32F	Fixed disk
378-37F	Impresora
380-38C	Comunicaciones SDLC
380-389	Comunicaciones Sincronas Binarias (2)
3A0-3A9	Comunicaciones Sincronas Binarias (1)
3B0-3BF	Display monocromatico IBM
3C0-3CF	Reservado
3D0-3DF	Colores / Gráficos
3E0-3F7	Reservado
3F0-3F7	Diskette
3F8-3FF	Comunicación Asíncrona

Tabla 4 Mapa I/O de una PC IBM.

A continuación, se dará una breve descripción de la interfaz programable 8255. El 8255 es un dispositivo de entradas y salidas programable de propósito general. Diseñado para los microprocesadores 8008 y 8080. Posee 24 pines de entrada/salida, es decir 3 puertos (A, B, C) de 8 bits cada uno, y puede ser programado mediante tres diferentes modos de operación. En el Modo 0, provee una simple configuración entrada y salida para cada uno de los puertos. Los datos son simplemente leídos o escritos en un puerto específico. Además, el Puerto C puede ser configurado de manera bidireccional. En el Modo 1, provee una configuración para transferir datos de entrada/salida a un determinado puerto en conjunción con las señales strobes o señales de "handshaking". El puerto A y B se encargan de transferir datos mientras que el puerto C genera y recibe las señales de handshaking. El Modo 2, provee la configuración para la comunicación de periféricos transmitiendo y recibiendo información (puerto bidireccional). Además, que provee su propia generación y recepción de señales de handshaking [17].

Codificador de direcciones

Se encarga de habilitar al sistema de acuerdo a una dirección definida por el sistema. El codificador de direcciones está compuesto de dos comparadores 74688 [18] y de una lógica por medio de compuertas para habilitar tanto las interfaces como otros periféricos que intervienen en la transferencia de datos desde el microprocesador hasta los periféricos y viceversa. El comparador 74688 se encarga de comparar 8 bits en paralelo los necesarios para habilitar la tarjeta de adquisición de datos. Algo importante que cabe mencionar es que la capacidad de direccionamientos para puertos externos que puede

accesar utilizando el Bus ISA es de 0000 FFFF hexadecimal, es decir, 2^{16} o bien 65536 puertos. Pero como ya se vio en la Tabla 4. varias de las direcciones son ocupadas para otros periféricos o son reservadas. Por lo que se pueden tener acceso solo a 32 direcciones como se muestra en la Tabla 4 [15 y 16].

Controlador de la circuitería.

El controlador de hardware es una combinación de software acoplada con un soporte de circuitos que manejan el ajuste de la ganancia, selección del canal del multiplexor. Además de programar al convertidor analógico - digital para convertir la señal analógica a una palabra digital y de habilitarlo.

Capítulo 4

Propuestas para la implementación de la circuitería

Introducción

A continuación, en este siguiente capítulo se verá las siguientes propuestas para el diseño de la tarjeta de adquisición de datos. Cada propuesta se basa en cada uno de los elementos ya antes mencionados en el capítulo anterior, así que se muestran diversas variantes para el desarrollo del diseño, mostrando además sus ventajas y desventajas; y por último se mencionará por cual propuesta se siguió en la tesis comentando sus ventajas con respecto a las otras dos propuestas.

Propuesta usando el microcontrolador 8051/2

Diagrama a bloques

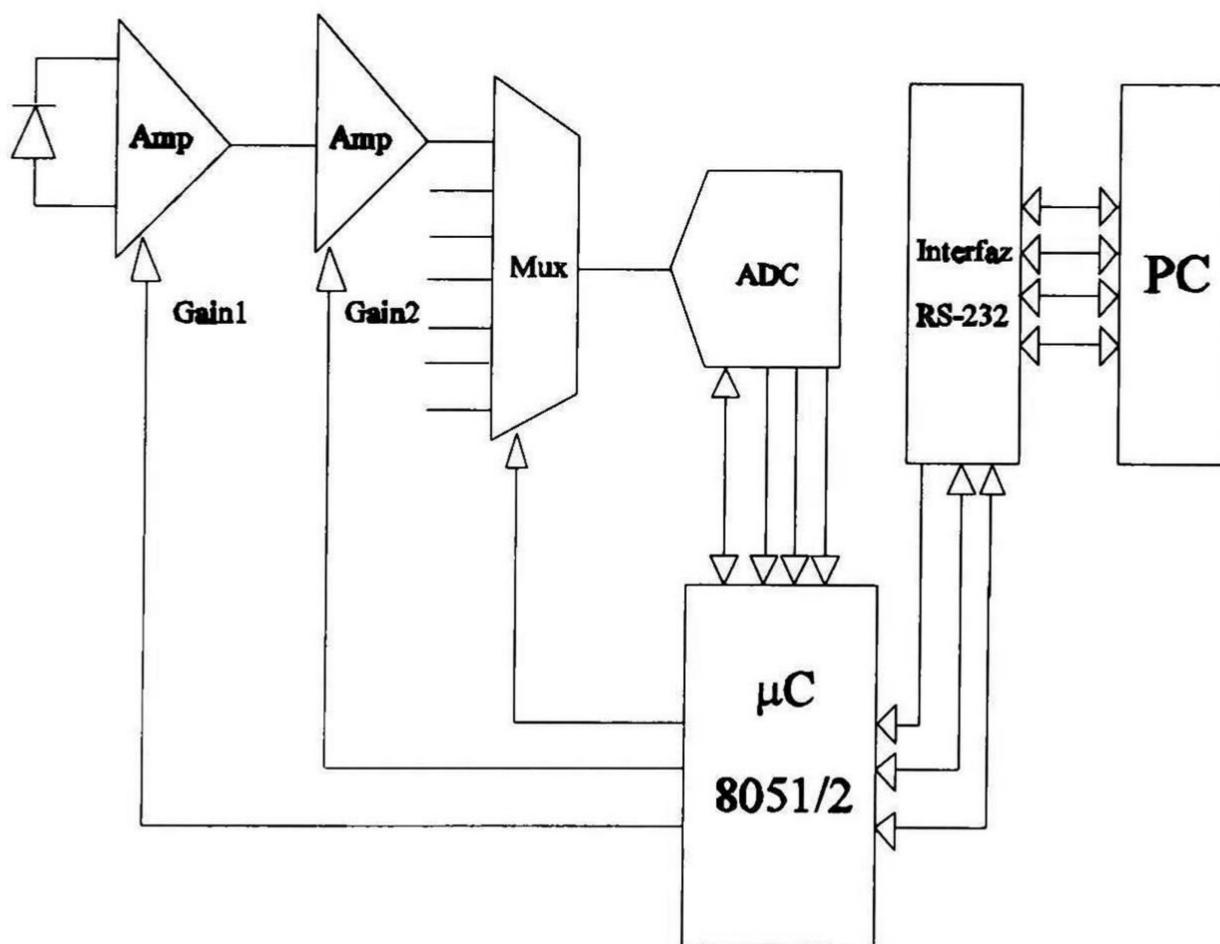


Figura 4.1 Diagrama a bloques de la propuesta del microcontrolador 8051/2.

Como se puede apreciar en la figura 4.1 se muestra un diagrama a bloques de la primera propuesta. En esta propuesta se promueve el uso del microcontrolador 8051/2 [19] que se encargará de controlar al ADC y establecer una comunicación con la computadora vía puerto serial, pero esto se hablará a continuación con más detalle.

Etapa de detección

En la etapa de detección se tiene un fotodiodo de silicio, SFH250 de SIEMENS [20 y 21] capaz de detectar el cercano infrarrojo y el rango de la luz visible. En nuestro caso, se trabaja en la longitud de onda del rojo (633 nm) cuya sensibilidad es del 80%. Además, ofrece una buena linealidad, un rápido tiempo de respuesta de alrededor de 10ns y posee integrado al fotodiodo a un conector para acoplarlo directamente con la fibra óptica, por lo cual está libre de interferencia de luz externa. El modo de operación que se eligió fue el modo fotoconductor debido a que ofrece una buena linealidad y tiempos de respuesta muy cortos, como se muestra en la figura 4.2.

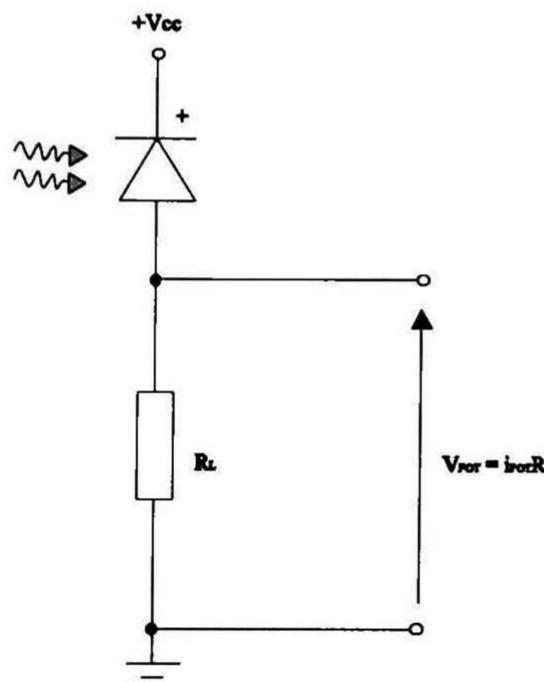


Figura 4.2 Modo de operación fotoconductor.

Etapa de amplificación

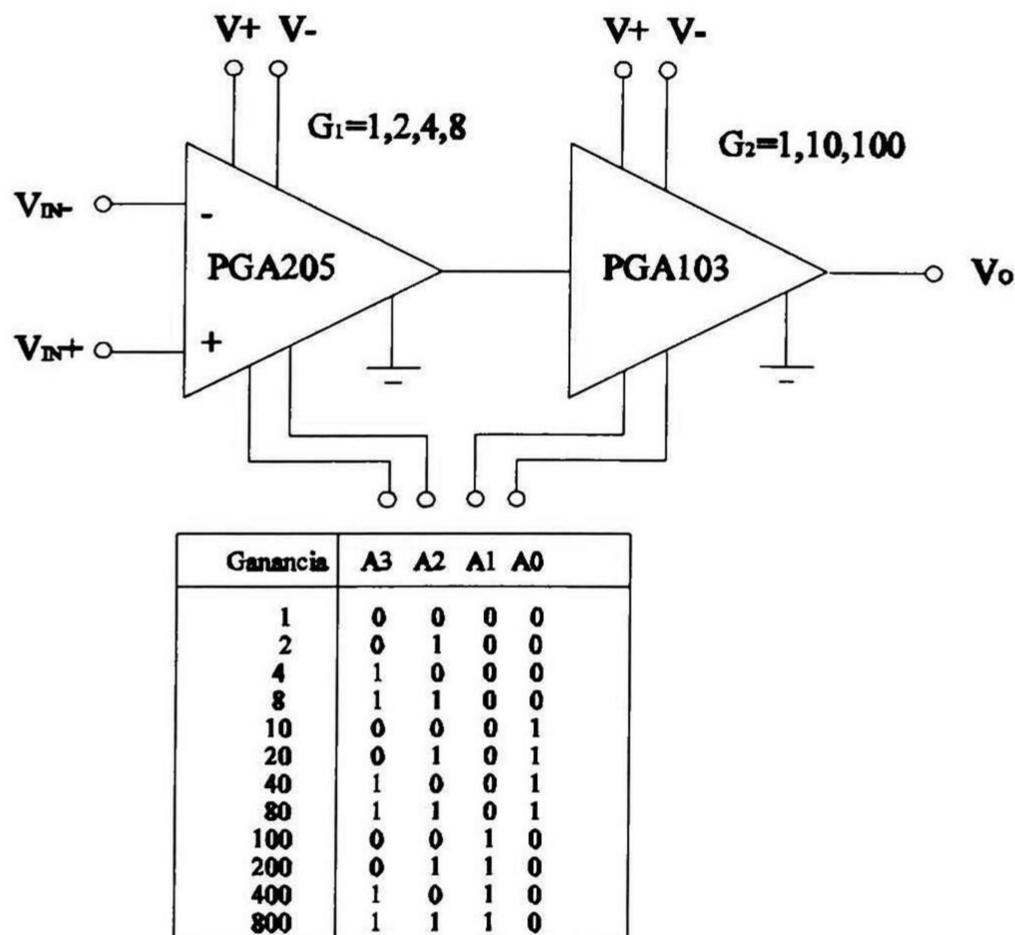


Figura 4.3 Se muestra las dos etapas de amplificación y su respectiva tabla de verdad.

En la etapa de amplificación, se consideran dos etapas: la primera es una etapa preamplificadora que consiste en un amplificador lineal para cada una de las entradas ópticas y eléctricas; la segunda, que es una etapa amplificadora ayuda como complemento de la ganancia de la primera etapa.

Los amplificadores que se seleccionaron, fueron unos amplificadores de instrumentación con ganancia programable por software PGA205 y PGA103 de Burr – Brown [22], estas ganancias ya se encuentran establecidas por el circuito. Por qué se eligió los amplificadores de instrumentación. Bueno, porque amplifican señales muy pequeñas, proporcionan una alta ganancia, poco desajuste, un alto RRMC (normalmente 80 dB) y son ideales para amplificar la señal generada por los transductores (térmico, ópticos, presión, etc.).

Las señales que salen de este bloque corresponden a las salidas de los amplificadores y las señales que entran son las señales de ajuste de ganancia llamada A3, A2, A1 y A0, esto se muestra en la figura 4.3 donde se aprecia las dos etapas de amplificación, además de su tabla de verdad.

Etapa de multiplexeo

El multiplexor analógico que se eligió fue el MC14051B [23]. Este es un circuito integrado multiplexor/demultiplexor analógico de 8 canales controlado digitalmente por 4 bits de control A, B, C e Inhibit. Donde A, B y C son bits de control que se encargan de conmutar uno de los 8 canales al canal salida común o de la entrada común a uno de los 8 canales. Inhibit se encarga de generar el tercer estado en el integrado. Esto se aprecia en el diagrama funcional y la tabla de verdad del multiplexor de la figura 4.4.

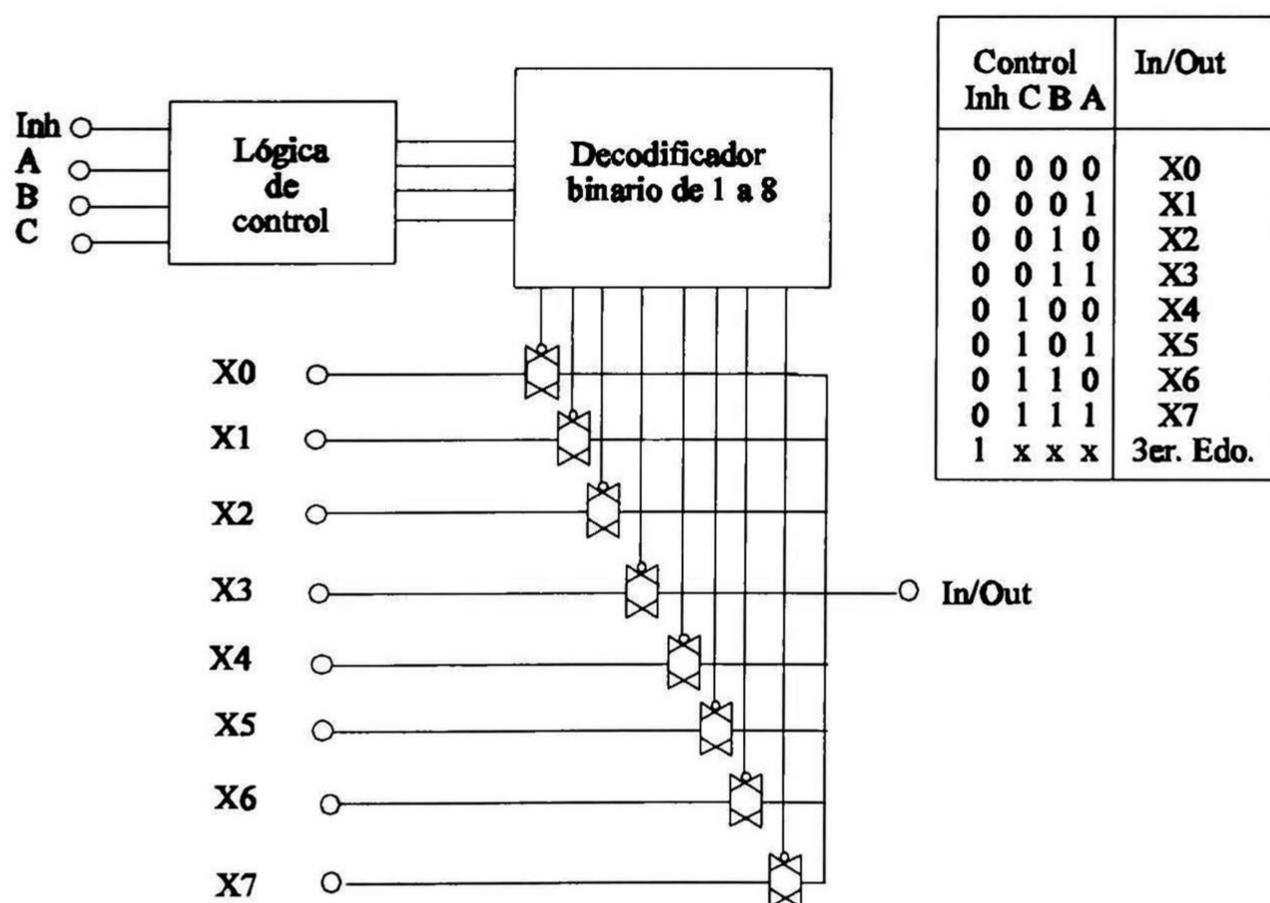


Figura 4.4 Diagrama funcional y la tabla de verdad del multiplexor/demultiplexor analógico MC14051B.

Convertidor analógico - digital

Para la propuesta se consideró el uso del ADC AD976 de Analog Devices [24], que ofrece las siguientes características: aproximaciones sucesivas con un bus de datos en paralelo de 8 bits, una velocidad de muestreo no mayor de 100 Kilo muestras por segundo, tiene la opción de tomar una referencia interna de 2.5 V o externa mediante un circuito externo, también tiene la opción de usar un reloj interno o externo para realizar el proceso de conversión de la señal analógica de entrada en una palabra digital, es alimentados con un voltaje de 5 V y rango de entrada bipolar de ± 10 V.

Entre las señales de entrada se encuentran las señales de control BYTE, R/-C y -CS, -BUSY.

- *BYTE* (entrada) se encarga de seleccionar a la salida del bus de datos que byte saldrá primero, el byte más significativo o el menos significativo.
- *R/-C* (entrada) tiene como función de controlar la conversión. Toma una muestra de la señal analógica para iniciar la conversión a una palabra digital.
- *-CS* (entrada) tiene como función habilitar o deshabilitar el ADC.
- *-BUSY* (salida) Se encarga de indicar cuando la conversión ha terminado y poder disponer del dato binario equivalente a la señal analógica de entrada.

Como señal de salida tiene al bus de datos de 16 bits o puede tomarse solo 8 bits alternados para obtener el byte más significativo y el menos significativo.

En el diagrama de tiempo de la figura 4.5 nos muestra el control de la conversión para obtener a la salida los 8 bits menos significativos primero y después los más significativos usando la señal *BYTE*.

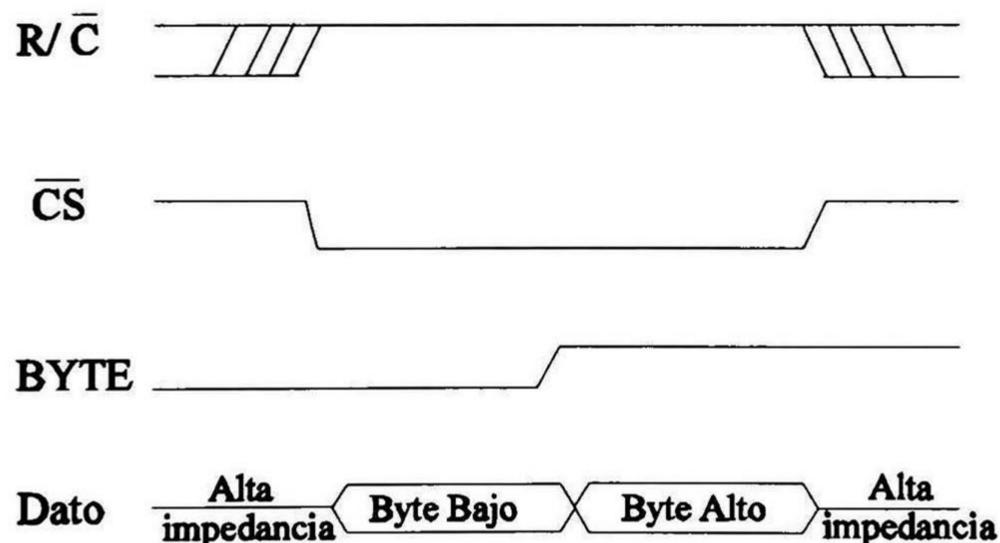


Figura 4.5 Diagrama de control de conversión.

De acuerdo al diagrama de tiempo de la figura 4.5, para la obtención del byte menos significativo, primero se debe habilitar la señal *R/-C* para cargar el nivel de la entrada analógica, después se pone en alto *R/-C* para iniciar la conversión. Al mismo tiempo *-CS* se pone en bajo para habilitar el ADC y sube cuando *R/-C* está en alto. En ese momento comienza el tiempo de conversión. Al mismo tiempo que se inicia la conversión la señal *-BUSY* se pone en bajo con el fin de indicar el tiempo de conversión. Cuando la señal *-BUSY* se pone en alto indica la conversión ha terminado y

se puede capturar el dato. En ese momento -CS se pone en bajo para capturar el dato y la señal BYTE se mantiene en bajo para capturar el byte menos significativo. Posteriormente, BYTE se pone en alto para capturar el byte más significativo. Después se pone en bajo la señal R/-C para realizar la siguiente conversión. A continuación en la figura 4.6 se muestra las interfaces entre AD976 y el microcontrolador 8x51/2. El Puerto 2 del microcontrolador está conectado directamente con el bus de dato del ADC. Las señales de control están conectados al Puerto 1.

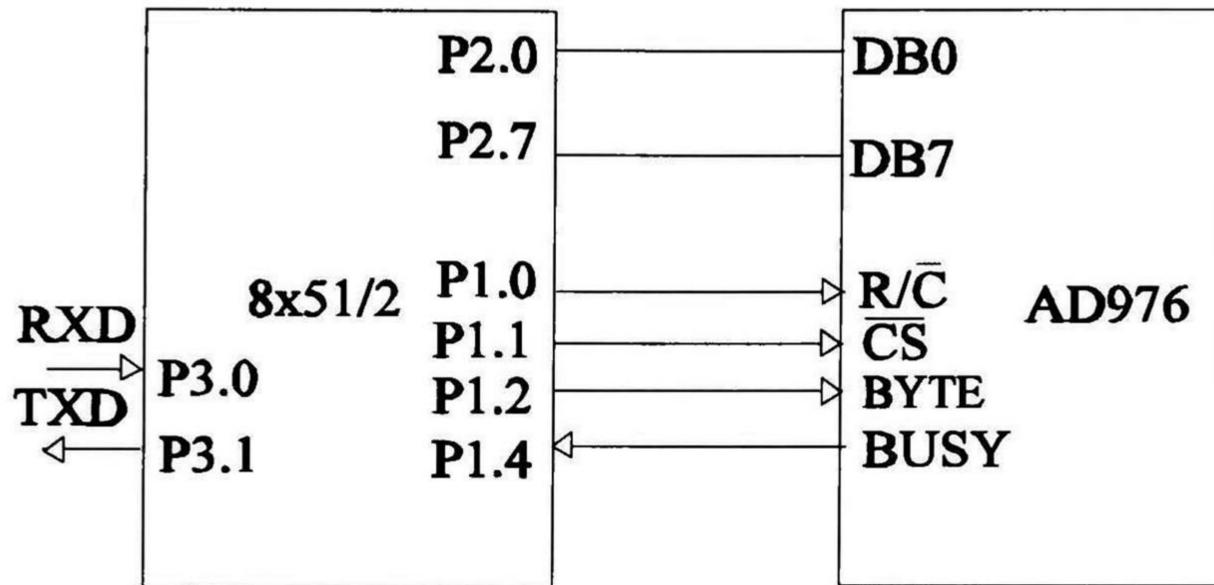


Figura 4.6 Interface entre AD976 y el microcontrolador 8x51/2.

Microcontrolador 8051/2 y puerto serial

Para la propuesta se puede usar el microcontrolador 8051/2 [19] por ser uno de los microcontroladores más usados en estos tiempos. Además, muchos de los ADC's comerciales pueden acoplarse a él con facilidad. La ventaja que ofrece el microcontrolador es que posee bancos de registros internos donde almacenar los datos que va arrojando el ADC. Tiene un UART interno programable que convierte la información en paralelo a serie y viceversa; se puede programar la velocidad de transmisión y comunicarse directamente a la PC vía puerto serial.

El microcontrolador usa un programa en lenguaje ensamblador que se encarga de las siguientes funciones:

- Inicialización del sistema (limpiar bancos de registros, iniciación de las rutinas de calibración).
- Multiplexeo que se encargará de seleccionar cualquiera de los 8 canales y, además debe de cumplir con el teorema de muestreo.
- Realizar el proceso de conversión de una nivel analógico a una palabra digital.
- Transmisión de la palabra digital almacenada en los bancos de registros hacia la computadora vía puerto serial.

El microcontrolador trabaja en el modo de *full-duplex*, lo que significa que puede recibir y transmitir simultáneamente. Como receptor tiene un buffer que le permite un segundo byte, antes de que el byte previamente recibido haya sido leído por el registro de la PC. Al registro del puerto serial se accede por un único registro que se denomina SBUF, estando situado en la dirección 99H del banco de memoria SFR (Special Function Register).

El puerto serial puede operar en cuatro modos seleccionados utilizando los bits 6 = SM1 y bit 7 = SM0 del registro SCON (se mencionará más adelante cuando se hable del registro SCON).

- Modo 0: Los datos entran y salen a través de la línea RXD. TXD presenta los impulsos de desplazamiento del reloj. La palabra de información a transmitir o recibir es de 8 bits, siendo el primero en salir o de llegar el bit menos significativo. La velocidad de transmisión expresada en baudios (bits/seg.) Está dada por la relación de 1/12 de la frecuencia de reloj del microcontrolador.
- Modo 1: Es una comunicación más acorde con los estándares habituales. Utiliza 10 bits que son transmitidos a través de TXD o recibidos a través de RXD. Los bits utilizados tienen la siguiente función:
 - 1 bit de inicio (0) (señala el comienzo)
 - 8 bits de datos (LSB es el primero)
 - 1 bit de stop (1)

La velocidad de transmisión puede ser ajustada dentro de un amplio rango.

- Modo 2: Transmite a través de TXD y recibe por RXD como en caso anterior y utiliza 11 bits distribuidos de la forma siguiente:
 - 1 bit de inicio (0) (señala el comienzo)
 - 8 bits de datos (LSB es el primero)
 - 1 bit de dato (9° bit programable)
 - 1 bit de stop (1)

El noveno bit, en la transmisión, puede ser 0 o 1 y es la imagen del bit TB8 en el registro SCON. Así el bit de paridad (P, en PSW) puede ser cargado en TB8 y asignado a este noveno bit en la transmisión. En la recepción este noveno bit refleja en el bit RB8 del registro SCON, mientras el bit de stop es ignorado. La velocidad de transmisión es programable bien a 1/32 o 1/64 de la frecuencia de reloj.

- Modo 3: Como en caso anterior, 11 bits son transmitidos a través de TXD o recibidos por RXD, de la siguiente manera:
 - 1 bit de inicio (0) (señala el comienzo)
 - 8 bits de datos (LSB es el primero)
 - 1 bit de dato (9° bit)
 - 1 bit de stop (1)

Como se puede observar, el modo 3 es igual al modo 2 excepto en la velocidad de transmisión. En el modo 3 la velocidad de transmisión puede ser ajustada por el usuario dentro de un amplio rango.

El registro de control del puerto serie (SCON)

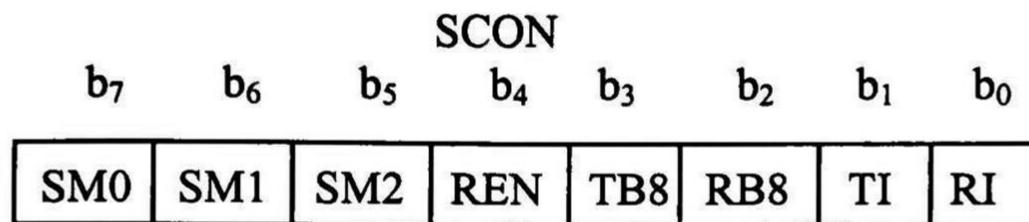
El registro SCON (Serial Port Control Register) [19] como se ve en el cuadro 4.1 es el registro de control y de estado del puerto serial, situado en el SFR. Este registro contiene:

Modo de trabajo (Modos 0,1,2 y 3) y de selección de la velocidad de

comunicación.

Noveno bit para transmitir y recibir (TB8 y RB8)

Gestión de interrupciones de puerto serial (TI y RI)



Bit	Nombre y comentario
b ₀	RI: Bandera de interrupción de la recepción. Se activa por hardware al finalizar la recepción del 8° bit en el modo 0 o hacia la mitad del intervalo de tiempo del bit de stop en los otros modos Debe ser desactivado por software.
b ₁	TI: Bandera de interrupción en la transmisión. Se activa por hardware al final de la transmisión del 8° bit en el modo 0 o al comienzo del bit de stop en los otros modos Debe ser desactivado por software.
b ₂	RB8: En los Modos 2 y 3 es el 9° bit que se recibe. En el Modo 1, si SM2 = 0, RB8 es el bit de stop. En el Modo 0 no se utiliza
b ₃	TB8: Corresponde al 9° bit de datos en los Modos 2 y 3. Es programable por el usuario. Habitualmente es el bit de paridad.
b ₄	REN: Si REN = 1 permite la recepción Si REN = 0 no la permite.
b ₅	SM2: En el Modo 2 y 3, Si SM2 = 1 entonces RI no se activará si el 9° bit de datos es igual a cero. En el Modo 1, si SM2 = 1 entonces RI no se activará si el bit de stop no se ha recibido. En el Modo 0, SM2 debe estar en cero.
b ₆	SM1: Bit de selección de Modo de operación.
b ₇	SM0: Bit de selección de Modo de operación.

Cuadro 4.1 Nos muestra con detalle el contenido del registro SCON

Para el caso de la propuesta se inclina por el Modo 3 dado que se puede programar la velocidad de transmisión y además de contar con un bit de paridad.

En la figura 4.7 ilustra la transmisión de un byte utilizando el Modo 3, primero se inicia con una instrucción que utilice el registro SBUF como destino. La señal de escritura en SBUF, también carga TB8 en la posición del noveno bit del registro desplazamiento transmisor y alerta a la unidad de control TX para que proceda a la transmisión una vez sea solicitada. La transmisión comienza en la fase S1P1 del ciclo de máquina siguiente que resulta a partir del sobrepasamiento del contador del timer dividido por 16.

La unidad de control TX comienza su gestión con la activación de SEND que pone el bit de start en pin TXD. Un tiempo de bit más tarde DATA se activa autorizando la salida de los bits del registro de desplazamiento de transmisión a través de TXD. El primer pulso de desplazamiento ocurre un tiempo de bit después de la salida del primer bit de datos. También en ese mismo instante, el registro el registro de desplazamiento envía un 1 (bit de stop), que ocupa la posición del noveno bit en el registro de desplazamiento. Después, sólo ceros se almacenan en dicho registro. Así pues, como

los bits de datos son desplazados al exterior por la derecha, por la izquierda se introducen bits ceros.

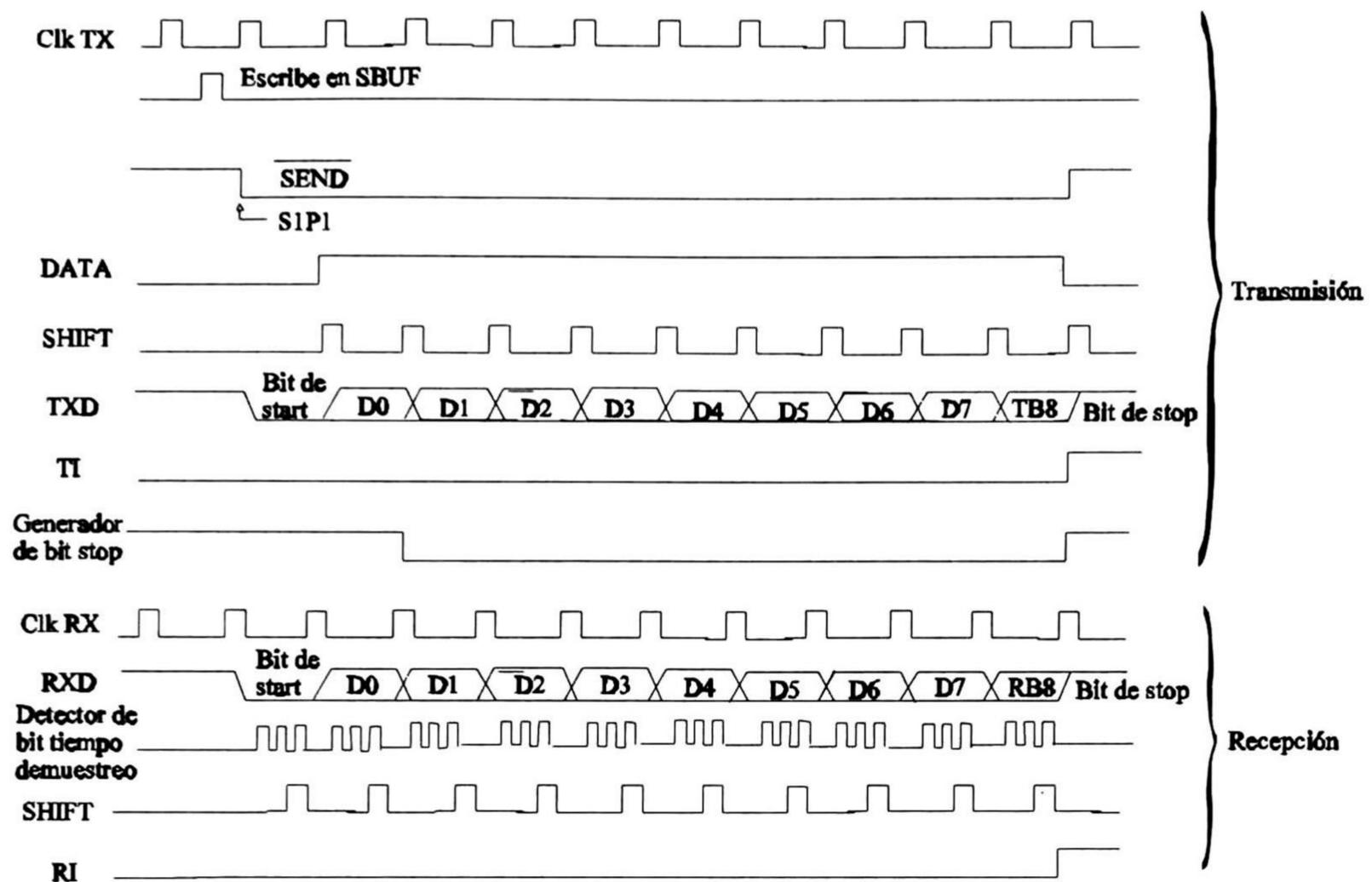


Figura 4.7 Diagrama de tiempo para la transmisión y la recepción en el Modo 3.

Cuando el reflejado de la bandera TB8 en el registro de desplazamiento está en la posición de salida, entonces el bit de stop se encuentra justo a la izquierda del TB8 y todos los bits a la izquierda de éste son ceros. Esta condición alerta a la unidad de control TX para que haga el último desplazamiento y entonces desactive SEND y active la bandera TI. Esto sucede en el undécimo ciclo de sobrepasamiento del contador - divisor por 16 después de la escritura en SBUF.

La recepción (vea la figura 4.7) se inicia al detectar en el pin RXD una transmisión descendente. Por este motivo el pin RXD es muestreado a la razón de 16 veces, independientemente de la velocidad en baudios establecida. Cuando una transmisión ha sido detectada, el contador - divisor por 16 es inmediatamente puesto a cero y el 1FFH se escribe en el registro de desplazamiento.

En los estados 7, 8 y 9 correspondientes al intervalo de un tiempo de bit, el detector de bit muestra el valor de RXD. El valor aceptado es el que ha sido leído en al menos dos de las tres muestras. Si el valor aceptado durante primer tiempo de bit no es cero, los circuitos receptores son puestos a cero y la unidad vuelve a alertarse para detectar una nueva transición de flanco descendente. Si el bit de inicio resulta correcto, este es ingresado en el registro de desplazamiento, y lo mismo sucederá con el resto de la cadena.

Como los bits de datos ingresan en el registro de desplazamiento por la derecha, los unos son desplazados al exterior por la izquierda. Cuando el bit de inicio llega a la posición más externa a la izquierda del registro de desplazamiento, alerta al bloque de control RX para hacer un último desplazamiento, carga SBUF y RB8, y para activar RI, se genera si las siguientes condiciones son satisfechas en el momento en que el

pulso final de desplazamiento se produce: $RI = 0$ y $SM2 = 0$; o el noveno bit recibido es igual a 1.

Si cualquiera de estas condiciones no se cumple, la cadena recibida se pierde y RI no se activa. Si ambas condiciones se cumplen, el noveno bit de datos se alojará en la bandera de RBI , y los primeros 8 bits de datos se alojarán dentro del registro $SBUF$. Un tiempo de bit más tarde, se cumplan o no las condiciones indicadas, la unidad vuelve a comprobar la transición descendente en la entrada RXD .

En resumen, como lo muestra en la figura 4.8 se tiene una trama de once bits compuestos de un bit de start, un byte de datos, un bit programable (paridad) y un bit de stop.

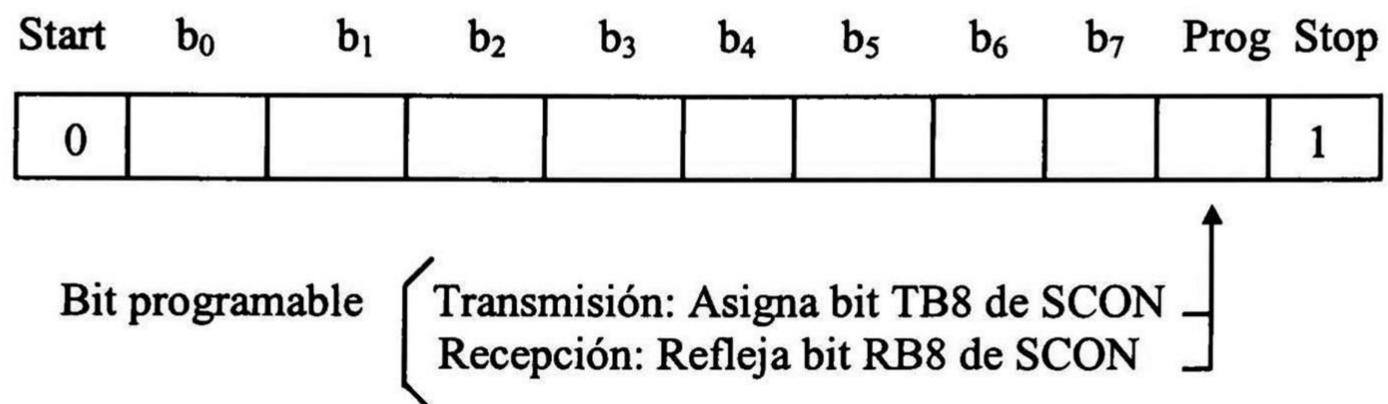


Figura 4.8 Conformación de la trama del Modo 3.

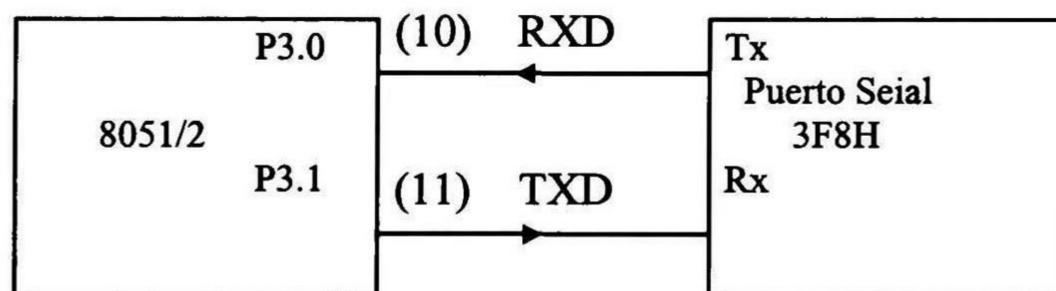
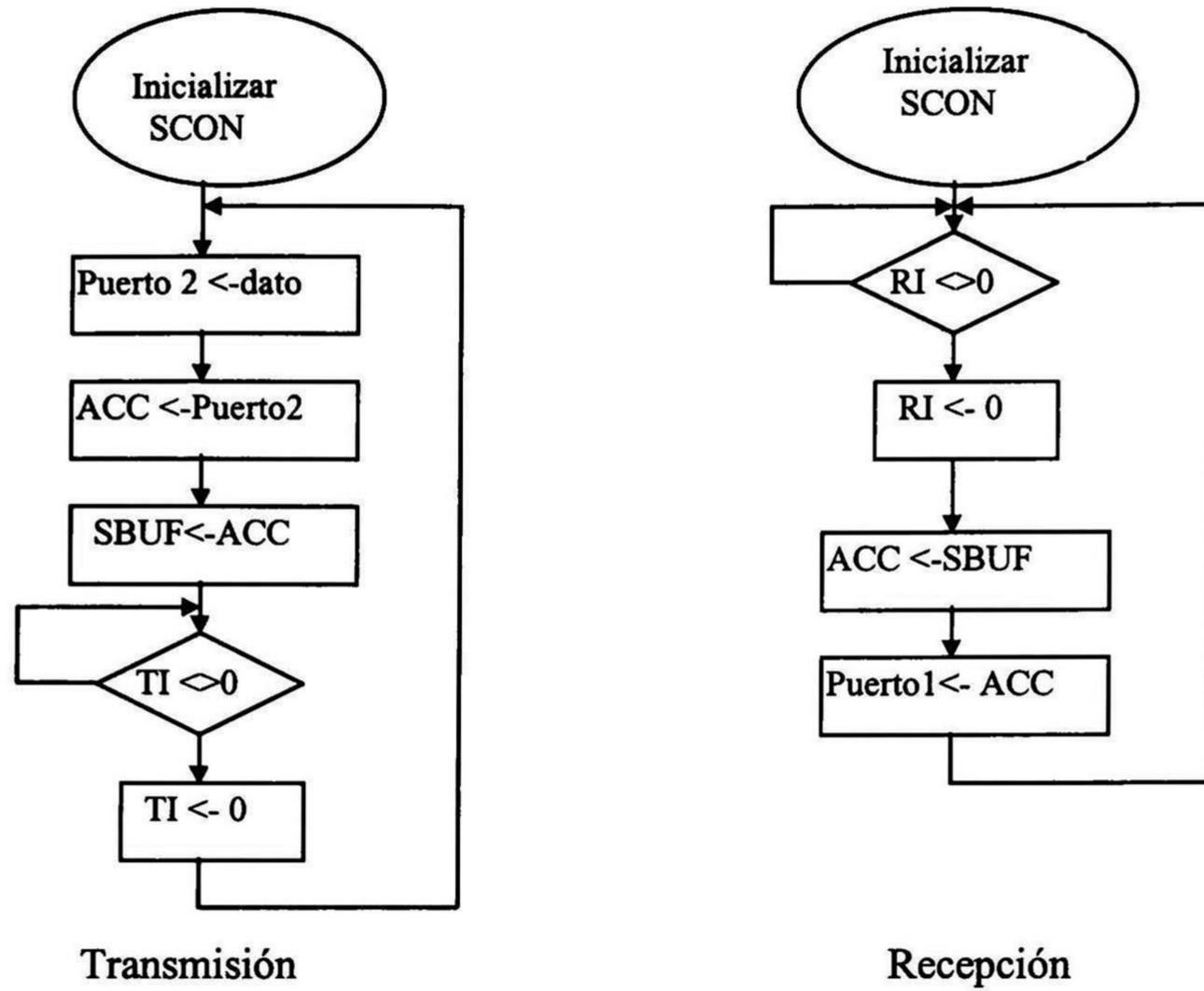


Figura 4.9 Esquema simplificado de la comunicación

Estas tramas viajan a través del puerto serial del microcontrolador y comunican hasta el puerto serial de la PC que se encuentra en la dirección $3F8H$ que está dentro del mapa de memoria de I/O (ver detalles en los apéndices B y C).

Por último, se muestra un diagrama de flujo de la transmisión del byte generado por el ADC en donde es capturado por el puerto paralelo hacia TXD y el de recepción por el puerto serial de la PC hacia el puerto paralelo del microcontrolador para comunicarse con el multiplexor.



Propuesta usando microtarjetas.

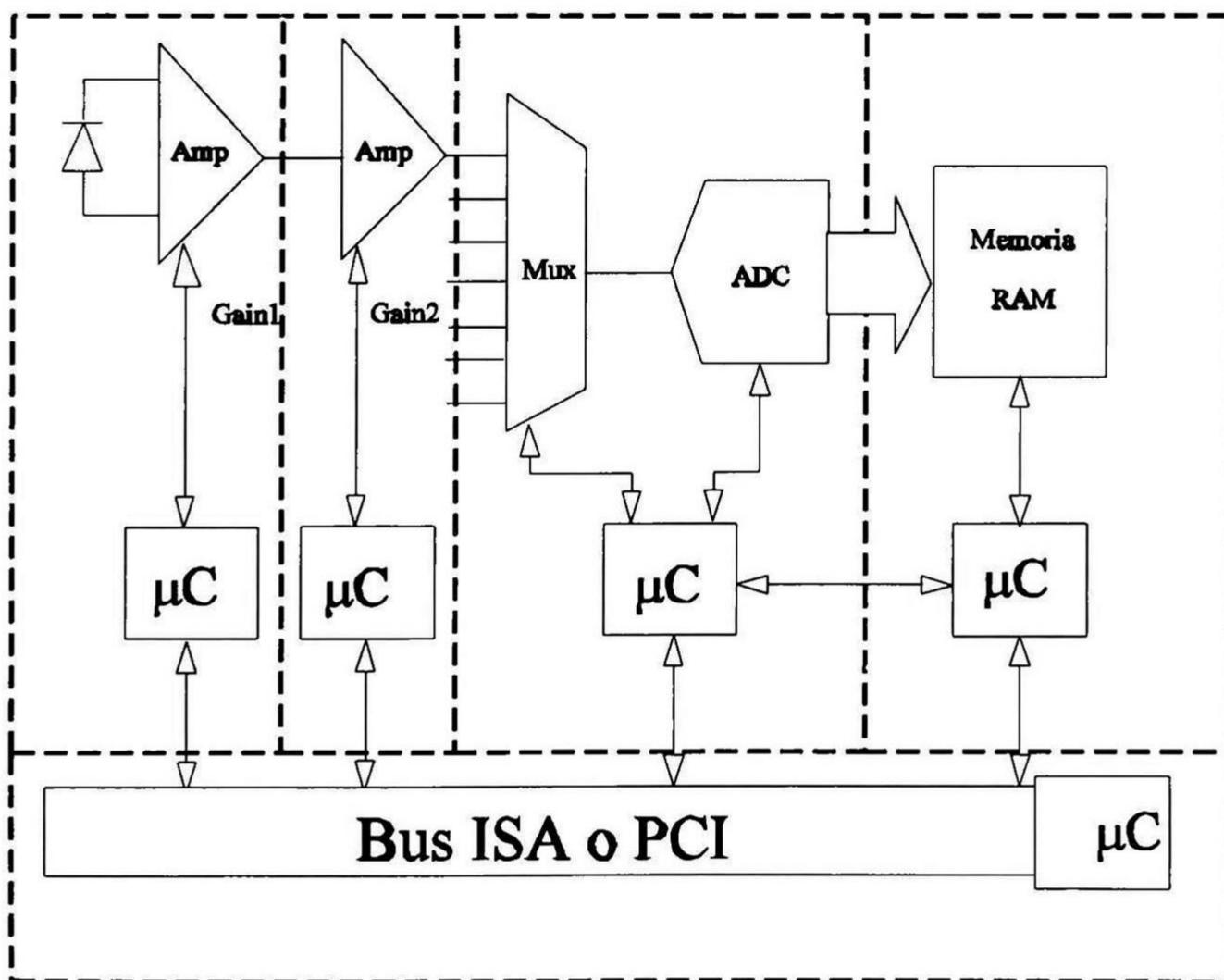


Figura 4.10 Diagrama a bloques de la propuesta usando microtarjetas.

Descripción general

Como se muestra en la figura 4.10, esta propuesta consiste en un diseño de un sistema de adquisición de datos que pueda usar tarjetas madre PCI o ISA, es decir, la idea es modularizar, que el diseño sea compatible con cualquier tecnología y que exista microtarjetas con diferentes funciones, en la que cada tarjeta posea una inteligencia. Estas a su vez, que estén conectadas a una tarjeta madre con inteligencia para detectar y poder darle a cada microtarjeta una dirección de memoria. Además, que cada tarjeta pueda ser cambiada por otros componentes, por ejemplo, se pueda cambiar los sensores ópticos por sensores de temperatura, o por otro tipo de sensores; o cambiar la etapa del multiplexor y el convertidor analógico digital por un circuito integrado; o bien, cambiar el tamaño de la memoria RAM, etc.

Las microtarjetas poseen su propia inteligencia, es decir, que un microcontrolador se encargará de las funciones exclusivas a cada tarjeta. Además, recibirán las órdenes de la computadora indicando la instrucción o tarea. Las tarjetas tienen su propia dirección de memoria para ser accesadas.

Las principales microtarjetas son:

- **Tarjeta de sensores ópticos y preamplificación.** En la tarjeta de sensores ópticos y preamplificación, el microcontrolador se encargará de darle una palabra digital correspondiente para que lo lea el amplificador y le dé su ganancia correspondiente.
- **Tarjeta para la etapa de amplificación.** Al igual que la etapa de preamplificación, también tendrá su propia inteligencia que controlará la ganancia del amplificador u ordenarle que se comporte como buffer.
- **Tarjeta para la etapa del multiplexor y convertidor analógico - digital.** Está tarjeta tiene un secuenciador lógico que se encargará de programar una secuencia para tomar cualquier canal de entrada, por ejemplo, que en una secuencia se quiera analizar los canales 1,3,5 y 7 en un periodo de tiempo y luego 2, 4 y 6 en el siguiente periodo. También se encarga de controlar el convertidor analógico - digital para poder procesar la señal.
- **Tarjeta de la memoria RAM.** Aquí se depositará el dato digitalizado y se seleccionará un espacio de la memoria de cada canal y se enviará hacia la computadora para que sea procesada, también tendrá una comunicación constante con la tarjeta del multiplexor y el convertidor analógico - digital.

Cada microtarjeta posee un microprocesador RISC PIC16C55 [25]. Este microprocesador recibe una instrucción proveniente de uno de sus puertos la interpreta y la procesa ejecutando una acción dependiendo del tipo de microtarjeta. Normalmente tienen una rutina a ejecutar al recibir un dato interrumpen su proceso y le dan prioridad a la instrucción.

En la figura 4.11 nos muestra un esquema a bloques de cómo se comunican los micros. El microprocesador principal que está alojado en la tarjeta principal tiene en memoria el número correspondiente que identifica a cada microtarjeta. Este envía el número de identificación junto con la instrucción a ejecutar. En el lado del receptor, cada tarjeta está esperando su número de identificación, si lo identifica entonces lee la instrucción y

la ejecuta si no, entonces se mantiene en espera y continua ejecutando el proceso anterior, ver la figura 4.12. que define el formato del byte para la comunicación.

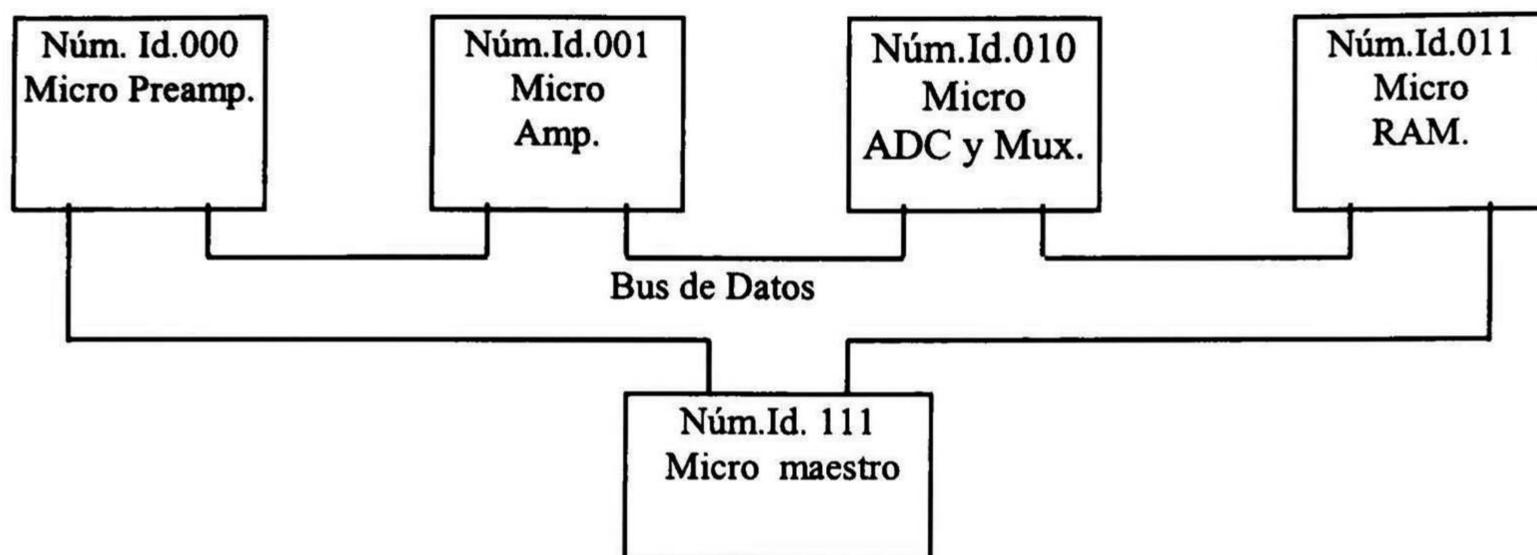


Figura 4.11 Diagrama a bloques de la comunicación entre los microprocesadores.

La tarjeta madre tiene la capacidad de detectar la existencia de las microtarjetas en las ranuras de la tarjeta usando el número de identificación del micro y la instrucción cero. El micro maestro espera la respuesta, si responde el micro le envía un mensaje y salta a enviar mensaje al siguiente micro. Si no lo descarta y manda un mensaje a la PC diciendo que no existe o que no hay conexión con el micro.

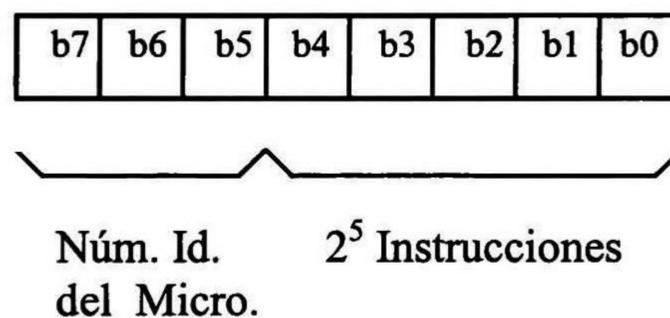


Figura 4.12 Estructura del byte para la comunicación entre micros.

Los microprocesadores de las microtarjetas del convertidor ADC y la memoria están en constante comunicación. Ahí se establece, cuando el dato se encuentra a la salida del ADC listo para ser capturado por la memoria RAM. Además, si no se encuentra habilitado o no se encuentra cualquiera de las microtarjetas, por ejemplo, la microtarjeta con la memoria RAM cambia el flujo de datos directamente al bus de la PC mediante un demultiplexor tipo bus.

La tarjeta madre sirve de medio de comunicación entre las microtarjetas y la PC, consiste de un bus de datos, un bus de control, un codificador de direcciones para habilitar el sistema de adquisición de datos, y un bus de señales analógicas (ver detalles en los apéndices B y C).

Propuesta usando el μ p de la PC

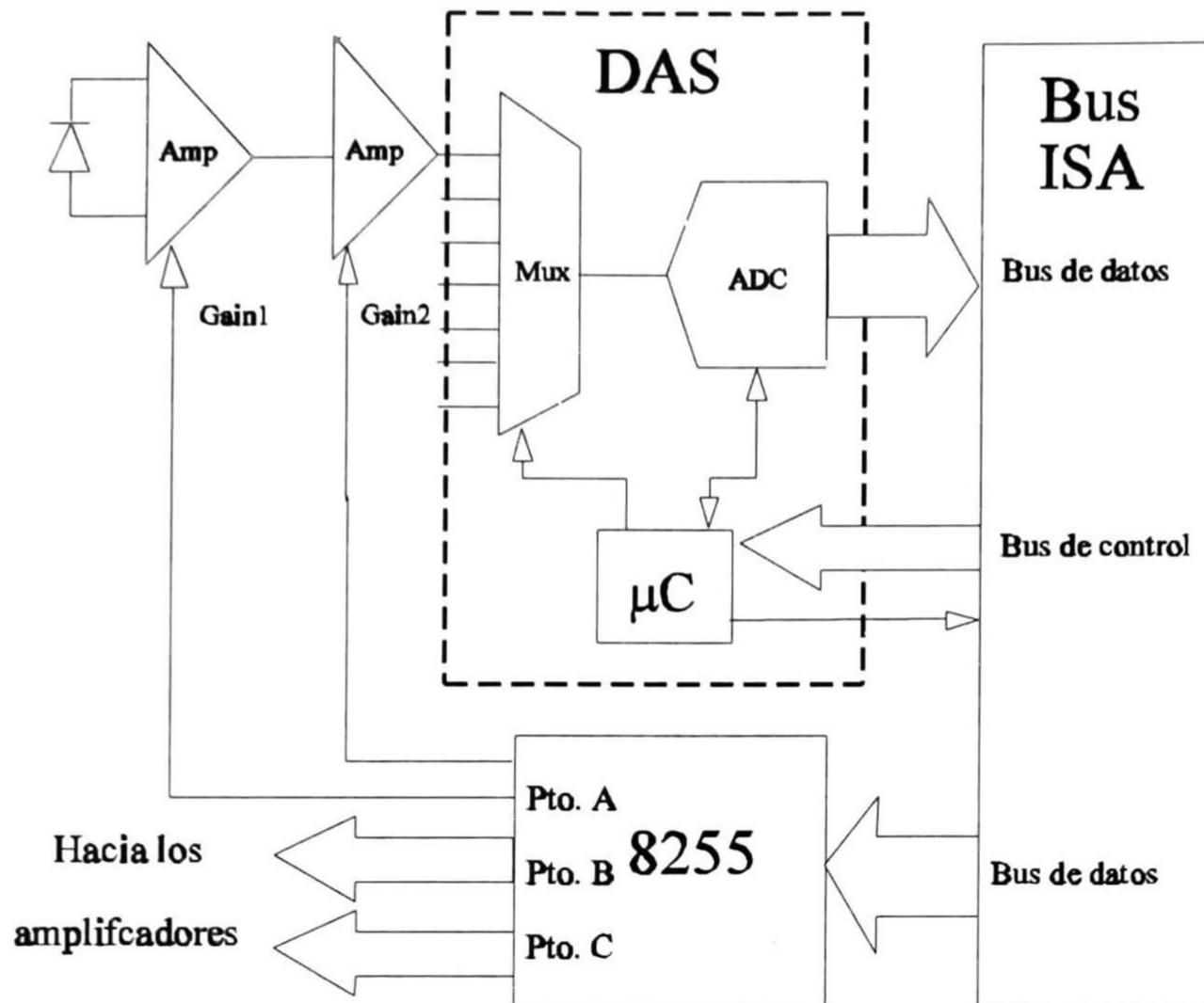


Figura 4.13 Diagrama a bloques de la propuesta usando el μ P de la PC.

Descripción general

De acuerdo con el esquema general del sistema de adquisición de datos en la figura 4.13 se ofrece el siguiente diagrama de bloques donde se está utilizando el circuito integrado 8255 [17] que sirve de interfaz de comunicación entre los amplificadores, un DAS (Data Acquisition System) que será colocado directamente con el BUS ISA. El DAS tiene como función seleccionar cualquiera de las 8 entradas analógicas por medio de un multiplexor analógico interno del DAS, después pasa a un convertidor A/D interno para convertir la señal analógica en una palabra digital. El DAS es controlado por medio de una palabra de control que le indica al DAS el modo de adquisición, el canal que va leer y el rango que se va emplear para la adquisición.

Descripción de los componentes de la propuesta usando el μ P de la PC

Detectores ópticos

Al igual que la primera propuesta se usa el fotodiodo SFH250 [20] en modo de operación fotoconductor. Además el SFH250V posee un conector integrado por lo que se reduce la compra de conectores para la fibra óptica. Además, la fibra puede acoplarse directamente al fotodetector. Por lo que no se puede introducir alguna señal externa que interfiera entre la fibra y el fotodetector.

Los amplificadores

Al igual que en la propuesta anterior se usa los amplificadores con ganancia programada. Por lo que se tendrá de nueva cuenta las señales de entrada son A3, A2, A1 y A0. Así como también la señal proveniente del fotodetector. Por último, la señal que sale de este bloque corresponde a la salida del amplificador.

El Sistema de adquisición de datos (DAS)

El DAS MAX197 [26] recibe las señales analógicas ya amplificadas, selecciona el canal, pasa a través de un módulo de muestreo y retención con el fin de mantener un nivel de voltaje para posteriormente pasar por el convertidor analógico a digital. Terminado el proceso de conversión entrega una palabra digital a la salida.

Las señales que entran al DAS son: una palabra de control de 8 bits de ancho, los 8 canales analógicos. Las señales que salen son: una palabra digital de 12 bits en paralelo.

Se eligió un circuito integrado DAS que posee las características: 8 canales analógicos, un bus de datos bidireccional que escribe al DAS la palabra de control para indicarle el rango en que va trabajar, el canal que va leer, el tipo de adquisición: interna o externa. Al término del proceso entrega por el mismo bus de datos la palabra digital para ser procesada por la computadora.

Interfaz

La interfaz se encarga de servir de medio de comunicación entre la computadora y el sistema de adquisición de datos es el Bus ISA y dos interfaces periféricas programables 8255 [17].

Las señales de entrada:

D7 – D0: Bus de datos de la computadora. Se envía al sistema las palabras de control que necesita para realizar el proceso de la conversión, así como también el ajuste de la ganancia de los amplificadores, la calibración, además, se encargará de recibir la información proveniente del DAS.

Dos interfaces periféricas programables 8255 que acceden directamente al bus de la PC (8 bits de datos), en donde una es programada para controlar la ganancia de las dos etapas de amplificación de cada entrada utilizadas.

Un codificador de direcciones compuesto de 2 comparadores 74688 [18], tiene la función de comparar 1 byte. Un comparador para controlar el DAS y otro para los 8255. Con respecto a su funcionamiento tenemos que, si ambos bytes a la entrada del comparador son iguales entonces tendremos a la salida un nivel bajo, utilizándose esa señal en la habilitación de las interfaces programables y del DAS. Si no, se tendrá a la salida un nivel alto que no habilitará el sistema.

Se tiene un módulo selector que se encarga de habilitar las interfaces 8255 de acuerdo con el mapa de memoria, compuesto de compuertas OR y NOT, es dependiente de los

comparadores y de la dirección A2 del bus ISA de la PC (ver detalles en los apéndices B y C).

Capítulo 5

El software

Introducción

En el presente capítulo se dará una descripción acerca del software describiendo cada elemento que participa en la programación del software. Principalmente, el software fue diseñado para enlazar la tarjeta de adquisición de datos con la computadora, desplegar en pantalla las mediciones de los parámetros de polarización y realizar una rutina de calibración. También hablará de los requerimientos para el software y cómo se solucionó cada uno de los requerimientos.

Requerimientos del software

El software de la tarjeta de adquisición de datos es el complemento de la tarjeta y como tal deberá de cumplir con los siguientes requisitos:

- Debe desplegar en pantalla los siguientes resultados: parámetros de Stokes, esfera de Poincaré, mostrar la cantidad de corriente que recibe en cada canal de entrada del sistema.
- También debe realizar una rutina de calibración por software.
- Selección del canal de entrada por software siendo necesario seleccionar una secuencia.
- Selección de la ganancia por software.
- Selección de la velocidad de muestreo en milisegundos.
- Selección de rango en el que se va trabajar.
- Se quiere además transferir los datos recibidos de la tarjeta a Excel o una base de datos.
- Que esté bajo un ambiente gráfico de Windows.
- Mostrar en una ventana de la señal analógica que entra al sistema.

Descripción general del software

El software está constituido en varios bloques, los más importantes son:

- Controlador de dispositivo
- Soporte para establecer enlaces con Windows y con rutinas o clases escritas (DLL's)
- Interfaces de múltiples documentos (MDI)
- Soporte para incrustar objetos y vinculados (OLE)
- Biblioteca SQL que permite manipular bases de datos relacionados
- Interfaz de usuario

El controlador de dispositivo se encarga de establecer la comunicación y el control con la tarjeta de adquisición de datos, como por ejemplo, la inicialización del sistema, establecer el modo de interrupción, establecer la lectura y escritura con la tarjeta y la PC.

Una biblioteca dinámica (*Dynamic Link Libraries*, abreviadamente *DLL*) permite que las aplicaciones de Windows compartan código y recursos. En realidad una DLL es un archivo ejecutable que contiene funciones de Windows que pueden ser utilizadas por todas las aplicaciones. En otras palabras, una DLL es una biblioteca de funciones de Windows que lee y ejecuta atendiendo las necesidades del programa .EXE que se ejecuta. En nuestro caso, se diseñó una DLL para comunicarse con la tarjeta de adquisición de datos.

La interfaz de múltiples documentos consiste en múltiples formularios dentro de un solo formulario contenedor (desde el punto de vista de Visual Basic) o múltiples clases contenidos en una clase principal (desde el punto de vista de Visual C++).

En nuestro caso, se usan varias ventanas para mostrar las diferentes aplicaciones del programa, como por ejemplo; el visor del DAS, la interfaz de la base de datos, el menú principal, la ventana de acerca de, la ventana de WEB, etc.

La vinculación e incrustación de objetos (OLE) es una técnica de comunicación entre aplicaciones de Windows que hace posible la creación de documentos (destino) compuestos de datos procedentes de una variedad de orígenes. Con respecto al software se comunica con Microsoft Excel para depositar los resultados obtenidos de las muestras capturadas por el DAS.

La interfaz de usuario se encarga de procesar los datos binarios en decimales y de ahí procesarlos para obtener los parámetros de Stokes. Después de tener los resultados, éstos son desplegados en pantalla mediante gráficas dándonos una idea del comportamiento del estado de polarización de una muestra.

Interfaz de dispositivos

Como se mencionó anteriormente el controlador de dispositivos tiene como función:

- Comunicación con la tarjeta de adquisición de datos
- Control del proceso de conversión
- Control de la ganancia
- Inicializar el sistema de adquisición de datos
- Realiza la rutina de calibración
- Captura los datos binarios provenientes del DAS.

La comunicación con la tarjeta de adquisición de datos

Teniendo como base a los diagramas de tiempos de lectura y escritura del Bus ISA y usando la interfaz periférica programable se estableció el software para poder comunicar a la computadora y la tarjeta de adquisición de datos. Para ello, primero fue necesario conocer el funcionamiento de la interfaz periférica, es decir, como se inicializa y se configura. Después se encontró, que el diagrama de tiempos para hacer una lectura y una escritura coincide con el bus ISA. De tal forma que la comunicación de la tarjeta y la computadora trabajan sobre la base del estándar de comunicación del Bus ISA [15 y 16].

Control del proceso de conversión

Establecido el método de comunicación se procede a controlar el proceso de conversión analógica a digital, está se explica mediante un diagrama de flujos y la explicación de cada punto. Pero antes se mostrará un diagrama de flujos general a continuación de la figura 5.1.

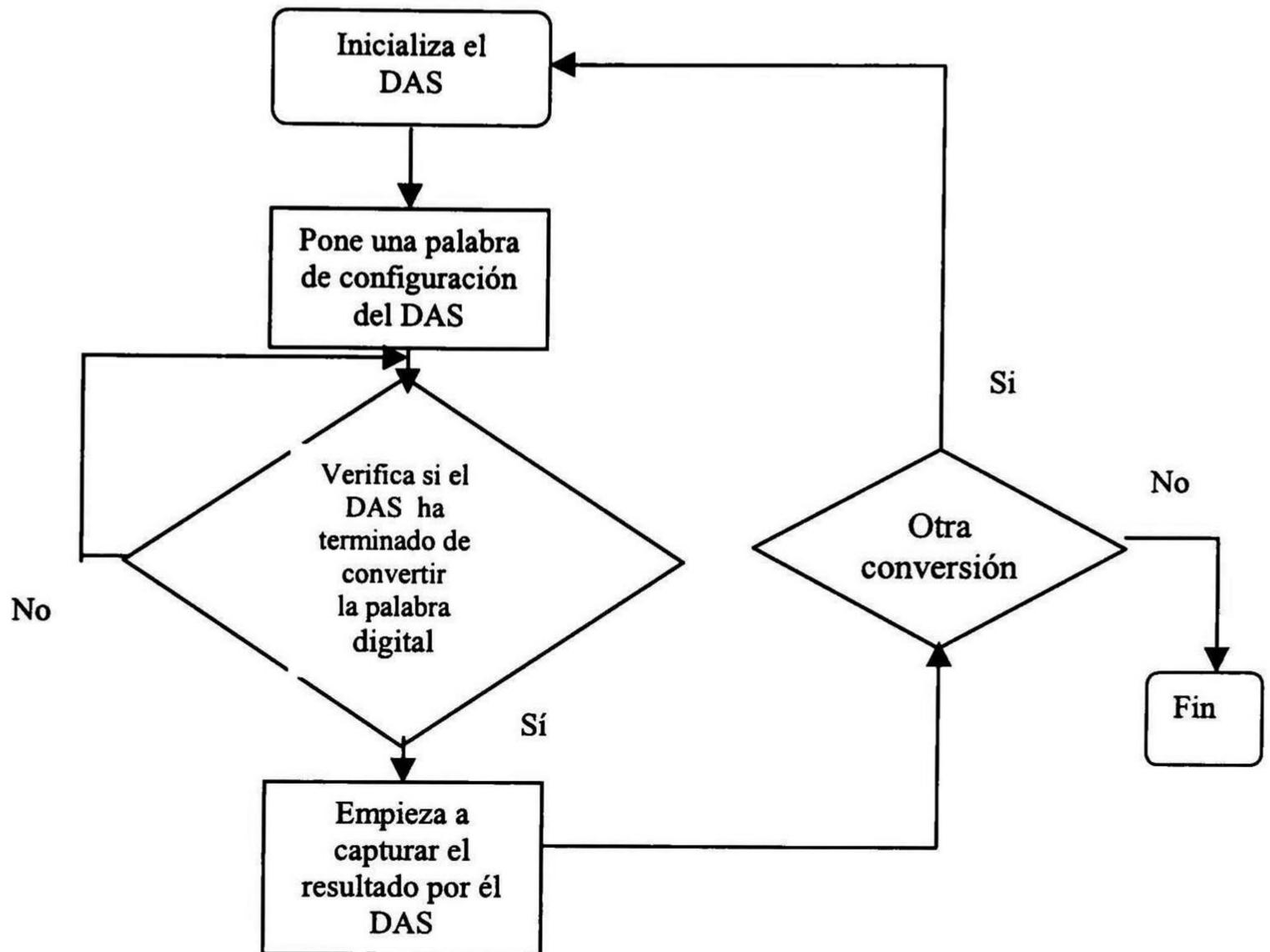


Figura 5.1 Diagrama de flujo para el proceso de conversión analógica a digital.

Podemos empezar dando una palabra de control para indicar al DAS [26] que va hacer una conversión en un canal analógico. Después de un tiempo verifica si ya ha terminado de convertir la señal de entrada analógica en una palabra digital, si no ha terminado la conversión seguirá esperando el sistema, pero si ya terminó entonces empezará a capturar el resultado transmitiendo la palabra digital hacia la computadora.

Para profundizar con el proceso de conversión, a continuación se definirán algunas palabras que van ayudar a entender el siguiente diagrama de flujo que sigue a continuación.

HBEN : Señal que sirve para conmutar el byte menos significativo o más significativo a la salida del bus de datos del DAS [26].

INT: Señal de interrupción que genera el DAS para indicarle al microprocesador que ya terminó de convertir la señal analógica en una palabra digital. Para que el microprocesador pueda capturar dicha información a través del Bus ISA[15].

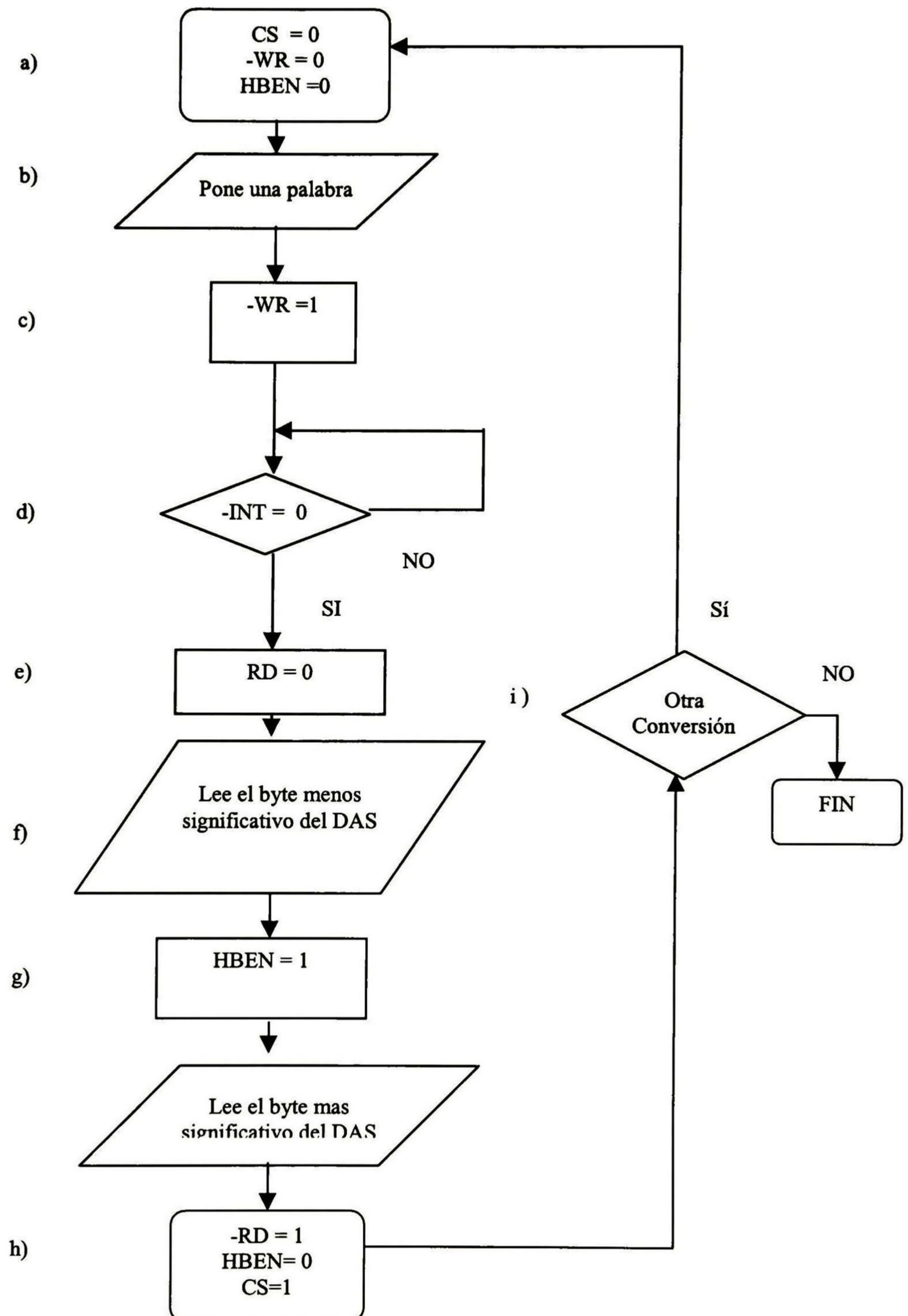
CS: Señal que habilita al DAS [15].

WR: Señal utilizada para escribir la palabra de control al DAS [15].

RD: Señal utilizada para capturar los resultados arrojados por el DAS [15].

Además, mediante el diagrama de flujo se tomará un ejemplo de conversión capturando una muestra de uno de canales de entrada analógica del DAS. Así como también su programación con respecto al rango a manejar.

Diagrama de Flujo

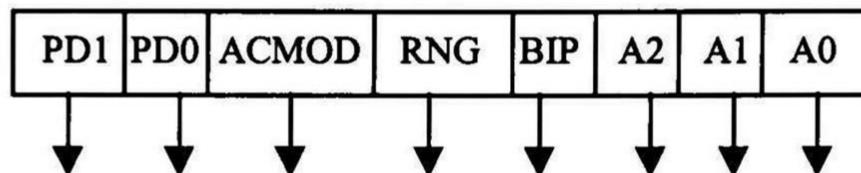


Procedimiento para la adquisición de datos:

a) Genera una señal de control

Las señales -CS -WR y HBEN estarán en cero, las dos primeras señales son generadas por el bus ISA y la última es generada por el flip - flop J-K.

b) Pone una palabra de configuración del DAS en el bus de datos del bus ISA



Donde:

PD1 y PD0 seleccionan el reloj y el Power - Down

PD1	PD0	Device Mode
0	0	Operación normal/Reloj Externo
0	1	Operación normal/Reloj Interno
1	0	Standby Power-Down, el modo del reloj no es afectado
1	1	Full Power-Down, el modo del reloj no es afectado

ACQMOD = 0 adquisición controlada internamente
1 adquisición controlada externamente

BIP y RNG seleccionan la polaridad y el rango

BIP	RNG	Rango de entrada en Voltaje
0	0	0 a 5
0	1	0 a 10
1	0	±5
1	1	±10

Selección de Canal

A2	A1	A0	Canal
0	0	0	0
0	0	1	1
0	1	0	2
0	1	1	3
1	0	0	4
1	0	1	5
1	1	0	6
1	1	1	7

Para capturar los datos del canal 0, con un rango de 0 a 10 Voltios y con adquisición controlada internamente se pone la palabra de control.

D7		DO
0	1	0
0	0	1
0	0	0
0	0	0

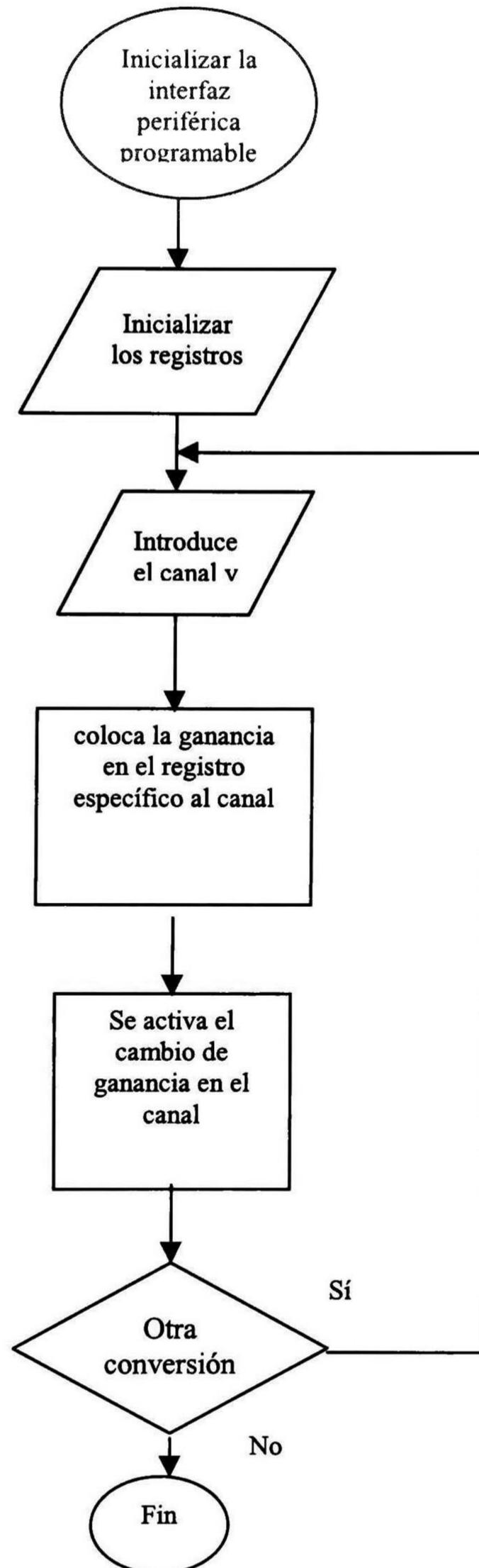
- c) En el puerto de control del bus ISA deshabilita la señal de $-WR$ poniéndola en alto.
- d) Se espera a que la señal $-INT$ baje indicando que ya terminó de convertir el dato, esa señal será detectada por el puerto de control del bus ISA.
- e) En puerto de control habilita el pin del bus ISA $-RD$ poniéndolo en bajo.
- f) Se recibe el byte menos significativo de la salida del DAS.
- g) Después se habilita la señal HBEN en alto del flip-flop J-K para recibir el dato más significativo.
- h) RD se regresa al nivel alto terminando el proceso. HBEN regresa al nivel bajo y $-CS$ a nivel alto, de tal manera que el DAS es deshabilitado.

Se requiere de otra conversión, si es afirmativa entonces se repite el proceso anterior comenzando en el punto "a". Si no, entonces se termina la adquisición.

Control de la ganancia

En el control de la ganancia se utiliza la interfaz periférica programable 82C55 [17] para direccionar a cada uno de los amplificadores la palabra de control para establecer la ganancia de cada uno de los amplificadores. Los amplificadores tienen una dirección específica en la memoria RAM de la computadora. Con esa dirección se activan a los 82C55's y esa a su vez a los amplificadores. Mediante un diagrama de flujo se podrá entender cómo se controla la ganancia por software.

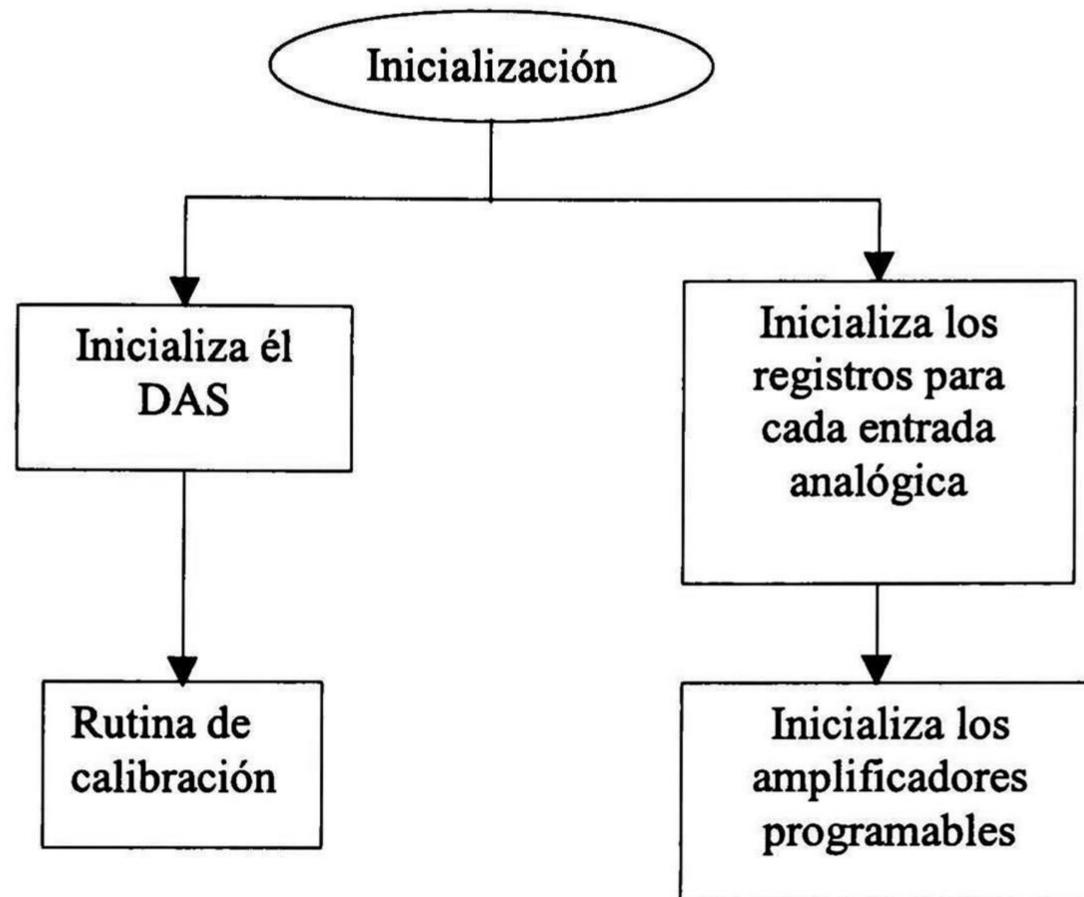
Para comenzar, es necesario inicializar los registros que identifican a cada uno de los canales de entradas analógicas así como a la interfaz. Se coloca como datos el canal y la ganancia que se desea poner al canal. El software verifica el canal, después coloca el valor de la ganancia en el registro correspondiente a ese registro y manda el dato al latch que posee la interfaz periférica. En ese instante se cambia a la nueva ganancia y se mantiene hasta que otra vez se direcciona a ese mismo canal y con un valor diferente de la ganancia [22].



La inicialización del sistema del sistema de adquisición de datos

La inicialización tiene como función inicializar todos los registros del sistema, así como habilitar las interfaces periféricas mediante software. La inicialización de las interfaces periféricas se hace colocando la palabra de control que le indica la forma en que se va a transmitir los datos a la interfaz, es decir, el sentido del flujo del dato a través de la interfaz que va hacia los amplificadores.

En el caso del 82C55 se utiliza mediante el modo 0 de control y su palabra de control es 88H [17]. Indicando que el flujo es de salida en los tres puertos de la interfaz.



Rutina de calibración

Para realizar la calibración el software al inicializar la rutina de calibración se autocalibra en cada una de las entradas analógicas mediante un promedio de un total de un número de muestras ya definido. Con esto, el sistema está listo para poder operar. También, se puede operar manualmente de tal manera que si cambian las condiciones en la medición se tenga que recalibrar el sistema para poder obtener lecturas correctas.

Biblioteca de enlace dinámico

Como se mencionó anteriormente, una DLL es una biblioteca de funciones de Windows que lee y ejecuta atendiendo las necesidades del programa .EXE que se ejecuta. Un programador de aplicaciones de Windows, además de conocer el entorno de trabajo de Windows, debe conocer su entorno de programación, conocido generalmente como interfaz de programación de aplicación para Windows (*Windows Application Programming Interface*, abreviadamente *Windows API*). La característica de la Windows API son las funciones y los mensajes de Windows [27].

Las funciones de Windows son el corazón de las aplicaciones de Windows. Hay cientos de funciones que ejecutan una variedad de tareas distintas. Los mensajes son utilizados por Windows para permitir que las aplicaciones se comuniquen entre sí y con el propio sistema de Windows. Se dice entonces que las aplicaciones de Windows son conducidas por mensajes o sucesos.

La utilización de bibliotecas dinámicas tiene ventajas. La fundamental es que permite realizar acciones especiales que no podemos realizar directamente en Visual Basic o C++. Otra ventaja es que como están separadas del programa, se pueden actualizar sin tener que modificar los programas que las utilizan. También es una ventaja de ahorro de memoria principal y de disco, ya que como es Windows quien administra la utilización

de la DLL, no existe duplicidad de código cuando varias aplicaciones la utilizan. También tiene inconvenientes, uno de ellos es el tiempo que Windows tiene que emplear en leer las funciones que el programa necesita utilizar de una DLL. Otra desventaja es que cada programa ejecutable necesita que estén presentes las DLL que utiliza.

Por muchas razones, las DLL se escriben normalmente en C y C++. Estos lenguajes son muy potentes y generan código ejecutable muy optimizado. Para crear una DLL, los pasos a seguir son similares a los ejecutados para escribir un programa en C. Se tiene un archivo de cabecera (archivo.h), un archivo fuente (archivo.c ó.cpp), un archivo de definición de módulos, un archivo para optimizar la construcción de la DLL (archivo.mak) y un archivo de recursos para desarrollar la aplicación bajo Windows (archivo.rc) [28, 29 y 30].

En nuestro caso se diseñó una DLL para comunicarse con la tarjeta de adquisición de datos. Para ello se tuvo que escribir la DLL en lenguaje C. La DLL consiste de dos funciones, entrada de datos a la tarjeta mediante la función Lee32 y escribir a la tarjeta mediante Esc32. Las dos funciones están diseñadas para Windows de 32 bits (ver detalles en el apéndice C).

La interfaz de múltiples documentos

Como se mencionó anteriormente la interfaz de múltiples documentos consiste en múltiples formularios dentro de un solo formulario contenedor. Una aplicación MDI permite al usuario mostrar varios documentos a la vez, cada uno en su propia ventana, entendiendo por documento como un conjunto de datos lógicamente relacionados entre sí. Cuando se ejecuta una aplicación MDI aparece en primer lugar una ventana de aplicaciones (ventana padre) la cual proporciona un espacio de trabajo para todas las ventanas de documento de la aplicación se hayan implementado (ventanas hijas) [27].

La vinculación e incrustación de objetos

La vinculación e incrustación de objetos (OLE) es una técnica de comunicación entre aplicaciones de Windows que hace posible la creación de documentos (destino) compuestos de datos procedentes de una variedad de orígenes. Esta técnica supone un primer paso en la evolución de Windows desde un entorno basado en una interfaz de programación de aplicaciones (API) hacia un sistema operativo basado en objetos. OLE presenta en forma de objetos varias prestaciones clave del sistema operativo, como la asignación de memoria, la gestión de archivos y transferencia de datos. Para acceder a esas prestaciones, el usuario debe conocer totalmente las interfaces que soporta cada objeto (una interfaz es un conjunto de funciones relacionadas semánticamente con un objeto, accesibles públicamente para el usuario).

Un objeto OLE es una unidad de datos suministrada por una aplicación de Windows que soporta la técnica de OLE. Una aplicación puede exponer varios tipos de objetos. Por ejemplo, Excel puede exponer objetos como una hoja de cálculo, un gráfico, una hoja de macros o un rango de celdas, entre otros.

Cada objeto OLE tiene una propiedad Class que especifica el nombre de la aplicación que ha creado el objeto de datos y el tipo de datos que contiene.

La interfaz de usuario.

Existen dos tipos de objetos en Visual Basic, los formularios y los controles. Los controles son objetos gráficos que dibujamos sobre un formulario, tales como cajas de textos, botones, etiquetas, marcos, listas, temporizadores, etc. Un formulario es una ventana sobre la que nosotros dibujamos los elementos que el usuario tiene que utilizar para comunicarse con la aplicación. Los elementos son los controles; esto es, objetos que permiten entrar o salir datos. El formulario más los controles forman la interfaz o medio de comunicación.

Menú y controles del programa.

Presentación en windows del software

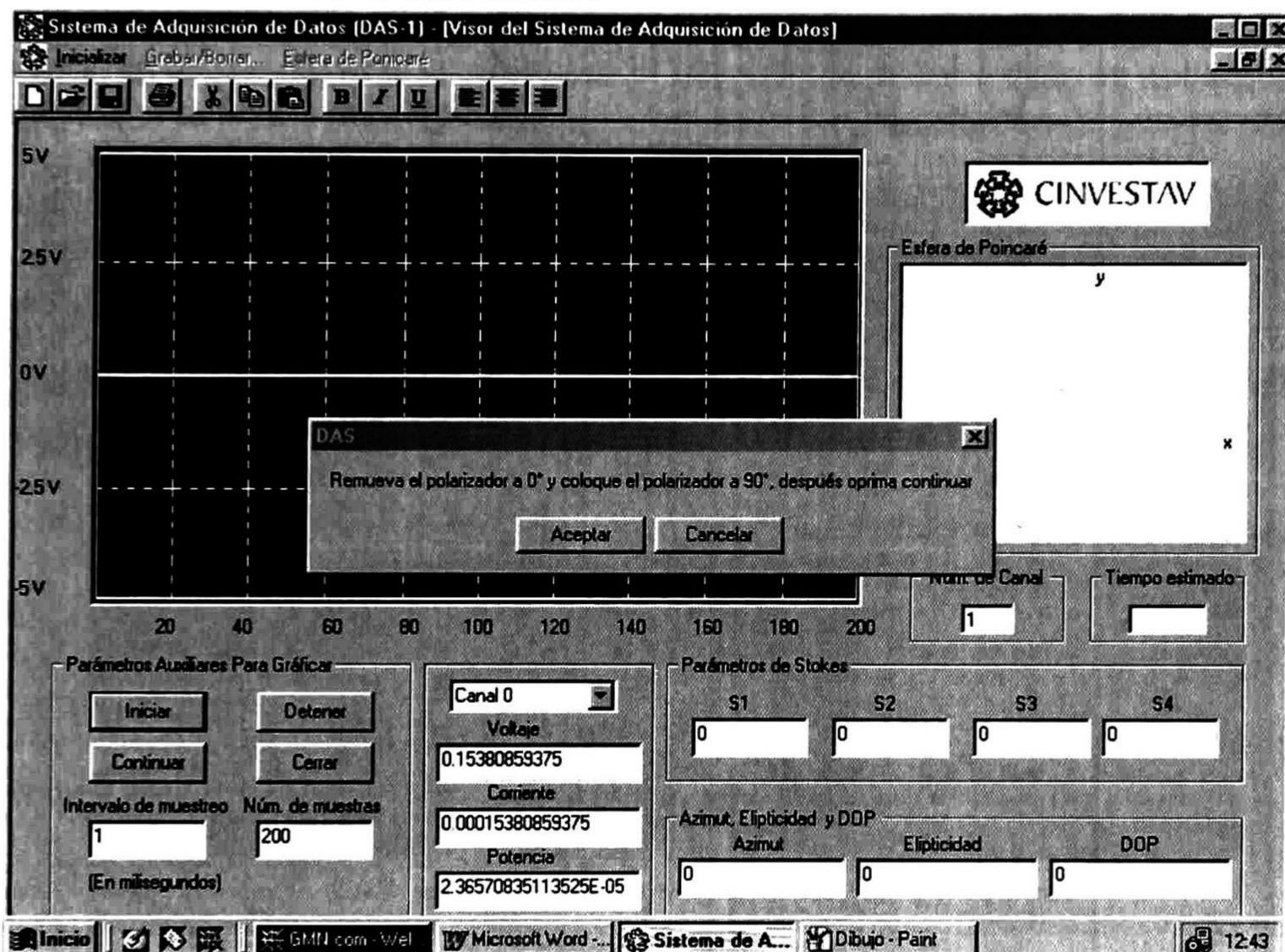


Figura 5.2 Se muestra la presentación de la ventana visor del sistema de adquisición de datos.

Como se muestra en la figura 5.2 se tiene la presentación de la ventana Visor del Sistema de Adquisición de Datos. Como se puede apreciar en la figura posee un menú, un osciloscopio, botones de control, ventanas de texto donde se despliegan los diferentes datos procesados por el DAS.

Primero explicaremos los contenidos de los menús y submenús que posee el programa. El programa está dividido en diferentes ventanas. La ventana principal consta de los siguientes menús, estos son: archivo, ver, visor de Stokes, ventana, acerca de... cada menú con una función definida y se muestra a continuación:

Menú archivo

Contiene la función para salir del programa.

Menú ver

En el menú ver está dividido en tres partes. En la primera se despliega la base de datos donde serán depositados los resultados obtenidos por la adquisición de datos. En la segunda parte se despliegan las barras de estado y la barra de utilería en donde despliegan o no las barras que llevan su nombre. Por último en la tercera sección, se despliega un explorador de Web que abre la página de Web del Cinvestav-GDL.

Menú Osciloscopio

Muestra las ventanas de cada canal en una gráfica de voltaje – tiempo. Esto se muestra en la figura 5.3. En la ventana se muestra varias opciones como iniciar la adquisición de datos de un determinado canal, detener la adquisición, continuar y cerrar la ventana. Además, en la caja de texto se selecciona el intervalo de muestreo dado en milisegundos, tomando por default 1 milisegundo.

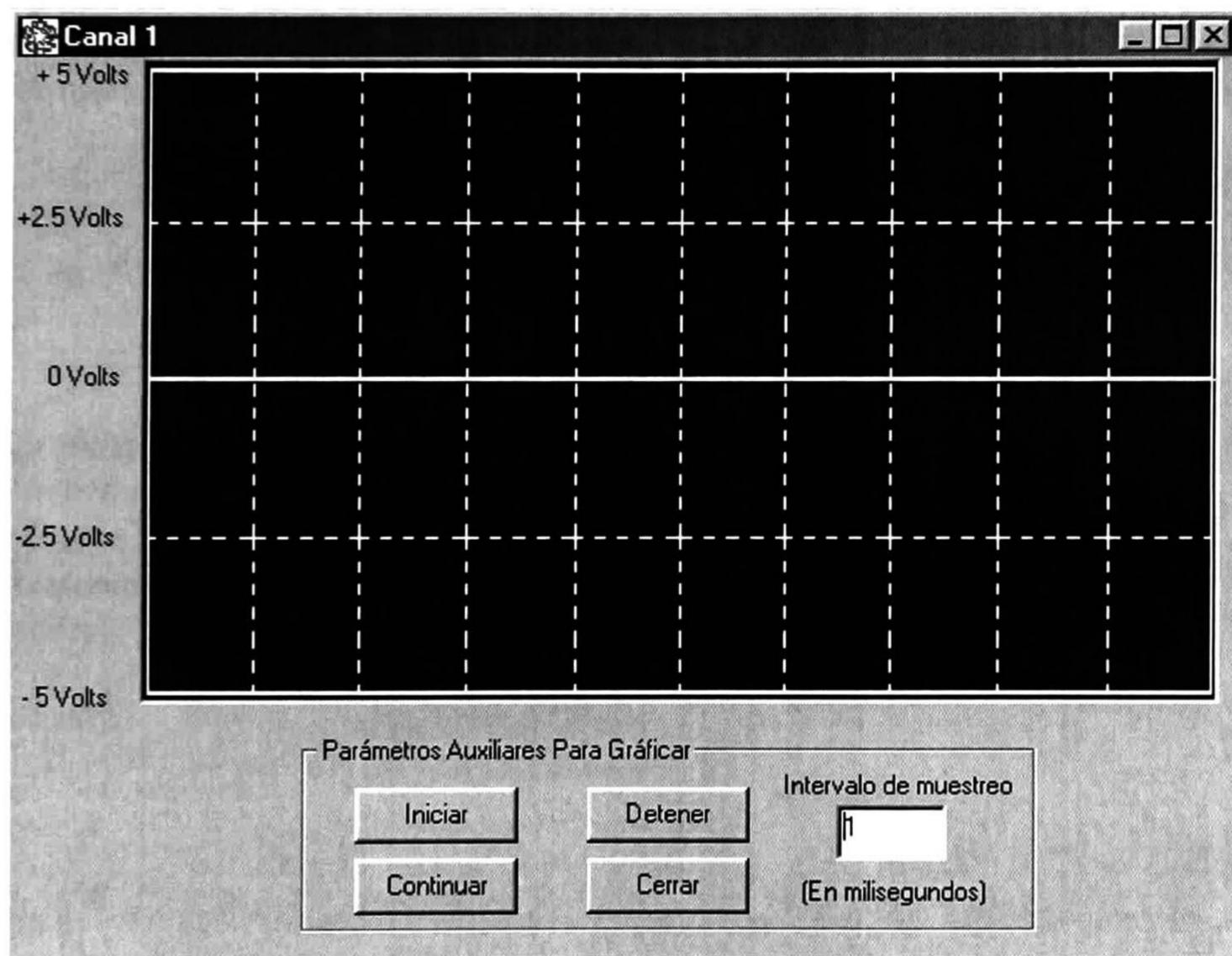


Figura 5.3. En esta ventana se muestra un osciloscopio del canal 1.

Menú de visor de Stokes

En el visor de Stokes se despliega en pantalla la ventana donde se muestran una ventana de osciloscopio y los parámetros de Stokes así como otros parámetros como por ejemplo, el azimut, elipticidad, etc...

Menú ventana

El menú ventana consiste en las diferentes formas de cómo mostrar los arreglos de

múltiples ventanas dentro la aplicación.

Menú ayuda

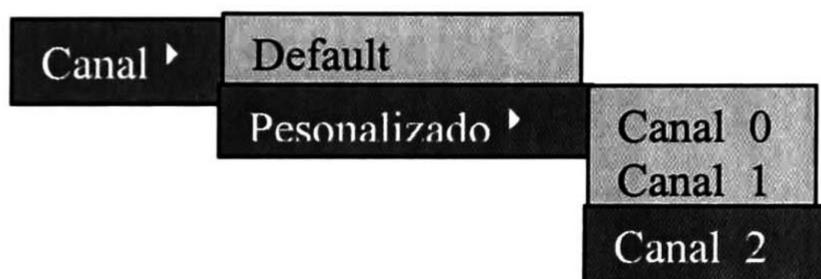
Aquí se despliegan tanto el contenido e información acerca de la aplicación hecha en Windows.

Contenido del menú del visor de Stokes

En la Ventana del Visor de Stokes tenemos dos menús, Inicialización y Base de Datos.

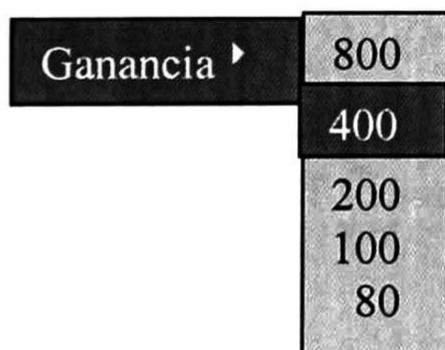
En el menú **Inicialización** se tiene los siguientes submenús estos son:

- **Calibración:** En la rutina de calibración se encarga de nivelar cada fotodiodo receptor a la entrada del sistema de adquisición de datos.
- **Canal:** Aquí aparece un submenú para seleccionar dos formas: **personalizada** y **por default**. En la opción **personalizada** se selecciona un sólo canal (cualquiera de los 6 canales del 0 al 5) esto es por que en realidad sólo se tiene material para un solo canal y se tiene que dar un tiempo para que pueda cambiarse los polarizadores y continuar con las siguientes pruebas. Aquí aparece una caja de diálogo para introducir el canal a usar.



En la opción por **default** se seleccionan los primeros 6 canales. Cada uno de los canales conformará los parámetros de Stokes.

- **Rango:** Se selecciona los rangos de 0 a 5, 0 a 10, +- 5 y +- 10 Volts.
- **Ganancia:** Se selecciona la ganancia a que va trabajar el sistema (de 1 a 800 veces).



- **Direcciones:** Se crea una ventana solicitando opciones: **default** o **personalizado**. En la selección por **default** se pone la dirección del DAS de 308 hex. y los 8255 comienza en la dirección 300 a 307 Hex.

En la selección por **personalizado** se solicita en que dirección va a ponerse el DAS y los 8255 (El valor del puerto más bajo, de ahí se apartan las siguientes 8 direcciones para cada uno de los puertos).

- **Interrupciones:** Se despliega una ventana con las opciones de **Polling** e **Interrupción**.

En **Polling** se usa la *Wait_Process_Conversion()* que viene en el programa.

En **Interrupción** se pide en que IRQ se va trabajar (en este caso la única IRQ disponible es la IRQ 5, está es en mi máquina).

Ventanas que se encuentran dentro del visor

Tiempo de muestreo: Está opción es personalizada, es decir, que se tiene que poner en la ventana el valor en milisegundos el retardo del proceso de conversión.

Parámetros Auxiliares Para Gráficar

Iniciar Detener

Continuar Cerrar

Intervalo de muestreo Núm. de muestras

1 2000

(En milisegundos)

Status

Voltaje, corriente y potencia. Se muestra en un marco datos registrados por el sistema por medio de números.

Canal 0

Voltaje

0.31494140625

Corriente

0.00031494140625

Potencia

9.91880893707275E-05

Parámetros de Stokes, DOP, azimut y elipticidad

Se muestra en dos marcos, en uno con los Parámetros de Stokes representados en forma normalizada, en el otro, los valores de DOP, azimut y la elipticidad.

Parámetros de Stokes

S1 S2 S3 S4

0 0 0 0

Azimut, Elipticidad y DOP

Azimut Elipticidad DOP

0 0 0

26/05/00 18:22

Menú Grabar / Borrar

En el menú Grabar / Borrar se encuentran las opciones para guardar y almacenar los datos capturados a una base de datos o depositarlos a un archivo de texto.

Menú Esfera de Poincaré

En el menú de la esfera de Poincaré se encuentra el submenú imprimir imagen, en el se imprime los resultados obtenidos de manera gráfica del estado de polarización resultante durante el experimento. Esto se aprecia en la figura 5.4.

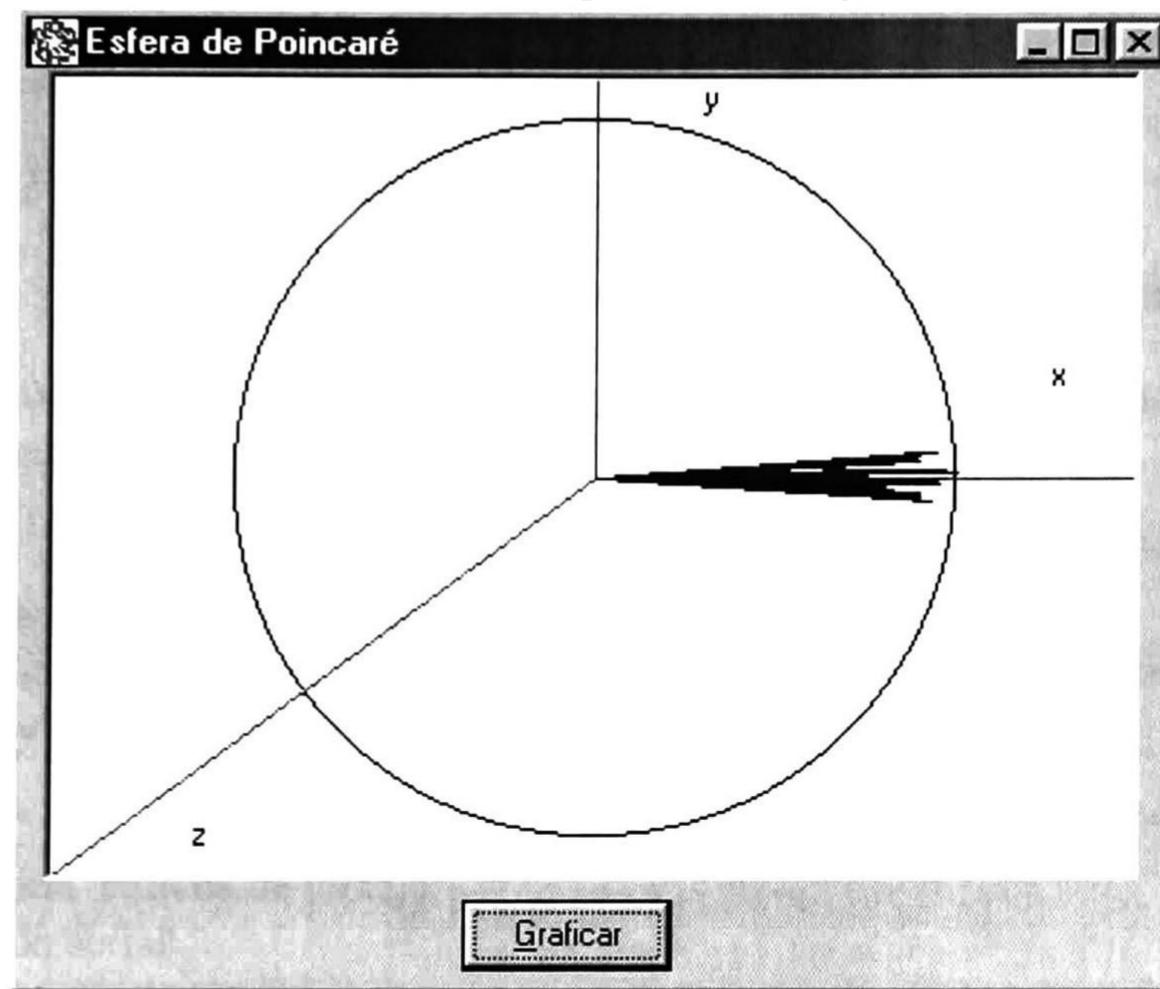


Figura 5.4. Nos muestra la esfera de Poincaré con los resultados obtenidos en un experimento.

Capítulo 6

Diseño

Introducción

En este capítulo se hablará acerca del desarrollo del diseño. Se hablará acerca de las propuestas para la implementación del hardware, cuál fue la mejor opción que se tomó y por qué, la metodología que se siguió en el diseño y algunas pruebas que se le realizaron al hardware y al software.

Ventajas y desventajas de las propuestas de la circuitería

Las ventajas y desventajas de la propuesta usando el microcontrolador 8051/2

A continuación se muestran las ventajas y desventajas de la propuesta usando el microcontrolador 8051/2.

Ventajas:

- Almacenar información dentro del microcontrolador.
- El microcontrolador se encarga de controlar el multiplexor y el convertidor analógico - digital eliminando responsabilidad a la computadora.

Desventajas:

- Alimentación externa de voltaje
- Transmisión serial
- Reprogramación lenta
- Lenguaje de bajo nivel

Las ventajas y desventajas usando microtarjetas

Ahora se verá a continuación las ventajas y desventajas usando microtarjetas:

Ventajas:

- Se pueda usar en las tecnologías PCI o ISA
- Modular, las microtarjetas con diferentes funciones
- Cada microtarjeta tiene su propia inteligencia
- La tarjeta madre tiene su propia inteligencia
- Cada una de las microtarjetas tienden a evolucionar.
- Se puede cambiar la microtarjeta de los sensores por otros.

Desventajas:

- Complejas instrucciones de los microcontroladores
- Rompe el esquema de bajo costo.
- Lenguaje de bajo nivel

Las ventajas y desventajas usando el μ P de la PC

Por último se muestra la lista de ventajas y desventajas de usando el μ P de la PC.

Ventajas:

- Selección del rango de entrada por software:
0 a 2 V, 0 a 4 V, 0 a 5 V, 0 a 10 V
 ± 2 V, ± 4 V, ± 5 V ± 10 V
- 8 canales de entradas analógicas
- 2 o 4 canales de salidas analógicas
- Portátil, se puede inserta a la ranura del Bus ISA, o se puede acoplar un μ C de 8 bits.
- Selección de ganancia por software
- Colocar diferentes tipos sensores a la entrada del sistema
- Conversión directa del A/D a la PC
- La salida del A/D es en paralelo
- Alimentación interna o externa (en caso de usar un μ C de 8 bits)
- Lenguaje de alto nivel (orientado a objetos)
- Reprogramación rápida

Desventajas:

- Carga a la PC

Selección de propuesta

Se elige la propuesta usando el μ P de la PC debido a que posee muchas ventajas con respecto a las otras propuestas.

Empezaremos hablando de la etapa de detección y de amplificación. Como se ve en las tres opciones son las mismas, usando el fotodetector en modo de operación fotoconductiva [8] y los amplificadores son de ganancia controlada por software. Pero en el caso de la primera propuesta la etapa de detección está dentro de la misma tarjeta, en cambio en la segunda y la tercera la etapa de detección se encuentran en otra tarjeta aparte por lo que se puede cambiar por otro tipo de detector.

En la etapa de multiplexor [23] y el ADC [24], tanto en la primera propuesta como en la segunda propuesta se usa un multiplexor y un ADC separados. Mientras que la tercera un solo integrado hace la misma operación (DAS) eso reduce costos debido a que un ADC cuesta el doble que DAS, aparte de comprar además el multiplexor [4]. Posee DAS adicionalmente tiene un selector de rangos que al ADC no posee y se tendría que hacer con un circuito adicional, lo mismo pasa con la selección de entrada analógica bipolar o unipolar del DAS mientras que el ADC solo ofrece una entrada bipolar.

Con respecto al uso de la memoria RAM puede ser opcional en las dos últimas propuestas en nuestro caso no es necesario el uso de una memoria RAM debido a la velocidad de muestreo que se va a trabajar.

Como se aprecia en la primera y la segunda propuesta usan lenguaje ensamblador para programar los microprocesadores, en el caso del 8051/2 [19] se tiene que agregar una memoria RAM para programar el microcontrolador lo que lo haría tardado en reprogramarlo o bien sustituirlo por un 8751/2 que posee la memoria interna y eso implica un incremento en su costo. En el caso de la propuesta usando microtarjetas se tiene 5 microprocesadores RISC [25], como se demuestra que al darle más inteligencia a

la tarjeta implica un incremento en el costo de la tarjeta y hecha bajo el concepto de bajo costo en el diseño. En el caso de la tercera propuesta se ofrece una programación de alto nivel usando el lenguaje C como herramienta eso agiliza la reprogramación no se introduce hardware adicional, además que reduce costos por usar poco hardware.

Además, la tercera propuesta ofrece una interfaz que si se quiere usar la tarjeta de manera externa a la computadora PC o bien usar un microcontrolador 8051/2 o bien el 68HC16 [31]. De manera interna sería colocarla a una ranura del bus ISA de la computadora. Posee un módulo para convertir una palabra digital a una señal analógica por medio de DAC's (en la primera versión se está usando dos salidas analógicas pero en las siguientes versiones se puede tener 4 salidas u ocho según sea las necesidades del usuario) [32].

Con respecto al DAS se puede sustituir por cuatro modelos diferentes dependiendo del uso que requiera el usuario, a diferencia de las tarjetas de adquisición comerciales implicaría gastar mucho dinero para comprar el mismo modelo en caso de que se dañe la tarjeta.

Metodología de diseño

Con respecto a la metodología de diseño se realizó el siguiente plan de diseño para el prototipo:

- Pruebas con el prototipo usando una tarjeta “protoboard” con conexión al bus ISA
- Diseño del prototipo en PCB
- Pruebas preliminares del Hardware
- Pruebas preliminares del Software
- Implementación y aplicación

Pruebas con el prototipo usando una tarjeta protoboard con conexión al bus ISA

En las pruebas que se le hicieron al prototipo primero en “protoboard” fueron para comprobar el funcionamiento de cada una de las etapas y corregir en caso de alguna falla en la lectura o escritura de la computadora con el hardware, por ejemplo, que envíe los datos desde la computadora a los amplificadores y que éstos a su vez respondan para amplificar la señal analógica entrante al convertidor analógico – digital. Revisión del convertidor analógico – digital en cuanto al proceso de conversión de una muestra analógica a una palabra digital. Revisión de la etapa de codificación de direcciones para ver si la tarjeta está respondiendo en el área de la memoria asignada por la computadora. Depurar el programa bajo plataforma DOS, este programa fue realizado en lenguaje C (ver apéndice C) y nos muestra la lectura de la tarjeta de adquisición de datos.

Diseño del prototipo en PCB

De los resultados obtenidos en el prototipo en protoboard sirvieron para depurar algunas etapas para entonces dejar únicamente el resultado final en el diseño del PCB. El prototipo se realizó en Mentor Graphics. Se hicieron los esquemáticos del prototipo, se realizaron las geometrías de cada circuito integrado, resistencias, capacitores, conectores, etc. Después se pasó a realizar los mapas de cada elemento para después pasar a conjuntarlos en un empaquetamiento para poder pasar al Layout donde se definieron algunas características del enrutado. Al término, del Layout se paso a

fabricar los Artworks definitivos para la fabricación del PCB [ver apéndice B], al mismo tiempo se evaluaban algunas cotizaciones con algunos fabricantes para el desarrollo del PCB. Habiendo elegido al fabricante se enviaron los Artworks para que fabricara el PCB.

Pruebas preliminares del circuito

Se recibió el PCB y se comenzó a ensamblar los componentes al PCB. Ya teniendo el PCA se pasó a realizar las mismas pruebas que se le hicieron al circuito ensamblado en protoboard. Se realizó un plan de pruebas a la tarjeta para ver que defectos tenía y poder atacarlos y corregirlos, a continuación se presentan los puntos que se tomaron en cuenta [33 y 34].

- Fuentes de poder
- Cortos
- Continuidades o abiertos
- Polaridades
- Pruebas analógicas
- Pruebas digitales
- Compensación de la corriente oscura
- Nivel de ruido
- Frecuencia de muestreo
- Prueba de funcionamiento continuo
- Comparación con instrumentos de medición: de intensidad de luz y eléctrico

Fuentes de poder

En la prueba de fuente de poder se verificaron todos los nodos involucrados con los diferentes suministros de voltajes y tierras con el fin evitar cortos en la tarjeta y corregirlos inmediatamente para poder continuar con las demás pruebas.

Cortos

La prueba de cortos consiste en verificar que no haya corto entre los nodos que involucran las señales de datos, control y direcciones, para ello se verifica con un multímetro probando continuidad. Es importante verificar los pines de los circuitos integrados pues un exceso de soldadura o si está húmeda la tarjeta (con flux) puede causar algún corto en el circuito integrado.

Abiertos

La prueba de continuidades o abiertos detecta si alguno de los pines no está bien conectado al nodo ya sea por soldadura fría o porque no fue soldado, es bueno detectarlo antes de comenzar con alguna de las pruebas funcionales para evitar errores posteriores y evitar pensar en algún problema de mal función del circuito.

Polaridades

En la prueba de polaridades se detecta si los componentes estén puestos en la posición

correcta y no estén invertidos. En este caso hay que cerciorares que no estén invertidos tanto capacitores de polaridad, transistores, circuitos integrados, etc.

Pruebas analógicas y digitales

Entre las pruebas que se realizaron al PCA, estuvieron la prueba de comunicación de la computadora con la tarjeta, como por ejemplo la verificación de la ganancia de cada canal, la comunicación con él DAS para realizar el proceso de conversión y selección del canal, inicialización de la tarjeta y blanquear los registros.

Compensación de la corriente oscura.

Esta prueba funcional que consiste en ordenar a la tarjeta por medio del software verifique cada uno de los canales de entradas analógica el nivel de corriente oscura [vea él Capítulo 3] y situarla en el nuevo cero con el fin de que al comenzar con el muestreo se obtengan lecturas correctas.

Nivel de Ruido

En la prueba del ruido se verificó la calidad de la señal analógica entrante por cada una de las etapas de amplificación hasta él DAS, en esta prueba se verificó mediante un osciloscopio y con un generador de señales usando diferentes tipos de señales comprobándose que el ruido no altere la señal y se obtenga otra lectura.

Frecuencia de muestreo

En esta prueba funcional consistió en ver el limite máximo de muestreo que puede alcanzar la tarjeta en las diferentes plataformas bajo Windows y DOS.

Prueba de funcionamiento continuo

La prueba de *funcionamiento continuo* consiste en dejar trabajando la tarjeta durante varios días para ver si con el uso continuo falla en algún tiempo. Para ello se llevó un registro para ver su comportamiento y ver como funciona la computadora y no afectar su desempeño de la misma.

Comparación con instrumentos de medición: de intensidad de luz y eléctrico

Se comparó con otros instrumentos de medición como por ejemplo multímetros, osciloscopios y el wattímetro de luz y se encontró que la tarjeta nos dio lecturas más exactas de la señal y respondía con cualquier variación de la señal analógica de entrada.

Pruebas preliminares del software

Con respecto a las pruebas del software se utilizó parte del programa hecho en DOS y se implementó el programa bajo Windows. A este programa se le sometió a realizar las mismas funciones que en el programa en DOS, pero también se le agregaron otras pruebas como la prueba de gráficos entre otras. A continuación se muestra el plan de pruebas para el Software.

- Comunicación con el sistema de adquisición de datos
- Control del proceso de conversión
- Control de la ganancia
- Tiempo de muestreo
- Compensación de la corriente oscura.
- Prueba de gráficos
- Adquisición de datos y guardado de la información en la base de datos

Comunicación con el sistema de adquisición de datos

Para comprobar la comunicación del sistema se tuvo que verificar el funcionamiento de la DLL [ver apéndice C] escribiendo y leyendo desde puerto asignado a la tarjeta. Al igual que en el programa en DOS se comprobó que realizará el mismo funcionamiento tanto para escribir a las etapas de amplificación como al DAS y capturar el resultado obtenido de la muestra proveniente del DAS.

Control del proceso de conversión.

Se verificó que el programa en Windows realizará todo el proceso de conversión y se le pidió que lo desplegará en una caja de texto lo mismo para los parámetros de corriente y potencia.

Control de la ganancia

En la prueba de control se le pidió al programa controlar las etapas de amplificación y con ayuda del osciloscopio se observó una señal patrón (sinusoidal) para verificar que efectivamente se modificará la ganancia en cada etapa de amplificación.

Tiempo de muestreo

Aquí se le introdujo a la caja de texto correspondiente diferentes tiempos de muestreos con el fin de verificar que el temporizador del programa funcionará para ello nos auxiliamos con una señal patrón (sinusoidal) y la ayuda de una ventana gráfica generada por el programa.

Compensación de la corriente oscura.

Se realizó la misma operación que se le hizo al programa bajo DOS.

Prueba de gráficos

Está relacionado con la prueba que se realizó para probar el tiempo de muestreo, además se verificó los controles para iniciar a graficar, detener el proceso de graficar y continuar.

Adquisición de datos y guardado de la información en la base de datos

Para esta prueba se involucró todo lo anterior además de agregar un número de muestras a capturar. Esto permitió que a medida que se está desplegando los resultados en

pantalla se almacenarán los resultados en una base de datos para poder analizar posteriormente los resultados en otros estudios y compararlo con otros experimentos.

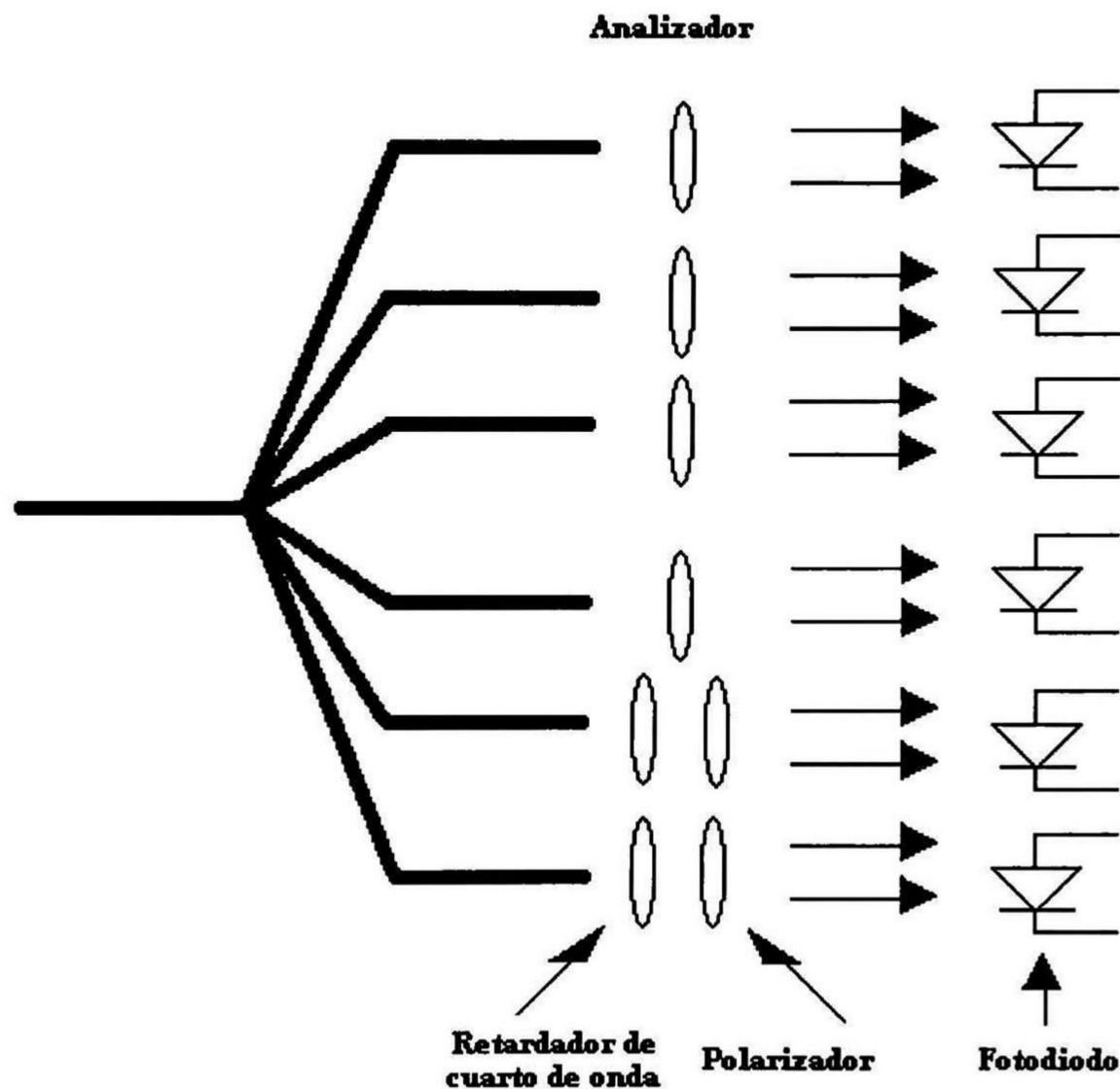
Capítulo 7

Resultados y trabajo a futuro

Introducción

A continuación, en el siguiente capítulo se mostrará el método que se utilizó para obtener los parámetros del vector de Stokes para un determinado estado de polarización de la luz, así como algunos resultados obtenidos, además del trabajo a futuro para este proyecto y algunas sugerencias para el prototipo.

Método de medición



$$\begin{bmatrix} I \\ Q \\ U \\ V \end{bmatrix} = \begin{bmatrix} 1 \\ \cos(2\omega)\cos(2\alpha) \\ \cos(2\omega)\sin(2\alpha) \\ \sin(2\omega) \end{bmatrix}$$

Figura 7.1 Método para obtener los 4 parámetros del vector de Stokes y su representación matemática.

Existen por lo menos cinco métodos para obtener el estado de polarización de la luz que se

describen en [35] pero solo se tomo el primero que es él a continuación se describe. Para obtener el estado de polarización de la luz se utiliza el vector de Stokes ya mencionado en el capítulo 2. El polarímetro esta diseñado para trabajar con los 7 canales simultáneamente para obtener el vector de Stokes y los otros parámetros, pero en vista que solo se cuenta con material para trabajar con un solo canal se realizan 7 mediciones que formaran parte para encontrar el vector de Stokes, estos son $I_0, I_{90}, I_{45}, I_{-45}, I_{max}, I_{rcp}, I_{lcp}$. Las primeras cuatro mediciones se realizan con un arreglo de un polarizador como analizador puesto en un determinado ángulo donde la luz resultante incidirá en los fotodiodos. Las dos últimas se obtienen agregando un arreglo de un retardador de $\lambda/4$ y un polarizador con un azimut a 45° y -45° como se muestra en la figura 7.1. I_{max} es la intensidad que no pasa por ningún dispositivo óptico. Ahora bien, se tomo este método porque ofrece una buena opción para encontrar los parámetros del vector de Stokes de acuerdo a los resultados obtenidos en la literatura [35].

Resultados obtenidos

En esta parte del proyecto se realizó las pruebas necesarias para verificar el funcionamiento del polarímetro que se diseño. Poniendo una fuente de luz polarizada linealmente con diferente azimut en frente del polarímetro y midiéndola para obtener su vector de Stokes correspondiente se obtuvo una buena aproximación con el vector de Stokes ideal.

Vector de Stokes	Medición (μW)	Vector de Stokes obtenido por el polarímetro
$\begin{bmatrix} 1 \\ 0 \\ 1 \\ 0 \end{bmatrix}$ <p>$\alpha = 45^\circ$ $e = 0.0$</p>	$I_0 = 0.285$ $I_{90} = 0.278$ $I_{45} = 0.563$ $I_{-45} = 0.001$ $I_{-90} = 0.260$	$\begin{bmatrix} 1 \\ 0.0124 \\ 0.9982 \\ 0.0177 \end{bmatrix}$ <p>$\alpha = 44.6^\circ$ $e = 0.0088$</p>
$\begin{bmatrix} 1 \\ 0 \\ -1 \\ 0 \end{bmatrix}$ <p>$\alpha = -45^\circ$ $e = 0.0$</p>	$I_0 = 0.272$ $I_{90} = 0.269$ $I_{45} = 0.001$ $I_{-45} = 0.531$ $I_{-90} = 0.283$	$\begin{bmatrix} 1 \\ -0.055 \\ -0.9796 \\ 0.0073 \end{bmatrix}$ <p>$\alpha = -44.8^\circ$ $e = 0.0036$</p>
$\begin{bmatrix} 1 \\ 0 \\ 1 \\ 0 \end{bmatrix}$	$I_0 = 0.285$ $I_{90} = 0.278$ $I_{45} = 0.563$ $I_{-45} = 0.001$ $I_{-90} = 0.260$	$\begin{bmatrix} 1 \\ 0.0124 \\ 0.9982 \\ 0.0177 \end{bmatrix}$

$\alpha=45^\circ$ $e=0.0$		$\alpha=44.6^\circ$ $e=0.0088$
$\begin{bmatrix} 1 \\ 0 \\ 1 \\ 0 \end{bmatrix}$	$I_0=0.285$ $I_{90}=0.278$ $I_{45}=0.563$ $I_{-45}=0.001$ $I_{-90}=0.260$	$\begin{bmatrix} 1 \\ 0.0124 \\ 0.9982 \\ 0.0177 \end{bmatrix}$
$\alpha=45^\circ$ $e=0.0$		$\alpha=44.6^\circ$ $e=0.0088$

Análisis de resultados

Como se vio en la última sección se obtuvo una buena aproximación al vector ideal de Stokes. Pero, no es ideal debido a varios factores que intervienen en la medición estas son:

Factores que intervienen en la medición

- La temperatura en que se está trabajando puede variar un poco las lecturas.
- El manejo, por ejemplo en el método que se empleó para obtener los parámetros del vector de Stokes, en el caso de obtener cada uno de los seis elementos para conformar el vector de Stokes, puede ser que en cada medición algún movimiento de la fuente o del lente polarizador se muevan durante su manejo y pierda la dirección del haz o el algún cambio de ángulo se cambie los parámetros que se querían obtener.
- Características de los componentes que intervienen no son ideales, ejemplo la fuente como el lente no son ideales. En el lado del receptor tenemos a los fotodiodos que capturan la intensidad luminosa de la luz y la convierte en corriente eléctrica pero cabe recordar que los fotodiodos no son ideales y que además los parámetros de los fotodiodos cambian de uno a otro componente debido al grado de impureza del semiconductor.
- Las veces que se realiza un experimento.

Comparación de resultados

Como se mencionó en el capítulo 6 se realizaron pruebas a la tarjeta de adquisición de datos enfrentada a diferentes instrumentos de medición como por ejemplo, osciloscopio, multímetro y para la medición de la intensidad se requirió de un wattímetro de luz.

Los resultados obtenidos para encontrar el vector de Stokes para el haz de luz polarizada linealmente fueron comparados con los obtenidos del proyecto de tesis Margarita Franco García [35].

Observaciones

- Es importante conocer y manejar las herramientas de diseño para la elaboración de PCB's, así como sus reglas de ruteo.

- Tener un plan de pruebas para el ensamble del PCA con el fin de depurar algún error cometido u omitido en la elaboración del PCB.
- Tener conocimiento y poder manejar apropiadamente el lenguaje de programación en Visual Basic o C++, conocimiento de la programación orientada a objetos.
- Tener una idea clara de los conceptos de polarimetría y poderlas aplicarlas en la práctica.
- Entender y aplicar el funcionamiento del funcionamiento del Bus ISA y la forma de como crear una interfaz periférica efectiva.

Conclusiones

De lo expuesto en los capítulos anteriores, se concluye los siguientes logros alcanzados:

La implementación de una tarjeta de adquisición de datos con las siguientes características

- 8 canales de entradas analógicas
- 2 canales de salidas analógicas
- La tarjeta puede ser insertada en una ranura del bus ISA o puede ser acoplarse a un microcontrolador de 8 bits
- Selección de la ganancia es realizada por software
- Selección del rango por software
- Se puede colocar diferentes tipos de sensores a la entrada del sistema
- Frecuencias máximas de muestreo, 26 Kmuestras/seg, 10 Kmuestras/seg y 100 Kmuestras/seg [31]

El diseño del software con las siguientes características:

- El software fue implementado en Visual Basic y Visual C++
- Qué trabaje bajo un ambiente gráfico de Windows
- Despliega en pantalla los siguientes resultados: parámetros de Stokes, esfera de Poincaré
- Realiza una rutina de calibración por software
- Ajuste del tiempo de muestreo en milisegundos
- Inicializa y se comunica con el sistema de adquisición de datos
- Control del proceso de conversión
- Construcción de una interfaz que comunique al software con la tarjeta adquisición de datos mediante una librería de enlace dinámico
- La creación de una base de datos para depositar los datos capturados por el sistema

Los logros alcanzados para la parte de polarimetría fue la implementación en software del método computacional de Mueller para obtener el vector de Stokes que corresponde a un determinado estado de polarización de la luz. Y en base al método que se tomó para la implementación física vista al principio del capítulo nos mostró una buena aproximación y una buena confiabilidad en el polarímetro que aquí se presentó en esta tesis por lo que se cumplió con los objetivos de la tesis.

Trabajo futuro

Como se mencionó en el primer capítulo los polarímetros son usados para conocer ciertas propiedades físicas de los materiales, en el caso de las telecomunicaciones resulta ser una herramienta útil para la investigación de las comunicaciones que utilizan la fibra óptica como canal de comunicaciones. Esto es, con el fin de poder recuperar el estado de polarización de la luz al final de la fibra óptica en receptores coherentes de luz, en el caso de utilizar cualquier tipo de modulación coherente de comunicaciones.

Con este trabajo se puede utilizar para un trabajo más profundo en la investigación en las comunicaciones ópticas y facilitar la obtención de resultados físicos para después poderlos comparar con los resultados teóricos obtenidos de algún algoritmo.

En el caso de control y potencia puede servir la tarjeta adquisición de datos como una herramienta para la investigación y control de un fenómeno físico que se quiera controlar.

Para el caso de computación y control puede servir el software para brindar una idea de cómo diseñar un programa para controlar una interfaz física a través de la computadora mediante un programa en ambiente de Windows, como diseñar un device driver sencillo para poder comunicar al programa con un puerto físico de la computadora.

En cuanto al proyecto ya realizado se tiene pensado como trabajo futuro mejorar los siguientes puntos tanto de hardware como software, estos son:

Software:

- Mejorar la presentación del visor cambiando la barra de control por uno más personalizado y relacionado a la adquisición de datos y obtención de los parámetros de Stokes.
- Crear un archivo de ayuda para que la persona no sepa operarlo pueda leer un pequeño tutorial de cómo usarlo y sacar el mejor provecho en la medición y obtención de los resultados deseados. En él, deberá incluir una breve introducción a los conceptos de polarimetría, así como los pasos para poner los polarizadores y los retardadores, sus posiciones y también una pequeña ilustración de cómo deben ser montados. Y cómo interpretar los resultados obtenidos.
- Mejorar la presentación de la tabla donde se muestran los resultados.
- Trabajar la OLE de Microsoft de Internet Explorer como base para la adquisición de datos remota
- Mejorar los controles que se encargan en la adquisición de datos, como por ejemplo la ganancia, el rango, los canales a trabajar, etc.
- Actualizar la DLL para meter algunas funciones que son repetitivas en el programa con el fin de reducir espacio en memoria del disco duro.

Hardware:

- Reducir la circuitería utilizando un FPGA

- Hacer algunas modificaciones a la circuitería para otra aplicación (control o comunicaciones).
- Crear una nueva de detección para otra aplicación (medidor de temperatura, de presión, etc).

Sugerencias para el prototipo utilizando un FPGA

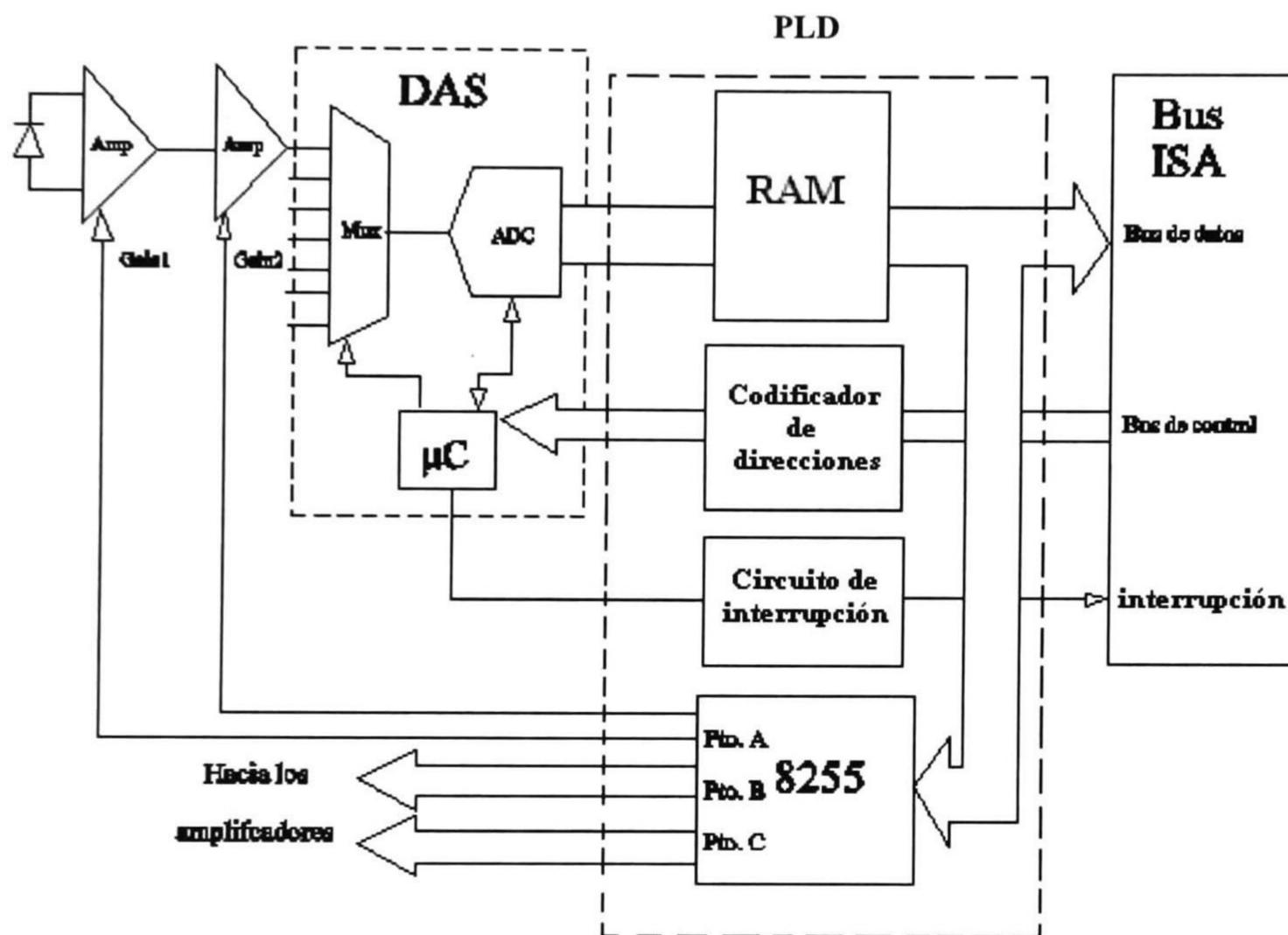


Figura 7.2 Esquema de una tarjeta de adquisición reduciendo circuitería utilizando un FPGA.

A continuación se muestra una propuesta para reducir algunos integrados utilizando un FPGA. Esto es con el fin de cómo mejorar lo que ya se tiene hecho y pensar en una nueva versión para el hardware.

Descripción general

Como se muestra en la figura 7.2 se tiene el esquema de una tarjeta de adquisición reduciendo circuitería utilizando un FPGA. Dentro del FPGA contendrá los 8255's que se encargarán de transferir las palabras de control de los amplificadores programables, además de la circuitería del codificador de direcciones, un controlador de interrupción para comunicar del DAS hasta el bus ISA, también se pone como opcional entre el DAS y el Bus ISA una memoria RAM para almacenar los datos adquiridos y enviarlos al bus mediante señales de control o también se puede poner un circuito que lea los dos bytes

generados por él DAS y convertirlos en una palabra de 16 bits para enviarlo en una sola lectura.

Descripción de los componentes de la propuesta usando el μ p de la PC

Detectores ópticos

Al igual que la propuesta que se seleccionó con anterioridad en el capítulo 6 se usa el fotodiodo SFH250 [36] en modo de operación fotoconductor (vea el capítulo 3).

Los amplificadores

Al igual que en la propuesta seleccionada en el capítulo 6 se usan los mismos amplificadores con ganancia programada. Pero estarán conectados directamente al FPGA (palabra de control para la ganancia) y la salida analógica del amplificador hacia el DAS.

El Sistema de adquisición de datos (DAS)

También en la propuesta se usa el DAS MAX197 [26] que recibe las señales analógicas ya amplificadas, selecciona el canal, procesa la muestra analógica y la convierte en una palabra digital a la salida.

El bus de datos del DAS va directo al FPGA, este bus es bidireccional porque debe recibir tanto el byte de control como los bytes generados por el DAS.

FPGA

El FPGA está dividido en 4 módulos, estos son: controlador de ganancia, un codificador de direcciones, control de interrupciones y memoria RAM.

Controlador de ganancia

El controlador de ganancia consiste en una interfaz periférica que accede directamente al bus de la PC (8 bits de datos), en donde es programado por el bus de control y de direcciones de la PC con el fin de controlar la ganancia de las dos etapas de amplificación de cada entrada utilizando.

Codificador de direcciones

Un codificador de direcciones está compuesto de 2 comparadores, un comparador para habilitar el DAS y otro para la interfaz periférica.

Controlador de interrupciones

El controlador de direcciones recibe la señal del DAS que indica que ya terminó de procesar el dato y que ya puede transferir el dato a la memoria RAM y de ahí al Bus ISA.

La memoria RAM

Aquí se depositará el dato digitalizado y se seleccionará un espacio de la memoria de cada canal y se enviará hacia la computadora para que sea procesada. Esta etapa es opcional dependiendo del trabajo que desempeñará el sistema de adquisición de datos o el experimento que realice a futuro.

Interfaz

La interfaz se encarga de servir de medio de comunicación entre la computadora y el sistema de adquisición de datos es el Bus ISA (vea el capítulo 4).

Referencias:

- [1] Enciclopedia Salvat, S.A., Monitor, Enciclopedia Salvat, S.A. 1972
- [2] PH.D Gabriela Ruíz de Marquez, A division of wavefront polarimeter and optical analysis of red blood cells, Tesis Doctoral, Loughborough University, 1996
- [3] Kliger David S. James W. Lewis, Cora E. Randall, Polarized Light in Optics and Spectroscopy, Academic Press. Inc., 1990
- [4] Octavio Pelayo Ramos, Arturo Veloz Guerrero, Tarjeta de adquisición de datos para un polarímetro de división de frente de onda, Artículo presentado al 9º Congreso Internacional de Electrónica, Computación y Eléctrica (CIECE'99) en Guanajuato, Gto. los 21 al 26 Marzo de 1999
- [5] Eugene Hecht, Teoría y problemas de óptica, McGraw Hill, 1988
- [6] Faulkenberry, L. M., Introducción a los amplificadores, McGraw Hill, 1988
- [7] Optical fiber communications: principles and practices
- [8] J. Watson, Optoelectrónica, Ed. Limusa. 1993
- [9] Siemens, Inc, Optoelectronics, Siemens, Inc., 1996.
- [10] George Scherma, PC-based test instruments: Selecting the right technology saves time, Electronic Products, Inc., October 1997
- [11] Ronald J. Tocci, Sistemas Digitales principios y aplicaciones, Prentice Hall, 5ta Edición, 1993
- [12] Bob Margolin, Modern ADC's push the performance envelope, Computer Design, Inc., January 1997
- [13] Mariam Motamed, Avidéh Zakhor, Propiedades de tono de sobremuestreo en convertidores A/D, (Artículo), http://www.condocorcer.com/Misc/AD_Converter_Perf.html
- [14] Edward Solari, ISA e EISA Theory and operation, Annabooks, 1992
- [15] Connector, org., ISA (Technical), http://www.blackdown.rog/~hwb/co_ISA_Tech.html
- [16] Mark Sokos, THE ISA BUS (also applies to PC/104), <http://www.gl.umbc.edu/~msokos1,msokos1@gl.umbc.edu>
- [17] OKI Semiconductors, Inc., MSM82C55A-2RS/GS/VJS CMOS Programmable, OKI Semiconductors, Inc. Peripheral interface (Literatura), <http://www.oki.com>

- [18] Motorola, Inc., SN54/74HC688 Comparador de 8 bits (Literatura), <http://www.motorola.com>
- [19] José Adolfo Gonzalez Vazquez, Introducción a los microcontroladores, Mc Graw Hill/Interamericana de España, S. A., 1992
- [20] Siemens, Inc, Optoelectronics, 5 mm LED package SFH250 – plastic connector housing SFH250V – Plastic fiber optic photodiode detector (Literatura), Siemens, Inc., 1996, <http://www.siemens.com>
- [21] Klaus Pancer, Albrecht Mayer and Nick Waegner, Optoelectronics, Cost effective optical signal transmission plastic fiber components (PFC) using Siemens light-link emitters and detectors (Appnote 40), Siemens, Inc., 1996.
- [22] Burr-Brown Co., Burr-Brown IC Data Book – Linear Products, Burr-Brown Co., 1996, <http://www.burr-brown.com>
- [23] Motorola, Inc., MC14051B 8 Channel Analog Multiplexer/Demultiplexer, Motorola, Inc., 1997, <http://www.motorola.com>
- [24] Analog Devices, Inc., 16-bits, 200 Ksps BiCMOS A/D Converters, Analog Devices, Inc., 1996, <http://www.analog.com>
- [25] Microchip Technology Inc., PIC12CE 5XX 8 Pin, 8-Bit CMOS Microcontroller with EEPROM Data Memory, Microchip Technology Inc., 1997, <http://www.microchip.com>
- [26] Maxim Integrated Products, Inc., Multi-Range (± 5 V, ± 10 V, +5 V, +10 V), +5V Supply, 12-Bit DAS with 8 + 4 bus Interface, Maxim Integrated Products, Inc., 1995, <http://www.maxim-ic.com>
- [27] Fco. Javier Ceballos, Enciclopedia de Microsoft Visual Basic 4, Ra-ma Editorial – Alfaomega Grupo Editor, 1997
- [28] Fco. Javier Ceballos, Microsoft Visual C++ Aplicaciones para Windows, Ra-ma Editorial – Alfaomega Grupo Editor, 1997
- [29] Chris H. Pappas y William H. Murray III, Manual de Borland C++ 4.0, Osborne – McGraw Hill, 1994
- [30] Guillermo Ramos R., Adquisición de datos a través del puerto paralelo bidireccional, Electronica & Computadores S.A, 1998, gui.ramos@usa.net
- [31] Maxim Integrated Products, Inc., Maxim MAX197 Evaluation Kit, Maxim Integrated Products, Inc., 1995, <http://www.maim-ic.com>
- [32] National Semiconductor, Inc., DAC808 8-Bit Binary Multiplying D/A Converter, Linear Products, National Semiconductor, Inc. ,1996, <http://www.national.com>

- [33] Hector Cerda Ureña, Introducción a equipos HP 3070 Family, Depto. Ingeniería de Pruebas, NatSteel Electronics Ltd., 1999
- [34] GenRad Inc., GR228X Production Test User's Guide, GenRad Inc., 1997
- [35] Margarita Franco García, Control del estado de polarización en fibras ópticas monomodo, Tesis de Maestría, 1999
- [36] Siemens, Inc, Optoelectronics, 5 mm LED package SFH250 – plastic connector housing SFH250V – Plastic fiber optic photodiode detector (Literatura), Siemens, Inc., 1996, <http://www.siemens.com>

Apéndice A.

Artículo

TARJETA DE ADQUISICIÓN DE DATOS PARA UN POLARÍMETRO DE DIVISIÓN DE FRENTE DE ONDA

9º Congreso Internacional de Electrónica, Computación y Eléctrica
(CIECE'99)
Guanajuato, Gto.
21 al 26 Marzo de 1999

TARJETA DE ADQUISICIÓN DE DATOS PARA UN POLARÍMETRO DE DIVISIÓN DE FRENTE DE ONDA

Octavio Pelayo Ramos, Arturo Veloz Guerrero

Centro de Investigación y de Estudios Avanzados del Instituto Politécnico Nacional

Apartado Postal 31-438

Plaza La Luna

Guadalajara, Jal 44550

Tel: (3) 684-1580 Fax: (3) 684-1708

Email: tavo@gdl.cinvestav.mx, arturov@ieee.org

Resumen

En el presente trabajo se establecen las bases de diseño y construcción de una tarjeta de adquisición de datos para un polarímetro de división frente de onda (DOWP), construido para funcionar en el bus de la PC o usando un microcontrolador comercial de 8 bits, así como los manejadores de dispositivos asociados a los elementos del "Hardware".

1. Introducción

Los polarímetros son instrumentos de medición que se utilizan para caracterizar gran variedad de piezas de ingeniería altamente sofisticadas, como son las computadoras y procesadores de señales ópticos, los radares de luz láser, el almacenamiento óptico en discos y los sensores por fibra óptica. Los polarímetros son esenciales para mediciones y modelado de polarización atmosférica, para estudios de imagen satelital de suelos y cultivos, para estudios de nubes, y en aplicaciones astrofísicas tales como mediciones de actividad solar y campos magnéticos estelares.

En el campo de la biomedicina, las mediciones con luz polarizada han permitido conocer ciertas propiedades físicas de los materiales, tales como la concentración de una sustancia ópticamente activa, la orientación de cristales y moléculas ópticamente activas, la pureza de cerámicas y plásticos, y además sirve para identificar materiales orgánicos y biológicos ópticamente activos.

El objetivo del presente trabajo es lograr un prototipo de un sistema de adquisición de datos capaz de recibir señales eléctricas analógicas y ópticas. Que sea además modular, de bajo costo, con alta resolución, gran velocidad, universal (capaz de colocar diferentes tipos de sensores) y que sea insertable en el bus ISA.

Criterio de diseño.

La arquitectura del sistema se diseñó empleando los siguientes criterios de diseño:

- El sistema debe ser capaz de detectar a la entrada del sistema tanto señales ópticas como señales eléctricas.
- Debe ser capaz de ajustar la ganancia de las etapas de amplificación.

- Simplicidad
- El rango dinámico de la señal óptica de entrada será por lo general de $1\mu\text{W}$ mínimo hasta un máximo de 1 mW y típico de 0.1 mW.

2. Hardware.

Arquitectura general.

Un polarímetro de división de frente de onda está compuesto principalmente por tres partes, éstas son: una etapa de detección óptica, una tarjeta de un sistema de adquisición de datos enlazada a una computadora personal y un "software" desarrollado para la adquisición, manipulación y despliegue de los datos en el monitor de la computadora. En la figura 1 se representa solamente un canal de adquisición óptico. El sistema cuenta con 6 canales de adquisición ópticos y dos canales de adquisición para señales eléctricas.

Etapas de detección óptica

En los polarímetros por división de frente de onda, el haz es dividido en un mínimo de 4 segmentos que iluminan la muestra en prueba, un dispositivo polarizador que se usa como un analizador, es localizado de cada trayectoria de los haces antes de ser detectados. Las limitaciones de esta técnica son que la luz incidente debe ser uniformemente polarizada sobre su sección de cruce. La luz transmitida debe llegar igualmente a todos los fotodetectores y la respuesta absoluta de todos los detectores debe ser la misma, o el sistema debe ser calibrado [1]. De los haces recibidos se calcula los parámetros de Stokes [2].

En este tipo de polarímetros se requiere de un polarizador lineal en cada uno de los primeros dos canales, un retardador de cuarto de onda seguido por un polarizador lineal en el tercer canal y un cuarto canal sin polarizador.

Después de pasar por los polarizadores el haz resultante es colectado por los fotodiodos (SFH250V [3]) en modo de operación fotoconductor [4].

Etapas de amplificación

En este circuito se cuenta con dos etapas de amplificación. Los amplificadores que se utilizaron fueron con ganancia programada (PGA103 y

PGA205 [5]). La ganancia es controlada por medio de cuatro bits, con capacidad de amplificar la señal de entrada analógica hasta 800 veces.

El Sistema de Adquisición de Datos (DAS).

Se eligió un circuito integrado DAS MAX197 que posee las siguientes características: 8 canales analógicos, un bus de datos bidireccional que escribe al DAS la palabra de control para indicarle el rango en que va trabajar, el canal que va leer, el tipo de adquisición: interna o externa. Al término del proceso entrega por el mismo bus de datos de la computadora la palabra digital para ser procesada por la computadora [6].

Interfaz

La interfaz que se encarga de servir de medio de comunicación entre la computadora y el sistema de adquisición de datos es el Bus ISA [7]. Se utilizó dos interfaces periféricas programables 8255 [8].

Las señales de entrada:

D7 – D0: Bus de datos de la computadora. Se envía al sistema las palabras de control que necesita para realizar el proceso de la conversión, así como también el ajuste de la ganancia de los amplificadores, la calibración, además, se encargará de recibir la información proveniente del DAS.

Sistema DAB-1

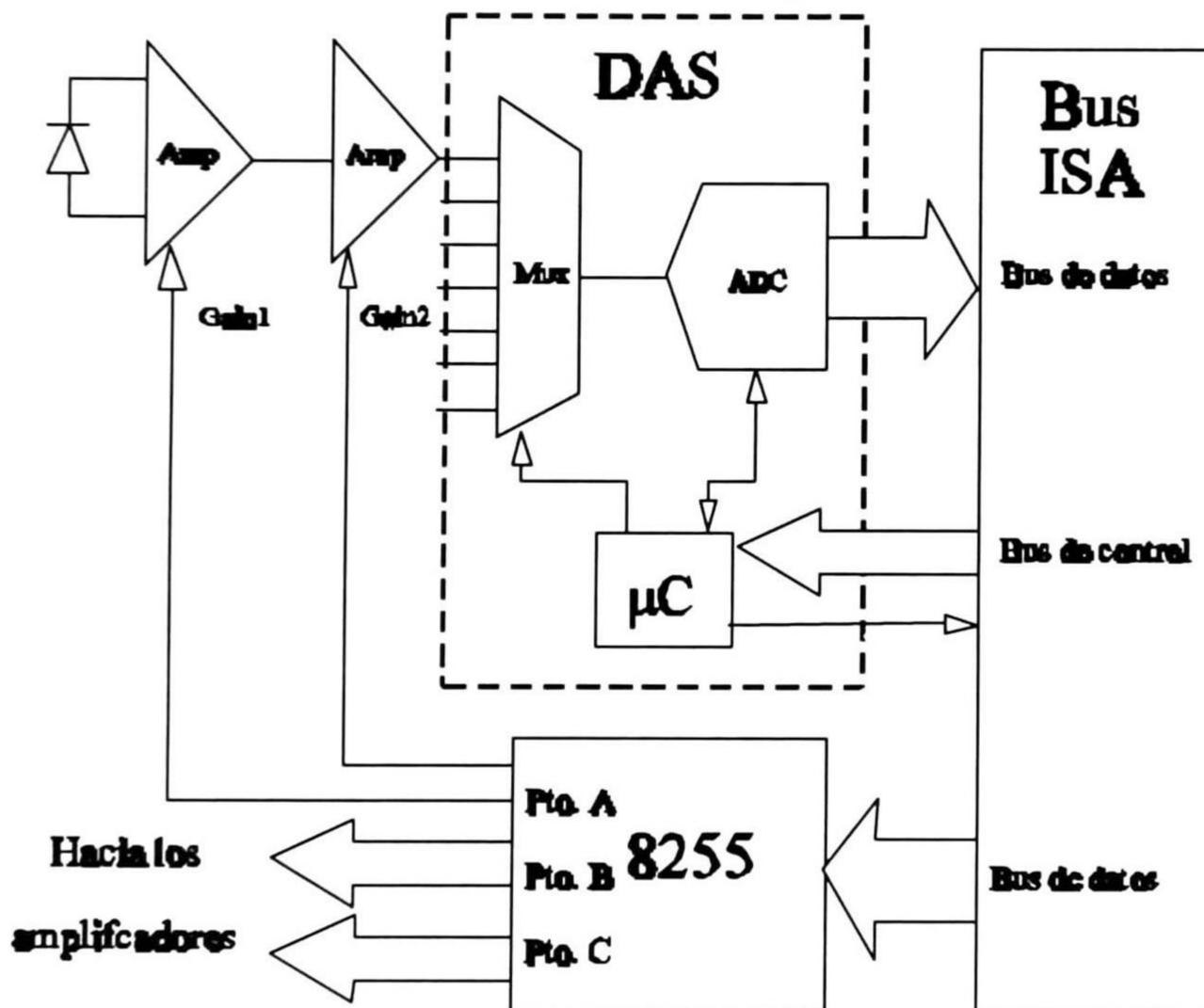


Figura 1. Diagrama a bloques del sistema de adquisición de datos

Las dos interfaces periféricas programables 8255 accesan directamente al bus de la PC (8 bits de datos), estas son programadas para controlar la ganancia de las dos etapas de amplificación de cada entrada utilizando una palabra de control para cada ganancia.

Codificador de direcciones

Un codificador de direcciones compuesto de 2 comparadores 74688 [9], tienen la función de comparar 1 byte. Un comparador para controlar el DAS y otro para los 8255. Con respecto a su funcionamiento tenemos que, si ambos bytes a la entrada del comparador son iguales entonces tendremos a la salida un nivel bajo a la salida utilizándose esa señal en la habilitación de las interfaces programables y del DAS. Si ambos bytes no son iguales entonces se tendrá a la salida un nivel alto lo cual no habilitará el sistema.

Se tiene un módulo selector que se encarga de habilitar las interfaces 8255 de acuerdo con el mapa de memoria, compuesto de compuertas OR y NOT, es dependiente de los comparadores y de la dirección A2 del bus ISA de la PC.

Software

El "devices driver" se encarga de establecer la comunicación y el control con la tarjeta de adquisición de datos, como por ejemplo, la inicialización del sistema establecer el modo de interrupción, establecer la lectura y escritura con la tarjeta y la PC. A continuación se muestran algunas de las funciones:

- Comunicarse con la tarjeta de adquisición de datos
- Controlar el proceso de conversión
- Control de la ganancia
- Inicializar el sistema
- Realizar la rutina de calibración
- Captura los datos binarios provenientes del DAS.

El "devices driver" de la tarjeta adquisición de datos se implementó con la clase DAS.

```
class DAS {
```

```
public:
```

```
Initialize();
```

Inicializa el sistema así como también inicializa los registros para almacenar la ganancia correspondiente para cada amplificador.

```
Write_Control_DAS(range, Channel)
```

Selecciona el canal y el rango para poder convertir la señal analógica a digital.

```
Read_data()
```

Captura la señal analógica y la convierte en una palabra digital.

```
Gain(channel, gain)
```

Selecciona un canal para asignarle una ganancia.

```
protected:
```

```
Wait_Process_Conversion()
```

Espera la señal de interrupción del DAS indicando que la conversión a terminado para proceder a capturar la palabra digital.

```
Calibrate()
```

Realiza la función de calibración del sistema.

Conclusiones

Se logró diseñar, implementar y probar la tarjeta de adquisición de datos con las siguientes características:

Selección del rango de entrada por software:

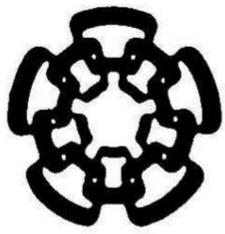
0 a 2 V, 0 a 4 V, 0 a 5V, 0 a 10 V

± 2 V, ± 4 V, ± 5 V ± 10 V

- 8 canales de entradas analógicas
- 2 canales de salidas analógicas
- Portátil, se puede inserta al slot del Bus ISA, o se puede acoplar μ C de 8 bits.
- Selección de ganancia por software
- Capacidad para colocar diferentes tipos sensores a la entrada del sistema
- Conversión directa del A/D a la PC
- La salida del A/D es en paralelo
- Alimentación interna o externa (en caso de usar un μ C de 8 bits) <http://www.maxim-ic.com>

Referencias:

- [1] PH.D Gabriela Ruíz de Marquez, A division of wavefront polarimeter and optical analysis of red blood cells, Tesis Doctoral, Loughborough University, 1996
- [2] Kliger David S. James W. Lewis, Cora E. Randall, Polarized Light in Optics and Spectroscopy, Academic Press. Inc., 1990.
- [3] Siemens, Inc, Optoelectronics, Siemens, Inc., 1996.
- [4] J. Watson, Optoelectrónica, Ed. Limusa. 1993
- [5] Burr-Brown, Inc., Linear Products, Burr-Brown, Inc. ,1996-1997.
- [6] Maxim, Inc., <http://www.maxim-ic.com>, Burr-Brown, Inc.
- [7] Connector, org., http://www.blackdown.rog/~hwb/co_ISA_Tech.html
- [8] OKI Semiconductors, Inc., <http://www.oki.com>
- [9] Motorola, Inc., <http://www.motorola.com>

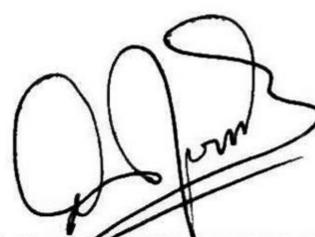


**CENTRO DE INVESTIGACION Y DE ESTUDIOS AVANZADOS DEL IPN
UNIDAD GUADALAJARA**

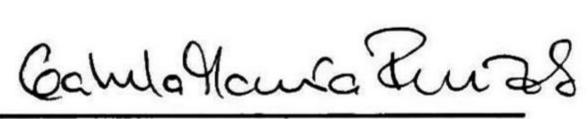
El Jurado designado por el Departamento de Ingeniería Eléctrica y Ciencias de la Computación del Centro de Investigación y de Estudios Avanzados del Instituto Politécnico Nacional, aprobó la tesis: "Diseño y Construcción del Prototipo de un Sistema de Adquisición de Datos para un Polarímetro de División de Frente de Onda" el día 16 de junio de 2000.



Dr. Manuel Eduardo Guzmán Rentería
Investigador Cinvestav 3A
CINVESTAV DEL IPN
Guadalajara



Dr. Deni Librado Torres Librado
Investigador Cinvestav 2C
CINVESTAV DEL IPN
Guadalajara



Dra. Gabriela María Ruíz Soto
Consultora
Cerro de la Leona 2745, Mirador Residencial
Monterrey, Nuevo León



CINVESTAV
BIBLIOTECA CENTRAL



SSIT000003879